### 第1章 概述

1．电子计算机主要由 运算器 、 控制器 、 存储器 、 输入设备 和 输出设备 等五部分组成。

2． 运算器 和 控制器 集成在一块芯片上，被称作CPU。

3．总线按其功能可分 数据总线 、 地址总线 和 控制总线 三种不同类型的总线。

4．计算机系统与外部设备之间相互连接的总线称为 系统总线（或通信总线） ；

用于连接微型机系统内各插件板的总线称为系统内总线（板级总线） ；

CPU内部连接各寄存器及运算部件之间的总线称为 内部总线 。

5．迄今为止电子计算机所共同遵循的工作原理是 程序存储 和 程序控制 的工作原理。这种原理又称为 冯·诺依曼型 原理。

### 第3章 微处理器及其结构

1．8086/8088 CPU执行指令中所需操作数地址由 EU 计算出 16 位偏移量部分送 BIU ，由 BIU 最后形成一个 20 位的内存单元物理地址。

2．8086/8088 CPU在总线周期的T1 时刻，用A19/S6～A16/S3 输出 20 位地址信息的最高 4 位，而在其他时钟周期，则输出 状态 信息。

3．8086/8088 CPU复位后，从 0FFFF0H 单元开始读取指令字节，一般这个单元在 ROM 区中，在其中设置一条 跳转 指令，使CPU对系统进行初始化。

4．8086系统的存储体系结构中，1MB存储体分 2 个库，每个库的容量都是512K字节，其中和数据总线D15～D8相连的库全部由 奇地址 单元组成，称为高位字节库，并用作为此库的选通信号。

5．8086/8088系统中，可以有 64K 个段起始地址，任意相邻的两个段起始地址相距 16 个存储单元。

6．用段基值及偏移量来指明内存单元地址的方式称为 逻辑地址 。

7．通常8086/8088 CPU中当EU执行一条占用很多时钟周期的指令时，或者在多处理器系统中在交换总线控制时会出现 空闲 状态。

8．8086 CPU使用 16 根地址线访问I/O端口，最多可访问 64K 个字节端口，使用 20 根地址线访问存储单元，最多可访问 1M 个字节单元。

9．CPU取一条指令并执行该指令的时间称为 指令 周期，它通常包含若干个 总线 周期，而后者又包含有若干个 时钟 周期。

1．某微机最大可寻址的内存空间为16MB，其CPU的地址总线至少应有（24）条。

2．8086/8088 CPU的RESET引脚至少应维持 4 个时钟周期的正脉冲宽度才能有效复位。

3．当RESET信号进入高电平状态时，将使8086/8088 CPU的 CS 寄存器初始化为0FFFFH。

4．8086/8088 CPU 与慢速存储器或I/O 接口之间进行数据传输，为了使传送速度匹配，有时需要在 T3 和T4状态之间插入若干等待周期TW。

5．8086/8088 CPU中标志寄存器的主要作用是 产生影响或控制某些后续指令所需的标志 。

6．8086最小模式下的存储器读周期中地址锁存发生在总线周期的 T1 时刻。

7．指令指针IP的作用是 保存正在执行的一条指令 。

8．8086CPU有两种工作模式，最小模式的特点是 CPU提供全部控制信号。

### 第4章 8086/8088CPU指令系统

1．寄存器间接寻址方式中，操作数在 存储单元 中。

2．用BP作基址变址寻址时，操作数所在的段是当前 堆栈段。

9．条件转移指令JNE的条件是 ZF＝0 。

4．调用CALL指令可有 段内直接.段内间接.段间直接.段间间接 。

5．在数据传送类指令中，只有 SAHF 和 POPF 两条指令会影响标志位的值，其中指令 POPF 是唯一可以改变TF标志的指令。

### 第5章 汇编语言程序设计

1．段定义伪指令语句用 SEGMENT 语句表示开始，以 ENDS 语句表示结束。

2．ARRAY DW 10 DUP（5 DUP （4 DUP （20H，40H，60H））语句执行后共占 1200 字节存储单元。

3．汇编语句中，一个过程有NEAR和FAR两种属性。NEAR属性表示主程序和子程序 在同一个代码段中 ，FAR属性表示主程序和子程序不在同一个代码段中。

4．DOS系统功能号应放在 AH 寄存器中。

5．子程序又称 过程 ，它可以由 PROC 语句定义，由 ENDP 语句结束，属性可以是 NEAR 或 FAR 。

6．假设VAR为数据段中已定义的变量，则指令MOV BX，OFFSET VAR中源操作数的寻址方式是 立即数寻址 。

7．EXE文件产生在 连接 之后。

8．主程序与子程序之间传递参数可通过 堆栈、存储器单元、通用寄存器进行。

9．计算机系统软件中的汇编程序是一种 翻译程序。

### 第6章 存储器系统

一、选择题

1．存储容量、集成度、最大存储时间 是半导体存储器芯片的性能指标。

2．高速缓存由 DRAM 构成。

3．由2K×1bit的芯片组成容量为4K×8bit的存储器需要 16个 存储芯片。

6．外存储器包括 软磁盘、磁带、硬磁盘、光盘。

7．在多级存储体系结构中，Cache-主存结构主要用于解决 主存与CPU速度不匹配 的问题。

8．动态RAM的特点之一是需要 刷新电路、存取速度高于静态RAM 。

1.在分层次的存储系统中，存取速度最快、靠CPU最近且打交道最多的是 Cache 存储器，它是由 DRAM 类型的芯片构成，而主存储器则是由 SRAM 类型的芯片构成。

2．将存储器与系统相连的译码片选方式有 线选法、部分地址译码法和 全地址译码 法。

4．微机系统中存储器通常被视为 Cache 、 主存 、辅存 三级结构。

### 第7章 中断技术

1．8086 CPU工作在总线请求方式时，会让出 地址、数据和控制总线。

1．中断矢量就是中断服务子程序的 入口地址 ，在内存中占有 4 个存储单元，其中低地址存储单元存放的是 IP内容，高地址存储单元存放的是 CS内容。

2．中断返回指令是 IRET ，该指令将堆栈中保存的断点弹出后依次装入 IP 寄存器和 CS 寄存器中，将堆栈中保存的标志装入 Flags 中。

3．CPU响应8259A中断，在引脚上输出 2 个负脉冲，在第 2 个负脉冲期间读入中断类型码。

4．8086CPU共可管理 256 个中断，中断矢量表放在从 00000 H地址单元到 003FF H地址单元，总共有 1K 个字节。

5．CPU响应中断后将 Flags 寄存器入栈保存，然后自动将 IF 标志和 TF 标志复位。若要实现中断嵌套，必须在中断服务子程序中执行一条 开中断 指令。

### 第8章 输入/输出接口技术

1．8086CPU在执行IN AL，DX指令时，DX寄存器的内容输出到（ A ）上。

A. 地址总线 B. 数据总线 C. 存储器 D. 寄存器

2．在CPU与外设进行数据传送时，下列（ C ）方式可提高系统的工作效率。

A. 无条件传送 B. 查询传送 C. 中断传送 D. 前三项均可

3．外部设备的端口包括 （ ABC ）。

A. 数据端口 B. 状态端口 C. 控制端口 D. 写保护口

4．CPU 在数据线上传输的信息可能是 （ ABC ）。

A. 数据 B. 状态 C. 命令 D. 模拟量

5．PC/XT机对I/O端口的寻址方式有（ AF ）。

A. 端口直接寻址 B. 寄存器寻址 C. 基址寻址

D. 变址寻址 E. 寄存器相对寻址 F. DX 间接寻址

6．PC机在和I/O端口输入输出数据时，I/O数据须经（ AE ）传送。

A. AL B. BL C. CL D. DL E. AX F. BX G. CX H. DX

7．I/O接口电路中，8255控制口可能使用的端口地址只能是（ D ）。

A. 00H B. 01H C. 04H D. 07H

8．程序查询I/O的流程总是按（ B ）的次序完成一个字符的传输。

A. 写数据端口，读/写控制端口 B.读状态端口，读/写数据端口

C. 写控制端口，读/写状态端口 D. 随I/O接口的具体要求而定。

9．由（ D ）引脚的连接方式可以确定8255的端口地址。

A. 、 B. 、A0 C. A0、A1 D. A0、A1、

10．若8255A接口芯片的A口工作在方式2时，B口可以工作在（D ）。

A. 方式0 B. 位控方式 C. 方式2 D. 方式0或方式1

11．在CPU与外设之间设计接口电路的目的主要有（ABCD）。

A. 解决驱动能力问题 B. 控制数据传输速度

C. 完成数据形式转换 D. 负责CPU与外设的联络

二、填空题

1．对I/O端口的编址一般有 外设与内存统一编址 方式和外设与内存独立编址 方式。PC机采用的是 独立编址 方式。

2．在PC系列微机中，I/O指令采用直接寻址方式的I/O端口有 256 个。采用DX间接寻址方式可寻址的I/O端口有 64K 个。

3．数据的输入/输出指的是CPU与 外设 进行数据交换。

4．数据输入/输出的四种方式是 无条件传送方式 、条件传送方式、 中断方式 和 DMA传送方式 。

5．CPU在执行OUT DX，AL指令时， DX 寄存器的内容送到地址总线上， AL 寄存器的内容送到数据总线上。

6．当CPU执行IN AL，DX指令时，引脚为 低 电平，为 低 电平， 为 高电平。

### 第9章 串行通信技术及其接口芯片

一、填空题

1．如果串行传输速率是2400波特，则数据位的时钟周期是 4.17×10-4 秒。

2．设串行异步传送的数据格式是7个数据位、1个停止位、1个校验位，波特率为2400，则每秒钟传送的最大字符数为 240 个。

3．为使传送过程更可靠，在串行异步通信接口中设立了三种出错标志，分别是溢出错 、 格式错 和奇偶错。

4．串行通信根据其连接方式的不同可分为单工、 单双工 和 全双工 等三种。

5．设8251A工作于异步方式，收发时钟频率为38.4KHz，波特率为2400。数据格式为7位数据位，1位停止位，偶校验，则8251A的方式字为 7AH 。

二、单项选择题

1．串行同步传送时，每一帧数据都是由( D )开头的。

A.低电平 B.高电平 C.起始位 D.同步字符

2．RS232是一种常用的串行总路线标准，它规定逻辑“0”对应的电平是（C）。

A.0~+1.8V B. +2.8~+5V C. +3~+15V D. -15~-3V

3．现行PC机中打印机与主机的接口标准大多采用( C )。

A.IDE B.Centoronics C.RS-232C D.SCSI

4．USB——通用串行总线实际上是一个万能插口，目前在PC机上都有USB连接器插座，USB连接器为( C )芯连接器。

A.2 B.3 C.4 D.5

5．8251A的方式控制字（即模式字）的作用是( A )。

A.决定8251的数据格式 B.决定8251的数据格式和传送方向

C.决定8251何时收发 D.以上都不对

6．在数据传输率相同的情况下，同步字符串送的速度高于异步字符传输，其原因是( D )。

A.字符间无间隔 B.双方通信同步

C.发生错误的概率少 D.附加位信息总量少

7．异步串行通信中，收发双方必须保持（ C )。

A.收发时钟相同 B.停止位相同

C.数据格式和波特率相同 D.以上都正确

8．可编程通信接口芯片8251A( D )。

A.可用作并行接口 B.仅可用作异步串行接口

C.仅可用作同步串行接口 D.可用作同步、异步串行接口

### 模拟试题（一）

一、单选题

1．在8086宏汇编过程中不会产生指令码，只用来指示汇编程序如何汇编的指令是 。

A. 汇编指令 B. 伪指令 C. 机器指令 D. 宏指令

2．在CMP AX，DX指令执行后，当标志位SF、OF、ZF满足下列逻辑关系（SF⊕OF）＋ZF＝0时，表明 。

A. (AX) > (DX) B. (AX) ≥ (DX) C. (AX) < (DX) D. (AX) ≤ (DX)

3．8086微机系统的RAM存储单元中，从0000H:002CH开始依次存放23H，0FFH，00H，和0F0H四个字节，该向量对应的中断号是 。

A. 0AH B. 0BH C. 0CH D. 0DH

4．8255的A口工作在方式1输入时，其中断允许控制位INTE的开/关是通过对 的按位置位/复位操作完成的。

A. PC0 B. PC2 C. PC4 D. PC6

5．在8086中断优先级顺序中，最低优先级的中断源是 。

A. 单步陷阱中断 B. INTR C. 被零除 D. 断点

6．在 PC/XT中，设（AX）＝9305H，（BX）＝6279H，若ADD BX，AX指令后接着INTO指令则会 。

A. 进入 INTO中断服务子程序 B. 执行 INTO后面的指令

C. 死机 D. 显示器显示 OVERFLOW

7．有一微机系统，采用CPU的低10位地址线A0~A9作为输入输出口的地址线，系统中接口芯片内部有16个端口地址，该接口芯片的片选信号由地址译码器产生，则地址译码器的输入地址线一般应为（ ）。

A. A5~A9 B. A4~A9 C. A2~A9 D. A0~A9

8．CPU可以对8253计数器进行读操作，其读到的是（ ）。

A. 工作方式字 B. 计数初值

C. 计数执行部件CE（减一计数单元）的当前值 D. 0

9．在一个项目或产品研制的过程中，通常采用 \_\_\_\_ 类型的存储芯片来存放待调试的程序。

A. RAM B. ROM C. PROM D. E2PROM

10．8259A工作在8086/8088模式时，初始化命令字ICW2用来设置 。

A. 中断向量地址的高8 位 B. 中断类型号地址的高5位

C. 中断向量的高5位 D. 中断类型号的高5位

二、判断题

（ ）1．控制器的基本功能是：由程序计数器PC控制程序的有序运行，并完成各种算术逻辑运算。

（ ）2．8086的一个汇编源程序可以只有一个段。

（ ）3．奇校验的含义是：待传送的数据加上校验位中的“0”的个数为奇数表示正确。

（ ）4．字长一定的情况下，原码、反码和补码所能表示的二进制真值范围是相同的。

（ ）5.（6.51）O >（3.FC）H。

（ ）6．8086系统中，每个存储单元都只对应一个唯一的物理地址和一个唯一的逻辑地址。

（ ）7．8086的中断分为可屏蔽中断和不可屏蔽中断两种。

（ ）8．串行接口中“串行”的含意仅指接口与外设之间的数据交换是串行的，而接口与CPU之间的数据交换仍是并行的。

三、填空题

１．设模为28，则52的补码为 \_\_\_\_\_H，－14的补码为 \_\_\_\_\_\_H，-0的反码为 \_\_\_\_\_H。

２．设内存中一个数据区的起始地址是1020H：0A1CBH，在存入5个字数据后，该数据区的下一个可以使用的单元的物理地址是 \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

３．8086根据所构成系统大小的不同，可以工作在最大方式或最小方式。在最大方式下，系统需使用 \_\_\_\_\_\_\_\_ 来形成总线周期。

４．微机系统内，按信息传输的范围不同，可有 \_\_\_\_\_\_，\_\_\_\_\_\_\_\_\_，\_\_\_\_\_\_\_，\_\_\_\_\_\_\_\_等四级总线。

５．CPU对外设进行数据传送的方式有三种，即 \_\_\_\_\_\_\_\_\_\_，\_\_\_\_\_\_\_\_\_\_\_，或\_\_\_\_\_\_\_\_\_\_\_。

６．汇编指令通常包括 \_\_\_\_\_\_\_\_\_\_\_ 和 \_\_\_\_\_\_\_\_\_\_ 两部分。

７．8086系统中，默认方式下对指令寻址由寄存器 \_\_\_\_\_\_\_\_ 和 \_\_\_\_\_\_\_ 完成，而堆栈段中的偏移量可由寄存器 \_\_\_\_\_\_\_\_ 或 \_\_\_\_\_\_\_\_\_ 来指示。

８．程序存储与程序控制原理的含义是 \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ 。

四、程序阅读

１．下面的程序通过子程序调用，将数组ARRAY的COUNT个元素求和，并将结果送SUM单元，分析这段程序后，补充完整程序中的空格部分。

SUM DW ？

ARRAY DW 200 DUP(?)

COUNT DW 200

┆

MOV BX, OFFSET SUM

PUSH BX

MOV BX, OFFSET ARRAY

PUSH BX

MOV BX, OFFSET COUNT

PUSH BX

CALL SUMPRO

LABEL1:

┆

SUMPRO PROC NEAR

PUSH AX

PUSH BX

PUSH SI

PUSH DI

PUSH BP

MOV BP, SP

MOV SI, [BP+ ] ；得到ARRAY的地址

MOV DI, [BP+ ] ；得到COUNT的地址

MOV CX, [DI]

MOV DI, [BP+ ] ；得到SUM的地址

XOR AX, AX

NEXT:ADD AX, [SI]

INC SI

INC SI

LOOP NEXT

MOV [ ], AX ；送求和结果

POP

POP DI

POP SI

POP BX

POP AX

RET 6

SUMPRO ENDP

２．设有100个字节数据（补码），存放在数据段中EA＝2000H的存储区内，以下程序应能从该数据区中找出最大的1个数并存入同一数据段EA＝2100H的单元中，请完成该程序（在空白处填入适当的语句）。

MAX： MOV BX，

MOV AL，[BX]

MOV CX，

LOOP1： INC BX

CMP AL，[BX]

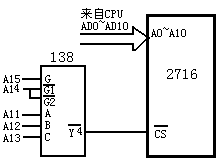
 LOOP2

MOV AL，[BX]

LOOP2： DEC CX

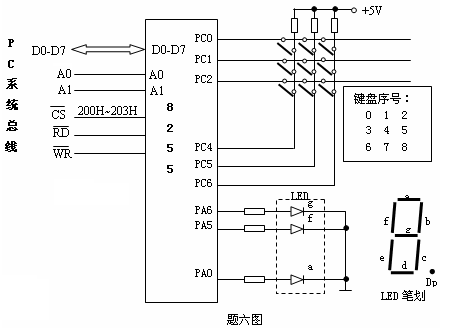
JNZ

MOV ，AL



五、存储器编址

某系统有一片EPROM2716，它与CPU地址总线的连接如图，写出此EPROM的地址空间范围。

六、综合应用

有如题六图键盘电路，试编写8255初始化程序和键值读取程序，并将键值序号在LED七段数码管显示出来。

七、设计题

设外部有一脉冲信号源PLUS，要求用8253—5的计数器0对该信号源连续计数，当计数器计为0时向CPU发出中断请求。

1、画出8253-5的CLK0、GATE0和OUT0的信号连接图。

2、若该芯片的端口地址为40H～43H，计数初值为1234H，写出该计数器工作在方式2按二进制计数的初始化程序。

3、若计数初值为12345H，在上述基础上增加计数器1如何连接以实现计数。

### 参考答案

一、单选题

BABCA BBCDD

二、判断题 ×√××√ ××√

三、填空题

1、34H，0F2H，0FFH 2、1020H：0A1D5H 或1A3D5H

3、总线控制器8288 4、片内总线，片（间）总线，系统内总线，系统外总线

5、程序方式，中断方式，DMA方式 6、操作码，操作数 7、CS，IP，SP，BP

8、用户应预先将程序存入存储器，计算机开始工作后，其控制器将自动、依次地从存储器中取出程序指令并加以执行，而不需人工干涉。

四、程序阅读

1. 14 12 16 DI BP。 2．2000H，99，JGE，LOOP1，[2100H]

五、存储器编址 A000H～A3FFH

六、综合应用

一种可能的程序实现如下：

data segment ；数据段中存放数字0 ~ 9的LED显示代码

led db 3fh，06h，5bh，4fh，66h，6dh，7dh，07h，7FH

data ends

code segment

assume cs：code，ds：data

start： mov ax，data

mov ds，ax

mov dx，203h ；送8255工作方式字：A口方式0输出，

mov al，10001000b；C口上半部输入，下半部输出

out dx，al

mov cx，3 ；准备键扫

mov al，0feh ；送第一行扫描码：PC0＝0

mov bh，-1 ；BH＝－1表示第一行无键按下

s\_next： mov dx，202h ；从8255C口下半部送键扫描码

out dx，al

mov bl，al

in al，dx ；从8255C口上半部读按键状态

and al，70h

cmp al，70h ；（AL）＝70H表示无键按下

jnz disp ；有键按下，转到显示处理

mov al，bl

rcl al，1

add bh，3 ；准备检查第二行（PC1＝0）键状态

loop s\_next

jmp exit

disp: mov cl，4 ；根据AL值计算键值

shr al，cl

nn: inc bh

rcr al，1

jc nn

mov ah，0 ；查表取键值显示码

mov al，bh

mov si，ax

mov al，led[si]

mov dx，200h ；从8255A口送显示码，驱动LED显示

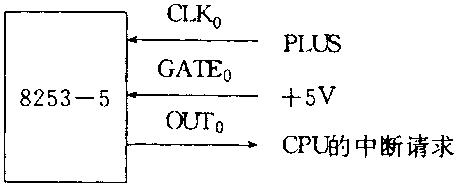
out dx，al

exit: mov ax，4c00h ；退出

int 21h

code ends

END START

七、1、

2、 MOV AL，34H

OUT 43H，AL

MOV AL，34H

OUT 40H，AL

MOV AL，12H

OUT 40H，AL

3、PLUS作CLK0的输入，OUT0的输出作CLK1的输入信号。OUT1的输出作CPU的请求信号。用两个计数器串联计数实现20位二进制的计数。

### 模拟试题（二）

一、填空

1、设字长为八位，有x= −1，y=124，则有：[x+y]补=\_\_\_\_\_\_\_\_\_， [x−y] 补=\_\_\_\_\_\_\_\_\_\_；

2、数制转换：247.86= H =\_\_\_\_\_\_\_\_\_\_\_\_\_\_BCD；

3、在8086CPU中，由于BIU和EU分开，所以\_\_\_\_\_和\_\_\_\_\_可以重叠操作，提高了CPU的利用率；

4、8086的中断向量表位于内存的 区域，它可以容纳 个中断向量，每一个向量占 个字节；

5、8086系统中，地址FFFF0H是\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ 地址；

6、8086CPU的引脚的作用是\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_；

7、8251芯片中设立了\_\_\_\_\_、\_\_\_\_\_ 和\_\_\_\_\_\_三种出错标志；

8、8086CPU中典型总线周期由\_\_\_\_个时钟周期组成，其中T1期间，CPU输出\_\_\_\_\_\_信息；如有必要时，可以在\_\_\_\_\_\_\_\_\_\_两个时钟周期之间插入1个或多个TW等待周期。

9、8259A共有\_\_\_个可编程的寄存器，它们分别用于接受CPU送来的\_\_\_\_\_\_命令字和\_\_\_\_\_\_\_\_命令字。

二、简答题

1、什么是信号的调制与解调？为什么要进行调制和解调？试举出一种调制的方式。

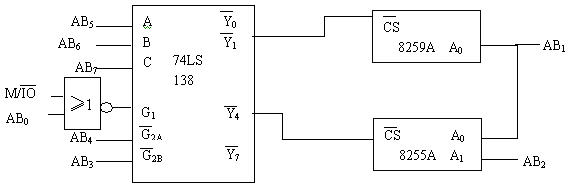
2、已有（AX）=E896H，（BX）=3976H，若执行ADD BX，AX指令，则BX、AX、标志位CF、OF、ZF各为何值？

3、自行设计一个可独立工作的8086单板机，板上共有64KB存储器，其中32KB为EPROM，物理地址分配在0~07FFFH，另外32KB为静态RAM，物理地址分配在F8000~FFFFFH。问此方案是否可行？并说明原因。

4、已有MOV AL，INF[BP+SI]与MOV AL，ES：INF[BP+SI]两条指令，试问：其源操作数采用何种寻址方式？是字或是字节操作？两条指令有何区别？

三、读图

下图中，AB7~AB0为8086CPU低八位地址总线



试问：1、8259A占用\_\_\_\_个端口地址，分别为\_\_\_\_\_\_，其中ICW1的设置地址为\_\_\_\_\_；

2、8255A占用\_\_\_\_个端口地址，分别为\_\_\_\_\_\_\_\_，其中控制寄存器的地址为\_\_\_\_\_\_\_。

四、判断题(下列各题，请在正确的题的括号内打“√”，错误的请打“×”。)

（ ）1、8253在不同的工作方式中，计数到0时，都会从OUT输出一个相同的信号。

（ ）2、CPU寻址外设时，存储器对应的I/O方式是把外设端口作为存储单元来看待。

（ ）3、用软件确定中断优先权时，只要改变查询的顺序，即可以改变中断的优先权。

（ ）4、在8259A级连系统中，作为主片的8259A的某些IR引脚连接从片，同时也可以在另一些IR引脚上直接连接外设的中断请求信号端。

五、阅读程序与接口芯片初始化

1．源程序如下：

MOV CL，4

MOV AX，[2000H]

SHL AL，CL

SHR AX，CL

MOV [2000H]，AX

试问：①若程序执行前，数据段内(2000H)=09H，(2001H)=03H, 则执行后有(2000H)=\_\_\_\_\_ ,(2001H)=\_\_\_\_\_\_。

②本程序段的功能\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

２．源程序如下：

MOV AL，0B7H

AND AL，0DDH

XOR AL，81H

OR AL，33H

JP LAB1

JMP LAB2

试问：①执行程序后AL=\_\_\_\_\_\_\_; ②程序将转到哪一个地址执行：\_\_\_\_\_\_\_\_\_\_。

３．源程序如下：

MOV CX，9

MOV AL，01H

MOV SI，1000H

NEXT： MOV [SI]，AL

INC SI

SHL AL，1

LOOP NEXT

试问：①执行本程序后有：AL=\_\_\_\_\_；SI=\_\_\_\_\_\_；CX=\_\_\_\_\_\_;

②本程序的功能是\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

４．某系统中8253占用地址为100H~103H。初始化程序如下：

MOV DX， 103H

MOV AL， 16H

OUT DX，AL

SUB DX， 3

OUT DX， AL

试问：①此段程序是给8253的哪一个计数器初始化？安排工作在哪种工作方式？

②若该计数器的输入脉冲的频率为1MHZ，则其输出脉冲的频率为：\_\_\_\_\_\_\_\_\_\_\_。

５．已知某8255A在系统中占用88~8BH号端口地址，现欲安排其PA，PB，PC口全部为输出，PA，PB口均工作于方式0模式，并将PC6置位，使PC3复位，试编写出相应的初始化程序。

六、编程

已知某输入设备的数据端口地址为40H，状态端口地址为41H，其中D0位为“1”时，表示“READY”状态。试编程实现：

①采用查询方式从该设备输入20个ASCII码表示的十进制数，并求出这20个十进制数的累加和；

②将此累加和转换成BCD码，并存放到NBCDH(百位数)和NBCDL(存十位和个位数)单元中。

注：只要求写出程序的可执行部分，可以不写任何伪指令。

### 参考答案

一、

1、01111011 10000011 2、F7.DCH 001001000111.10000110 BCD

3、取指令 执行指令 4、00000H~003FFH区 256 4

5、CPU复位以后执行第一条指令的 6、决定CPU工作在什么模式(最小/最大)

7、奇/偶错 帧格式错 溢出错 8、4个 地址 T3和T4 9、7个 初始化 操作

二、

1、调制是将数字信号→模拟信号。而解调则是相反。

串行长距离通信时，需要利用模拟信道来传输数字信号，由于信道的频带窄，一般为300~3400HZ，而数字信号的频带相当宽，故传输时必须进行调制，以免发生畸变而导致传输出错。

例如FSK制(调频制或称数字调频)可将数字“1”和“0”分别调制成2400HZ和1200HZ的正弦波信号。

2、BX=220CH AX=E896H CF=1 OF=0 ZF=0

3、答：方案不可行，因8086的低端内存为RAM区，高端应为ROM区。

4、源操作采用相对基址变址寻址方式 是字节操作

MOV AL，INF[BP+SI]—访问的是堆栈段

MOV AL，ES：INF[BP+SI]—访问的是附加段，实现了段超越

三、

① 8259A占2个 为20H，22H或24H，26H 20H或24H

② 8255A占4个 为80H，82H，84H，86H 86H

四、

×√√√

五、

1、 (2000H)=39H (2001H)=00H 将(2000H),(2001H)两相邻单元中存放的未组合型BCD码压缩成组合型BCD码，并存入(2000H)单元，0→(2001H)

2、37H LAB2 3、0 1009H 0 对数据段内1000H~1008H单元置数，依次送入1，2，4，8，16，32，64，128，0共九个

4、计数器0 工作于方式3

45.454KHz

5、 MOV AL， 80H

OUT 8BH，AL

MOV AL，ODH

OUT 8BH，AL

MOV AL，06H

OUT 8BH，AL

六、 MOV CX，20  
 MOV BL，0

INLOOP：IN AL，41H

TEST AL，01H

JZ INLOOP

IN AL，40H

AND AL，0FH ；ASCII十进制 (BCD)

ADD BL,AL

LOOP INLOOP ; 共输入20个

MOV AL，BL ；累加和→AL

MOV AH，0  
 MOV BL，100

DIV BL ；AX÷BL→AL，余数→AH

MOV NBCDH，AL ； 存百位数

MOV AL，AH

MOV AH，0

MOV BL，10

DIV BL ；十位数→AL，个位数→AH

MOV CL，4

ROL AL，CL ；AL循环左移四位

OR AL，AH ；形成组合型BCD码

MOV NBCDL，AL ; 存十位，个位数

HLT

### 模拟试题（三）

一、填空题

1、将十进制数279.85转换成十六进制数、八进制数、二进制数及BCD码数分别为：\_\_\_\_\_\_\_\_H,\_\_\_\_\_\_\_\_Q,\_\_\_\_\_B, BCD。

2、字长为8位的二进制数10010100B，若它表示无符号数，或原码数，或补码数，则该数的真值应分别为\_\_\_\_\_\_D,\_\_\_\_\_\_D或\_\_\_\_\_\_D。

3、已知（BX）=7830H，CF=1，执行指令：ADC BX，87CFH之后，（BX）=\_\_\_\_\_\_\_\_\_\_,标志位的状态分别为CF=\_\_\_\_\_，ZF=\_\_\_\_\_，OF=\_\_\_\_\_，SF=\_\_\_\_\_\_。

4、8086中，BIU部件完成 功能，EU部件完成 功能。

5、8086中引脚信号有效的含义表示\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

6、8086正常的存储器读/写总线周期由\_\_\_\_\_\_\_\_个T状态组成，ALE信号在\_\_\_\_\_\_\_\_\_\_状态内有效，其作用是\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

7、设8086系统中采用单片8259A，其8259A的ICW2=32H，则对应IR5的中断类型号为\_\_\_\_\_\_\_\_\_\_\_\_H，它的中断入口地址在中断向量表中的地址为\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_H。

二、简答及判断题

1、某指令对应当前段寄存器（CS）=F000H，指令指针寄存器（IP）=FF00H，此时，该指令的物理地址为多少？指向这一物理地址的CS值和IP值是唯一的吗？试举例说明。

2、8086CPU的Flags寄存器中，状态标志和控制标志有何不同？程序中是怎样利用这两类标志的？

3、设采用8251A进行串行异步传输，每帧信息对应1个起始位，7个数据位，1个奇/偶校验位，1个停止位，波特率为4800，则每分钟能传输的最大字符数为多少个？

4、判断下列指令的对错(正确的在括号内打 “√”，错的打 “×”)

(1) LEA SI, 4[SI] ( ) (2) MOV AL, [CX] ( )

(3) XCHG [SI], [BX] ( ) (4) PUSH WORD PTR[BX] ( )

(5) POP CS ( )

三、读图和作图题

1、8086系统中接口连接关系如下图所示。要求回答以下问题：

(1) 试分别确定8255，8253，8259及8251的端口地址；

8255的端口地址为：\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_；

8253的端口地址为：\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_；

8259的端口地址为：\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_；

8251的端口地址为：\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_；

对PA口操作的I/O指令为\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_；

对PB口操作的I/O指令为\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

(2) 设8255的PA口为输出，PB口为输入，试写出对PA口和PB口执行输入/输出操作的指令。

2、作图题。



系统采用4个接口芯片：8253，8251，8259及8255。要求8253的通道0用作实时时钟，每当定时时间到之后向8259的IR2送入中断申请信号。8253通道1用作方波发生器作为8251的收发时钟脉冲。8253通道0，通道1的门控信号由8255PC口的PC3和PC2控制。

（1）画出4个芯片之间控制线的连接图；

（2）8253的两个通道应分别工作在什么方式？

四、程序阅读题

1、源程序如下：

MOV AH， 0

MOV AL， 9

MOV BL， 8

ADD AL， BL

AAA

AAD

DIV AL

结果AL\_\_\_\_\_\_\_\_\_，AH=\_\_\_\_\_\_\_\_\_\_\_,BL=\_\_\_\_\_\_\_\_\_\_\_\_\_。

2、源程序如下：

MOV AX，SEG TABLE ；TABLE为表头

MOV ES，AX

MOV DI，OFFSET TABLE

MOV AL，‘0’

MOV CX，100

CLD

REPNE SCASB

问：1）该段程序完成什么功能？

2）该段程序执行完毕后，ZF和CX有几种可能的数值？各代表什么含义？

3、源程序如下：

CMP AX，BX

JNC L1

JZ L2

JNS L3

JNO L4

JMP L5

设（AX）=74C3H，（BX）=95C3H，则程序最后将转到哪个标号处执行？试说明理由。

4、源程序如下：

MOV DX，143H

MOV AL，77H

OUT DX，AL

MOV AX，0

DEC DX

DEC DX

OUT DX，AL

MOV AL，AH

OUT DX，AL

设8253的端口地址为140H~143H，问：

（1）程序是对8253的哪个通道进行初始化？

（2）该通道的计数常数为多少？能计多少脉冲？

（3）若该通道时钟脉冲CLK的周期为1µs，则输出脉冲OUT的周期为多少µs？

五、编程题

1、8255的编程。设8255的端口地址为200H~203H。

（1）要求PA口方式1，输入；PB口方式0输出；PC7~PC6为输入；PC1~PC0为输出。试写出8255的初始化程序。

（2）程序要求当PC7=0时置位PC1，而当PC6=1时复位PC0，试编制相应的程序。

2、自BUFFER开始的缓冲区有6个字节型的无符号数：10，0，20，15，38，236，试编制8086汇编语言程序，要求找出它们的最大值、最小值及平均值，分别送到MAX、MIN和AVI三个字节型的内存单元。

要求按完整的汇编语言格式编写源程序。

### 参考答案

一、

1、117.D99H 427.6631Q 000100010111.110110011001B 0010 01111001.1000 0101

2、148D -20D -108D 3、(BX)=0000H CF=1 ZF=1 OF=0 SF=0

4、总线接口功能 指令的译码及执行功能 5、高8位数据线D15~D8有效

6、4 T1 给外部的地址锁存器提供一个地址锁存信号 7、35H 000D4H~000D7H

二、

1、物理地址为0FFF00H。

指向该物理地址的CS，IP值不唯一。

例如：CS：IP=FF00:0F00H也指向该物理地址。

2、状态标志表示算术运算或逻辑运算执行之后，运算结果的状态，这种状态将作为一种条件，影响后面的操作。

控制标志是人为设置的，指令系统中有专门的指令用于控制标志的设置或清除，每个控制标志都对某一特定的功能起控制作用。

3、每帧占1+7+1+1=10位，波特率为4800 bit/s,每分钟能传送最大字符数为4800\*60/10=28800个

4、√××√×

三、 1、 (1)

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 |  |
| 1 | 0 | 0 | 0 | 任意 | × | × | 0 | /Y0 |
| 1 | 0 | 0 | 1 | 任意 | × | × | 0 | /Y1 |
| 1 | 0 | 1 | 0 | 任意 | × | × | 0 | /Y2 |
| 1 | 0 | 1 | 1 | 任意 | × | × | 0 | /Y3 |

8255的端口地址为 80H，82H，84H，86H

8253的端口地址为 90H，92H，94H，96H

8259的端口地址为 A0H，A2H，

8251的端口地址为 B0H，B2H，

OUT 80H,AL 或IN AL，80H

OUT 82H,AL 或IN AL，82H

(2) OUT 80H， AL

IN AL， 82H

2、 (1) 控制线连接图如图所示。

(2) 通道0工作在方式2——速率发生器；通道1工作在方式3——方波速率发生器



四、

1. （AL）=01H （AH）=00H

（BL）=08H

2、(1) 从目的串中查找是否包含字符 ‘0’，若找到则停止，否则继续重复搜索。

(2) ZF=1, 说明已找到字符

ZF=0, 说明未找到字符

CX≠0，说明中途已找到字符退出CX=0，且ZF=0说明串中无字符 ‘0’

3、 ∵ 74C3H

− 95C3H

DF00H

且有：CF=1， ZF=0， SF=1， OF=1 ∴ 程序将转到L5标号处执行。

4、(1)程序对8253的通道1进行初始化。 (2)计数常数为0，能计10000个脉冲。

(3)周期=10000×1µs=10000µs=10ms

五、

1、(1) MOV DX,203H

MOV AL,10111000B

OUT DX,AL

(2) MOV DX,202H

IN AL,DX

MOV AH,AL

TEST AL,80H

JNZ NEXT1

MOV DX,203H

MOV AL,00000011B ；对PC1置位

OUT DX，AL

NEXT1：MOV AL，AH

TEST AL，40H

JZ NEXT2

MOV AL，00000000B ；对PC0复位

MOV DX，203H

OUT DX，AL

NEXT2：………

2、DATA SEGMENT

BUFFER DB 10，0，20，15，38，236

MAX DB 0

MIN DB 0

AVI DB 0

DATA ENDS

STACK SEGMENT PARA STACK‘STACK’

DW 100 DUP (?)

STACK ENDS

CODE SEGMENT

ASSUME CS：CODE，DS：DATA，SS：STACK

START PROC FAR

BEGIN： PUSH DS

MOV AX，0

PUSH AX

MOV AX，DATA

MOV DS，AX

LEA DI，BUFFER

MOV DX，0 ；使DH=0，DL=0

MOV CX，6

MOV AX，0 ；和清0

MOV BH，0 ；最大值

MOV BL，0FFH ；最小值

LOP1: CMP BH，[DI]

JA NEXT1 ；若高于转移

MOV BH，[DI] ；大值→BH

JMP NEXT2

NEXT1: CMP BL，[DI] ;

JB NEXT2 ；若低于转移

MOV BL，[DI] ；小值→BL

NEXT2: MOV DL，[DI] ；取一字节数据

ADD AX，DX ; 累加和

INC DI

LOOP LOP1

MOV MAX，BH ；送大值

MOV MIN， BL ；送小值

MOV DL，6

DIV DL ；求平均值

MOV AVI，AL ；送平均值

RET

START ENDP

CODE ENDS

END BEGIN

### 河南理工大学 2006--2007 学年第 1 学期

一、概念题（本大题50分）

1．填空（20分，每空1分）

（1）电子计算机由 、 、 、 和 组成。

（2）半导体存储器从读写性能上分 和 。

（3）微处理器是将 和 集成在一个芯片上的 。

（4）总线从性能上分为 、 和 。

（5）8086CPU的数据总线有 根，有 位的地址总线，最大寻访端口的能力为 。

（6）8086CPU内部能用来存放地址的寄存器有 个。

（7）总线管理器8259占用 个端口地址。

（8）8255有 个8位的端口。

（9）8253有 种工作方式。

2．选择(10分，每题1分)

（1）已知BX=2000H，DS=1000H，（12000H）=34H，端口（2000H）=45H，问执行完指令MOV AL，（BX）后AL的内容是（ ）。

A.34H B.45H C.34 D.2000H

（2）下列8086CPU标志寄存器Flags的标志位中，不属于状态标志位的是 ( )

A.OF B.IF C.AF D.PF

（3）在8088系统中，内存从0001CH~0001FH单元内容分别为10H，01H，00H，01H，则对应的中断服务程序的起始地址为：（ ）

A.不能确定 B.1001H：0001H C.0100H：1001H D. 0100H：0110H

（4）定时与计数器8253的所有工作方式中，能产生周期方波的是方式（ ）。

A.2 B.3 C.4 D.5

（5）8255PA口工作在方式2，PB口工作在方式0时，其PC口（ ）。

A、两个4位I/O端口 B、一个8位I/O端口

C、部分作联络线 D、全部作联络线

（6）某数存于内存数据段中，已知该数据段的段基址为2000H，而数据所在单元的偏移地址为0220H，该数据在内存的物理地址为（ ）。

A. 02220H B. 20220H C. 22200H D. 04200H

（7）Intel2732A地址线及数据线分别为（ ）。

A.12和8 B.12和1 C.11和8 D.11和1

（8）8086系统中可屏蔽中断的引入端为（ ）。

A．NMI B．INTR C．M/~~IO~~ D．~~INTA~~

（9）8086CPU有一个始终指向堆栈顶部的地址指针是（ ）。

A．IP B．BP C．SP D．BX

（10）准16位微处理器是（ ）。

A. 外部数据总线条数和内部数据总线条数均为16位；

B. 外部数据总线条数为8位，内部数据总线条数为16位；

C. 外部数据总线条数为8位，内部数据总线条数为8位；

D. 外部数据总线条数为16位，内部数据总线条数8位。

3．简答（15分，每题5分）

（1）8086的执行部件有什么功能？

（2）8086CPU复位后，内部各寄存器的状态是什么？

（3）设8255A的方式选择控制字为9BH，其含义是什么？

4．判断对错。若错，则需指明错误原因。（5分，每题1分）

（1）存储器分段是把１MB空间分为若干逻辑段，每段最多可含64KB个连续存储单元。 （ ）

（2）OUT DX，90H （ ） （3）ADD [0098H]，[2000H] （ ）

（4）POP CS （ ） （5）ADD AX，[SI+DI] （ ）

二、综合应用题（本大题50分）

1. 计算（10分，每题5分）

（1）某串行通信设备以异步方式进行ASCII字符传送，约定用7位数据位、1位偶校验位、1位停止位。该设备每秒钟能传送120个字符，试问其波特率至少为多少?

（2）(11010.1)2＋(100100.1001)BCD+(16.8)16=( )10

2．阅读程序（10分，每题5分）

（1）执行下列程序后，CL和AX的内容是什么？

STR1 DW ‘AB’

STR2 DB 18 DUP ‘?’

COUNT EQU $-STR1

MOV CX，COUNT

MOV AX，STR1

HLT

(CL)= H，(AX)= H

（2）写出以下程序段的功能。

STR1 DB 300 DUP（？）

STR2 DB 100 DUP（？）

┆

MOV CX， 100

MOV BX， 100

MOV DI， 0

MOV SI，0

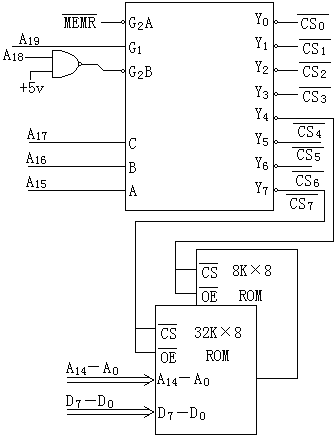
NEXT： MOV AL，STR1[BX][SI]

MOV STR2[DI]，AL

INC SI

INC DI

LOOP NEXT

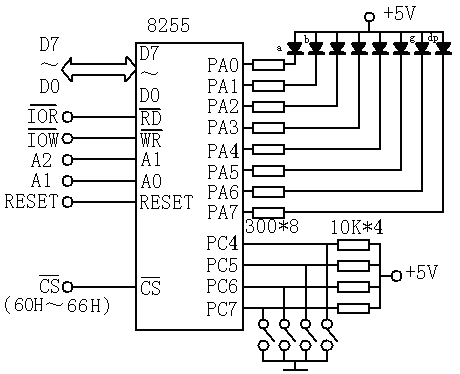
3．设计程序(10分)将内存中2000H和3000H两个单元中的两个16位无符号二进制数中的大数挑出，并送给4000H单元。

4．存储器(10分)参看IBM－PC/XT的基本ROM图，写出分配给ROM的地址。

5．如图所示，由8255A的A口输出控制一位共阳极数码管，由C口的PC7~PC4输入接入四位DIP开关的设置，根据开关设置值，在数码管上显示字型。（10分）

（1）确定8255的端口地址；

（2）编写子程序实现之（包括8255初始化程序和实现功能的程序）。





# 参考答案

（本大题50分）一、概念题

1．（1）电子计算机由 输入设备 、 输出设备 、 存储器 、

运算器 和 控制器 组成。

（2）半导体存储器从读写性能上分 随机存储器 和 只读存储器 。

（3）微处理器是将 运算器 和 控制器 集成在一个芯片上的 中央处理单元 。

（4）总线从性能上分为 地址总线 、 控制总线 和 数据总线 。

（5）8086CPU的数据总线有 16 根，有 20 位的地址总线，最大寻访端口的能力为 64KB 。

（6）8086CPU内部能用来存放地址的寄存器有 11 个。

（7）总线管理器8259占用 2 个端口地址。

（8）8255有 3 个8位的端口。 （9）8253有 6 种工作方式。

2．答：A,B,D,B,C,B,A,B,C,B

3．(1)答：执行指令；形成有效地址 (2)答：(CS)=FFFFH,其余各寄存器的状态均为0

(3) 答：A、B、C口全工作在方式0的输入状态

4．判断对错。若错，则需指明错误原因。(5分，每题1分)

（1）对（2）错，立即数不能直接输出 （3）错，双操作数不允许同时为存储单元

（4）错，CS不能为目标操作数 （ 5）错，两个变址寄存器不能同时用来访问存储器

二、1.(1)答：120\*（1+7+1+1）=1200bps (2) 73.9

2．(1)（CL）=14H，（AX）=4142H (2) 将STR1中从100到199的100个数送到STR2中

3． MOV AX,[2000H]

CMP AX,[3000H]

JAE NEXT

MOV AX,[3000H]

NEXT:MOV [4000H],AX

4．①分配给32K×8ROM芯片的地址为：F8000H－FFFFFH（5分）

②分配给8K×8ROM的地址为下述4组地址之一：

E0000H－E1FFFH　　　　　E2000H－E3FFFH

E4000H－E5FFFH　　　E6000H－E7FFFH（5分）

5．（1）PORTA EQU 60H

PORTB EQU 62H

PORTC EQU 64H

PCTRL EQU 66H（5分）

（2）DIS PROC

MOV AL,88H

OUT PCTRL,AL ;初始化8255

IN AL,PORTC ;读开关状态

MOV CL,4

SHR AL,CL ;转成低4位

LEA BX,SH\_TAB

XLAT SH\_TAB ;查表

OUT PORTA,AL ;显示输出

RET

SH\_TAB DB 0C0H,… ;字型表

DIS ENDP（5分）

# 

绪论

* 1. 计算机分那几类？各有什么特点？
  2. 简述微处理器、微计算机及微计算机系统三个术语的内涵。
  3. 80X86微处理器有几代？各代的名称是什么？

1.4将下列各二进制数转换为十进制数。

(1) 1101(2)

(2) 11010(2)

(3) 110100(2)

(4) 10101001(2)

1.5将1-4题的各二进制数转换为十六进制数

1.14 电子计算机的主要应用领域有（）、（ ）、（ ）。

1.15 电子计算机的发展历程是（）、晶体管时代、（）、（）。

1.16 十进制数11.375转换为二进制数为（ ）；二进制数1101101转换为十进制数为（ ）。

1.17. 十进制数7928转换为十六进制数为（ ）, 十六进制数3A57转换为十进制数为（ ）。

1.18. 十六进制数DA2B转换为二进制数为（ ）,二进制数110111100101.1011转换为十六进制数为（ ）。

1.19. A=+0110101,[A]反=( )，[A]补=( );B=-0110101,[B] 反=( )，[B] 补=( )。

1.20. 37的BCD编码是（ ）。

微处理器结构及微计算机的组成

2-1．8086是多少位的微处理器？为什么？

2-2．EU与BIU各自的功能是什么？

2-4．8086/8088微处理器内部有那些寄存器，它们的主要作用是什么？

2-5．8086对存储器的管理为什么采用分段的办法？

2-6．在8086中，逻辑地址、偏移地址、物理地址分别指的是什么？具体说明。

2-7．给定一个存放数据的内存单元的偏移地址是20C0H，（DS）=0C00EH，求出该内存单元的物理地址。

2-8．8086/8088为什么采用地址/数据总线复用技术？

2-10．怎样确定8086的最大或最小工作模式？最大、最小模式产生控制信号的方法有何不同？

2-11．8086被复位以后，有关寄存器的状态是什么？微处理器从何处开始执行程序？

2-12．8086基本总线周期是如何组成的？各状态中完成什么基本操作？

2-13．结合8086最小模式下总线操作时序图，说明ALE、M/IO#、DT/R#、RD#、READY信号的功能。

2-14．8086中断分哪几类？8086可处理多少种中断？

2-15．8086可屏蔽中断请求输入线是什么？“可屏蔽”的涵义是什么？

2-16．8086的中断向量表如何组成？作用是什么？

2-17．8086如何响应一个可屏蔽中断请求？简述响应过程。

2-18．什么是总线请求？8086在最小工作模式下，有关总线请求的信号引脚是什么？

2-19．简述在最小工作模式下，8086如何响应一个总线请求？

2-20．在8086的微计算机系统中，存储器是如何组织的？是如何与处理器总线连接的？BHE信号起什么作用？

2-21．“80386是一个32位微处理器”，这句话的涵义主要指的是什么？

2-37. 除地线公用外，5根地址线和11根地址线各可选多少个地址?

2-41. 控制部件包括哪些主要环节?各有何用处?

2-42. 什么叫总线周期?8086 CPU的一个总线周期包括多少时钟周期，什么情况下要插入TW等待周期?插入多少个TW取决于什么因素?

2-43. 什么是最大模式?什么是最小模式?用什么方法将8086／8088置为最大模式和最小模式?

2-44. 什么是地址锁存器?8088／8086系统中为什么要用地址锁存器?锁存的是什么信息?

2-45. 8088／8086系统中的8286是什么器件?起什么作用?

2-46. 8088／8086系统中用时钟发生器8284A产生哪些信号?

2-47 8086最基本的操作是什么?

2-49. CPU由( )和（ ）两部分组成。

2-51. 改错：若总线地址为26位，则最大访存空间为6M。

2-52. 将下列十进制数分别转化为二进制数、八进制数、十六进制数和压缩BCD数。

（1）125.74 （2）513.85 （3）742.24

（4）69.357 （5）158.625 （6）781.697

2-53. 将下列二进制数分别转化为十进制数、八进制数和十六进制数。

（1）101011.101 （2）110110.1101

（3）1001.11001 （4）100111.0101

2-56. 写出下列十进制数的原码、反码、补码表示（采用八位二进制，最高位为符号位）。

（1）140 （2）52 （3）－26 （4）－127

2-57. 已知补码求出其真值。

（1）48H （2）9DH （3）B2H （4）4C10H

2-58什么叫做非规则字？微处理器对非规则字的存取是如何进行的？

2-59微处理器的DT/信号有什么作用？它在什么情况下被浮置为高阻状态？

* 1. 什么是随机读写存储器？
  2. 名词解释：RAM和ROM
  3. 定性比较微型计算机的内存储器和外存储器的特点及组成情况。
  4. 什么存储器属于外设，请举例。
  5. 半导体存储器有RAM和ROM之分，它们各有什么特点
  6. 什么是高速缓存？它的功能是什么？
  7. 一片512K×8b的内存储器有多少条地址线？多少条数据线。
  8. 如已知某半导体存储器芯片SRAM的引脚中有14根地址线和8根数据线，那么其存储容量应为多少？
  9. 若存储器容量为256KB，若用2164（64K\*1）芯片组成，需多少片，若改用2118（16K×1），需少片？
  10. 简述静态RAM与动态RAM的区别与各自的优缺点。
  11. CPU与主存储器连接时，要用片外译码器产生片选信号，片外译码的有几种方法？它们各有什么优点？
  12. 某微机内存有8片64KB的RAM芯片组成，将它们安排在从20000开始的连续地址单元，请写出各片RAM的地址范围，画出芯片的地址引出端、片的选端和CPU总线之间的连接。
  13. 用EPROM和SRAM 存储器芯片，构成8086CPU的64KB ROM和64KB RAM的存储空间，并将它们分别安排在1M空间的底部F0000H和顶部00000H。请选择合适的存储器芯片并画出该存储系统原理图。
  14. 存储器和CPU连接时应考虑哪几方面的问题？

输入输出和中断系统

6-1．试说明一般中断系统的组成和功能。

6-2．什么是中断类型码、中断向量、中断向量表？在基于8086/8088的微机系统中，中断类型码和中断向量之间有什么关系？

6-3．什么是硬件中断和软件中断？在PC机中两者的处理过程有什么不同？

6-4．试叙述基于8086/8088的微机系统处理硬件中断的过程。

6-6．8259A中断控制器的功能是什么？

6-7．8259A初始化编程过程完成那些功能？这些功能由那些ICW设定？

6-8．8259A在初始化编程时设置为非中断自动结束方式，中断服务程序编写时应注意什么？

6-9．8259A的初始化命令字和操作命令字有什么区别？它们分别对应于编程结构中那些内部寄存器？

6-10．8259A的中断屏蔽寄存器IMR与8086中断允许标志IF有什么区别？

6-11．什么是中断？中断有什么作用？

6-12．试按照如下要求对8259A设定初始化命令字：8086系统中只有一片8259A，中断请求信号使用电平触发方式，全嵌套中断优先级，数据总线无缓冲，采用中断自动结束方式。中断类型码为20H~27H，8259A的端口地址为B0H和B1H。

6-13．比较中断与DMA两种传输方式的特点。

6-14．DMA控制器应具有那些功能？

6-15．8237A只有8位数据线，为什么能完成16位数据的DMA传送？

6-16．8237A的地址线为什么是双向的？

6-17．说明8237A单字节DMA传送数据的全过程。

6-18．8237A单字节DMA传送与数据块DMA传送有什么不同？

6-19．8237A什么时候作为主模块工作，什么时候作为从模块工作？在这两种工作模式下，各控制信号处于什么状态，试作说明。

6-20．说明8237A初始化编程的步骤。

6-21．8237A选择存储器到存储器的传送模式必须具备那些条件?

6-22．利用8237A的通道2，由一个输入设备输入一个32KB的数据块至内存，内存的首地址为34000H，采用增量、块传送方式，传送完不自动初始化，输入设备的DREQ和DACK都是高电平有效。请编写初始化程序，8237A的首地址用标号DMA表示。

6-23. 8086／8088系统中引入了哪些中断?是如何引入的?

6-24. 什么是可屏蔽中断?什么是非屏蔽中断?

6-25. 什么是中断向量?中断向量表指的是什么?中断向量表放在什么地方?

6-26. 假如中断类型为8，它的中断服务入口地址是多少?

6-27. 改错－DMA方式是指：由DMA控制器运行I/O程序，以实现外围设备与主存之间的数据直传。

6-28. 比较说明中断方式与DMA方式的异同？

6-29. 一片8259A可提供多少个中断类型码？

* 1. I/O端口有哪两种编址方式？8086的最大I/O寻址空间是多少？
  2. 8086／8088系统中引入了哪些中断?是如何引入的?
  3. 什么是可屏蔽中断?什么是非屏蔽中断?
  4. 什么是中断向量?中断向量表指的是什么?中断向量表放在什么地方?

6-34假如中断类型为8的中断向量为1000:2340H，写出该中断向量在内存中的具体存放情况。

6-35. 中断处理的过程是保存断点、（ ）、（ ）、（ ）、（ ）

6-36简述8259A的工作原理。

6-37 8259A的设定中断优先级方式有几种？各有什么特点？

6-38 8259A的中断结束方式有几种？各有什么特点？

6-39 8259A屏蔽中断源的方式有几种？各有什么特点？

6-40 8259A连接数据总线的方式有几种？各有什么特点？

6-41 8259A的中断请求触发方式有几种？各有什么特点？

6-42在8259A中，通过奇地址访问的寄存器有几个？通过偶地址访问的寄存器有几个？

6-**43 8259A初始化的过程如何？**

7-1. 设8253三个计数器的端口地址为201H、202H、203H，控制寄存器端口地址200H。试编写程序片段，读出计数器2的内容，并把读出的数据装入寄存器AX。

7-2. 设8253三个计数器的端口地址为201H、202H、203H，控制寄存器端口地址200H。输入时钟为2MHz，让1号通道周期性的发出脉冲，其脉冲周期为1ms，试编写初化程序段。

7-3. 设8253计数器的时钟输入频率为1.91MHz，为产生25KHz的方波输出信号，应向计数器装入的计数初值为多少？

7-4. 8255A的3个端口在使用上有什么不同？

7-5. 如果串行传输速率是2400波特，数据位的时钟周期是多少秒？

7-6. 在远距离数据传输时，为什么要使用调制解调器？

7-7. 全双工和半双工通信的区别是什么？在二线制电路上能否进行全双工通信？为什么？

7-8. 同步传输方式和异步传输方式的特点各是什么？

7-9. 在异步传输时，如果发送方的波特率是600，接收方的波特率是1200，能否进行正常通信？为什么？

7-10. 8251A在编程时，应遵循什么规则？

7-11. 试对一个8251A进行初始化编程，要求工作在同步方式，7位数据位，奇校验，1个停止位。

7-12. 一个异步串行发送器，发送具有8位数据位的字符，在系统中使用一位作偶校验，2个停止位。若每秒钟发送100个字符，它的波特率和位周期是多少？

7-13 什么是I/O端口？8086CPU最多可以访问多少个I/O端口？访问时用什么指令？

7-14 解释IN指令和OUT指令的数据流动方向。

7-15 直接寻址I/O指令的I/O端口号存储在何处？

7-16间接寻址I/O指令的I/O端口号存储在何处？

7-17 16位IN指令将数据输入到那个寄存器？

7-18通常I/O接口内有哪三类寄存器？它们各自的作用是什么？

7-19为什么I/O设备必须通过接口才能与CPU相连?

7-20 接口芯片具有哪些功能？

7-21 接口芯片分为哪几类？

7-22比较存储器映像编址I/O与独立编址I/O的优缺点。

7-23 8086系统中采用哪种I/O编址方式？

7-24当G1输入为高电平，和均为低电平时，74LS138译码器的输出是什么？

7-25简述CPU与外设之间数据传送的几种方式。

7-26中断方式与DMA方式相比有何不足？各用在什么场合？

7-27 I/O接口的基本功能是什么？

7-28 I/O接口有几种基本类型？

7-29 8255A有几个端口？

7-30 8255A有多少个可编程的I/O引脚？

7-31 8255A有哪三种工作方式？各有什么特点？

7-32 当8255A工作在方式1时，端口C被分为两个部分，分别作为端口A和端口B的控制/状态信息。这两个部分是如何划分的？

7-33 8255A的方式选择控制字和按位置位/复位控制字都是写入控制端口的，那么，它们是由什么来区分的？

7-34 8255A的端口A的工作方式是由方式选择控制字的哪一位决定的？

7-35 8255A的端口B的工作方式是由方式选择控制字的哪一位决定的？

7-36 8255A接口芯片地址为60H～63H，请指出下列程序段功能

（1） MOV AL，80H （2） MOV AL，08H

OUT 63H，AL OUT 63H，AL

7-37 设8255A的地址范围是100H～103H，试编写分别完成下列功能的初始化程序。

（1）A口工作于方式0、输入；B口工作于方式0、输出；PC7输入、PC0输出。

（2）A口工作于方式1、输出，PC7、PC6输入；B口工作于方式0、输入；PC2输入。

7-38根据传输线路不同，串行通信可分为哪些方式？每种方式有什么特点？

7-39 什么叫同步通信？什么叫异步通信？它们各有什么优缺点？

7-40 8086系统中，8251A的C/端应当和哪个信号相连，以便实现对状态端口、数据端口、控制端口的读/写？

7-41 对8251A进行编程时，必须遵守哪些约定？

7-42 什么是波特率？若要产生一个波特率为2400的串行信号，且波特率因子编程为16，那么串口发送/接收时钟的频率是多少？

7-43为了计数300个事件，编程到8253中的计数初值是多少？

7-45连接8253，使其工作在端口地址10H、12H、14H和16H。写一段程序，使计数器2在CLK2输入为2MHz时产生一个80KHz的方波。

7-46 DMA的中英文全称分别是什么？

7-47 8237A作为主、从模块工作时各有什么特点？

7-48 8237A作为从模块工作时占用多少个端口地址？

7-49 简述8237A单字节DMA传送的全过程。

7-50 简述CPU对8237的初始化过程。

7-51 在数据段中偏移地址分别为1000H及2000H开始的存储区内有两个10B的字符串，试编写一段程序来比较这两个字符串。如果这两个字符串不同则程序转至8000H:1000H处，否则顺序执行。（7分）

部分习题答案

1.1. 答：

传统上分为三类：大型主机、小型机、微型机。大型主机一般为高性能的并行处理系统，存储容量大，事物处理能力强，可为众多用户提供服务。小型机具有一定的数据处理能力，提供一定用户规模的信息服务，作为部门的信息服务中心。微型机一般指在办公室或家庭的桌面或可移动的计算系统，体积小、价格低、具有工业化标准体系结构，兼容性好。

1.2.答：

微处理器是微计算机系统的核心硬件部件，对系统的性能起决定性的影响。

微计算机包括微处理器、存储器、I/O接口电路及系统总线。

微计算机系统是在微计算机的基础上配上相应的外部设备和各种软件，形成一个完整的、独立的信息处理系统。

1.3.答：从体系结构上可分为3代：

8080/8085：8位机；

8086/8088/80286：16位机；

80386/80486：32位机。

1.14.答： 科学计算 数据处理 自动控制　（顺序可变）

1.15 答：电子管时代　集成电路时代　大规模集成电路时代

1.16 答：1011.011　109

1.17 答：1EF8　14935

1.18 答：1101101000101011　9E5.B

1.19 答：00110101　00110101　11001010　11001011

1.20 答：00110111

1.21.答：在浮点数加减运算中，阶码对齐后，尾数相加减

第二章部分答案

2-1.答：8086是16位的微处理器，其内部数据通路为16位，对外的数据总线也是16位。

2-2.答：EU是执行部件，主要的功能是执行指令。BIU是总线接口部件，与片外存储器及I/O接口电路传输数据。EU经过BIU进行片外操作数的访问，BIU为EU提供将要执行的指令。EU与BIU可分别独立工作，当EU不需BIU提供服务时，BIU可进行填充指令队列的操作。

2-3.答：8085为8位机，在执行指令过程中,取指令与执行执令都是串行的。8086/8088由于内部有EU和BIU两个功能部件，可重叠操作，提高了处理器的性能。

2-4.答：执行部件有8个16位寄存器，AX、BX、CX、DX、SP、BP、DI、SI。AX、BX、CX、DX一般作为通用数据寄存器。SP为堆栈指针存器，BP、DI、SI在间接寻址时作为地址寄存器或变址寄存器。总线接口部件设有段寄存器CS、DS、SS、ES和指令指针寄存器IP。段寄存器存放段地址，与偏移地址共同形成存储器的物理地址。IP的内容为下一条将要执行指令的偏移地址，与CS共同形成下一条指令的物理地址。

2-5.答：8086是一个16位的结构，采用分段管理办法可形成超过16位的存储器物理地址，扩大对存储器的寻址范围 (1MB，20位地址)。若不用分段方法，16位地址只能寻址64KB空间。

2-6.答：逻辑地址是在程序中对存储器地址的一种表示方法，由段地址和段内偏移地址两部分组成，如1234H：0088H。偏移地址是指段内某个存储单元相对该段首地址的差值，是一个16位的二进制代码。物理地址是8086芯片引线送出的20位地址码，用来指出一个特定的存储单元。

2-7.答：物理地址：320F8H。

2-8.答：考虑到芯片成本，8086/8088采用40条引线的封装结构。40条引线引出8086/8088的所有信号是不够用的，采用地址/数据线复用引线方法可以解决这一矛盾，从逻辑角度，地址与数据信号不会同时出现，二者可以分时复用同一组引线。

2-9.答：8086有16条数据信号引线，8088只有8条；8086片内指令预取缓冲器深度为6字节，8088只有4字节。

2-10.答：引线MN/MX#的逻辑状态决定8086的工作模式，MN/MX#引线接高电平，8086被设定为最小模式，MN/MX#引线接低电平，8086被设定为最大模式。最小模式下的控制信号由相关引线直接提供；最大模式下控制信号由8288专用芯片译码后提供；8288的输入为8086的S2#~S0#三条状态信号引线提供。

2-11.答：标志寄存器、IP、DS、SS、ES和指令队列置0，CS置全1。处理器从FFFFOH存储单元取指令并开始执行。

2-12.答：基本总线周期由4个时钟(CLK)周期组成，按时间顺序定义为T1、T2、T3、T4。在T1期间8086发出访问目的地的地址信号和地址锁存选通信号ALE；T2期间发出读写命令信号RD#、WR#及其它相关信号；T3期间完成数据的访问；T4结束该总线周期。

2-13.答：ALE为外部地址锁存器的选通脉冲，在T1期间输出；M/IO#确定总线操作的对象是存储器还是I/O接口电路，在T1输出；DT/R#为数据总线缓冲器的方向控制信号，在T1输出；RD#为读命令信号；在T2输出；READY信号为存储器或I/O接口“准备好”信号，在T3期间给出，否则8086要在T3与T4间插入Tw等待状态。

2-14.答：8086中断可分为硬件中断和软件中断两类。8086可处理256种类型的中断。

2-15.答：可屏蔽中断请求输入线为INTR；“可屏蔽”是指该中断请求可经软件清除标志寄存器中IF位而被禁止。

2-16.答：把内存0段中0~3FFH区域作为中断向量表的专用存储区。该区域存放256种中断的处理程序的入口地址，每个入口地址占用4个存储单元，分别存放入口的段地址与偏移地址。

2-17.答：当8086收到INTR的高电平信号时，在当前指令执行完且IF=1的条件下，8086在两个总线周期中分别发出INTA#有效信号；在第二个INTA#期间，8086收到中断源发来的一字节中断类型码；8086完成保护现场的操作，CS、IP内容进入堆栈，请除IF、TF；8086将类型码乘4后得到中断向量表的入口地址，从此地址开始读取4字节的中断处理程序的入口地址，8086从此地址开始执行程序，完成了INTR中断请求的响应过程。

2-18.答：系统中若存在多个可控制总线的主模块时，其中之一若要使用总线进行数据传输时，需向系统请求总线的控制权，这就是一个总线请求的过程。8086在最小工作模式下有关总线请求的信号引脚是HOLD与HLDA。

2-19.答：外部总线主控模块经HOLD引线向8086发出总线请求信号；8086在每个时钟周期的上升沿采样HOLD引线；若发现HOLD=1则在当前总线周期结束时(T4结束)发出总线请求的响应信号HLDA；8086使地址、数据及控制总线进入高阻状态，让出总线控制权，完成响应过程。

2-20.答：8086为16位处理器，可访问1M字节的存储器空间；1M字节的存储器分为两个512K字节的存储体，命名为偶字节体和奇字节体；偶体的数据线连接D7~D0，“体选”信号接地址线A0；奇体的数据线连接D15~D8，“体选”信号接BHE#信号；BHE#信号有效时允许访问奇体中的高字节存储单元，实现8086的低字节访问、高字节访问及字访问。

2-21.答：指80386的数据总线为32位，片内寄存器和主要功能部件均为32位，片内数据通路为32位。

2-22.答：好处是先前开发的软件可以在新处理器组成的系统中运行，保护了软件投资。缺点是处理器的结构发展受到兼容的约束，为了保持兼容性增加了硅资源的开销，增加了结构的复杂性。

2-23.答：80386内部结构由执行部件(EU)、存储器管理部件(MMU)和总线接口部件(BIU)三部分组成。EU包括指令预取部件、指令译码部件、控制部件、运算部件及保护检测部件，主要功能是执行指令。存储器管理部件包括分段部件、分页部件，实现对存储器的分段分页式的管理，将逻辑地址转换成物理地址。总线接口部件作用是进行片外访问：对存储器及I/O接口的访问、预取指令；另外的作用是进行总线及中断请求的控制。

2-24.答：80386有三种存储器管理模式，分别是实地址方式、保护方式和虚拟8086方式。

2-25.答：在实地址方式下，段寄存器与8086相同，存放段基地址。在保护方式下，每个段寄存器还有一个对应的64位段描述符寄存器，段寄存器作为选择器存放选择符。在虚拟8086方式下，段寄存器的作用与8086相同。

2-26.答：虚拟存储器是程序员面对的一个巨大的、可寻址的存储空间，这个空间是内存与外存联合形成的，在操作系统的管理下，程序可象访问内存一样去访问外存而获得所需数据。物理存储器是指机器实际拥有的内存储器，不包括外存。80386的虚拟地址空间为64TB大。

2-27.答：分段部件根据段选择符从全局描述符表或局部描述符表中取出对应的段描述符。把段描述符32位段基地址与逻辑地址中的32位偏移量相加就形成了线性地址。

2-28.答：分段部件形成的32位线性地址中高10位作为寻址页目录表的偏移量，与控制寄存器CR3中页目录表基地址共同形成一个32位的地址指向页表中的一个页项，即为一个页面描述符。该页面项中高20位作为页面基地址，线性地址的低12位为偏移量，相加后形成指向某一存储单元的32位物理地址。若禁止分页功能，线性地址就是物理地址。

2-29.答：80386把中断分为外部中断和内部中断两大类，外部中断经NMI和INTR引线输入请求信号。内部中断也叫内部异常中断，分为陷阱中断、内部故障异常中断、异常终止中断。

2-30.答：8086工作在实地址方式，向量表是在存储器的0段中最低1024字节内存中。80386在保护方式下要通过中断描述符表中的描述符访问虚拟空间的中断向量，中断描述符表的位置不是固定的，要由IDTR寄存器实现在虚拟空间的定位。

2-31.答：80386响应中断后，接收由中断源提供的类型码并将其乘8，与IDTR寄存器中基地址相加，指出中断描述符的位置，读出中断描述符，依其中的段选择符及条件决定从两个描述符表LDT或GDT中的一个得到段描述符，形成中断服务程序入口所在存储器单元的线性地址。

2-48.答：主存储器、接口电路、总线（顺序可变）

2-49.答：运算器、控制器（顺序可变）

2-58 其低位字节可从奇数地址开始，这种方式为非规则存放，这种存放的宇为非规则字

若存放的数据为8位，则将它们按顺序进行存放；若存入的数据为一个16位的字，则将字的最高字节存于高地址单元，低位字节存于低地址单元；若存放的数据为32位的双字（这通常是指地址指针数据），则将地址指针的偏移量（字）存于低地址的字单元中，将地址指针的段基址（字）存于高地址的字单元中。对非规则字的存取需要两个总线周期。

2-59

数据发送/接收,表明当前总线上数据的流向.

在DMA方式下，DT/被浮置为高阻状态

5-1.答：可以随机的按指定地址向存储单元存入、取出或改写信息，所有单元的读写操作所需的时间完全相等的存储器，称为随机读写存储器。

5-5

5-10 静态RAM是靠双稳态触发器来记忆信息的；动态RAM是靠MOS电路中的栅极电容来记忆信息的。动态RAM需要设置刷新电路。但动态RAM比静态RAM集成度高、功耗低，从而成本也低，适于作大容量存储器。所以主内存通常采用动态RAM，而高速缓冲存储器（Cache）则使用静态RAM。

5-14存储器与CPU连接，要遵循三条总线对应连接的总原则，同时还要考虑：CPU总线的负载能力；CPU与存储器速度的配合问题；存储器的地址空间分配；读／写控制信号的连接；数据线的连接；地址线的连接与存储芯片片选信号的产生。

6-1.答：处理器内部应有中断请求信号的检测电路，输出中断响应信号，保存断点的逻辑，转向中断处理程序的逻辑，中断返回逻辑。系统中要有一中断控制器，管理多个中断源，提供处理机所需的中断处理信息。系统中请求中断处理的I/O接口电路要有提供中断请求信号及接收中断响应信号的逻辑。

6-2.答：处理机可处理的每种中断的编号为中断类型码。中断向量是指中断处理程序的入口地址，由处理机自动寻址。中断向量表是存放所有类型中断处理程序入口地址的一个默认的内存区域。在8086系统中，中断类型码乘4得到向量表的入口，从此处读出4字节内容即为中断向量。

6-3.答：硬件中断是通过中断请求线输入电信号来请求处理机进行中断服务；软件中断是处理机内部识别并进行处理的中断过程。硬件中断一般是由中断控制器提供中断类型码，处理机自动转向中断处理程序；软件中断完全由处理机内部形成中断处理程序的入口地址并转向中断处理程序，不需外部提供信息。

6-4.答：以INTR请求为例。当8086收到INTR的高电平信号时，在当前指令执行完且IF=1的条件下，8086在两个总线周期中分别发出INTA#有效信号；在第二个INTA#期间，8086收到中断源发来的一字节中断类型码；8086完成保护现场的操作，CS、IP内容进入堆栈，清除IF、TF；8086将类型码乘4后得到中断向量入口地址，从此地址开始读取4字节的中断处理程序的入口地址，8086从此地址开始执行程序，完成了INTR中断请求的响应过程。

6-5.

6-6.答：8259A中断控制器可以接受8个中断请求输入并将它们寄存。对8个请求输入进行优先级判断，裁决出最高优先级进行处理，它可以支持多种优先级处理方式。8259A可以对中断请求输入进行屏蔽，阻止对其进行处理。8259A支持多种中断结束方式。8259A与微处理器连接方便，可提供中断请求信号及发送中断类型码。8259A可以进行级连以便形成多于8级输入的中断控制系统。

6-7.答：初始化编程用来确定8259A的工作方式。ICW1确定8259A工作的环境：处理器类型、中断控制器是单片还是多片、请求信号的电特性。ICW2用来指定8个中断请求的类型码。ICW3在多片系统中确定主片与从片的连接关系。ICW4用来确定中断处理的控制方法：中断结束方式、嵌套方式、数据线缓冲等。

6-8.答：在中断服务程序中，在返回主程序之前按排一条一般中断结束命令指令，8259A将ISR中最高优先级位置0，结束该级中断处理以便为较低级别中断请求服务。

6-9.答：8259A的工作方式通过微处理器向其写入初始化命令字来确定。初始化命令字分别装入ICW1~ICW4内部寄存器。8259A在工作过程中，微处理器通过向其写入操作命令字来控制它的工作过程。操作命令字分别装入OCW1~OCW3内部寄存器中。8259A占用两个端口号，不同的命令字对应不同的端口，再加上命令字本身的特征位及加载的顺序就可以正确地把各种命令字写入对应的寄存器中。

6-10.答：IF是8086微处理器内部标志寄存器的一位，若IF=0，8086就不响应外部可屏蔽中断请求INTR引线上的请求信号。8259A有8个中断请求输入线，IMR中的某位为1，就把对应这位的中断请求IR禁止掉，无法被8259A处理，也无法向8086处理器产生INTR请求。

6-11. 中断是指在计算机执行期间，系统内发生任何非寻常的或非预期的急需处理事件，使得CPU暂时中断当前正在执行的程序而转去执行相应的时间处理程序。待处理完毕后又返回原来被中断处继续执行或调度新的进程执行的过程。

利用中断，计算机可以较好的实现CPU与外部设备之间的同步工作，进行实时处理，可以大大提高CPU的工作效率。

6-12.答：ICW1=1BH (送B0H端口)，ICW2=20H (送B1H端口)，ICW4=03H (送B1H端口)

6-13.答：中断方式下，外设需与主机传输数据时要请求主给予中断服务，中断当前主程序的执行，自动转向对应的中断处理程序，控制数据的传输，过程始终是在处理器所执行的指令控制之下。直接存储器访问(DMA)方式下，系统中有一个DMA控制器，它是一个可驱动总线的主控部件。当外设与主存储器之间需要传输数据时，外设向DMA控制器发出DMA请求，DMA控制器向中央处理器发出总线请求，取得总线控制权以后，DMA控制器按照总线时序控制外设与存储器间的数据传输而不是通过指令来控制数据传输，传输速度大大高于中断方式。

6-14.答：DMA控制器应有DMA请求输入线，接收I/O设备的DMA请求信号；DMA控制器应有向主机发出总线请求的信号线和接收主机响应的信号线；DMA控制器在取得总线控制权以后应能发出内存地址、I/O读写命令及存储器读写命令控制I/O与存储器间的数据传输过程。

6-15.答：I/O与存储器间在进行DMA传送过程中，数据是通过系统的数据总线传送的，不经过8237A的数据总线，系统数据总线是具有16位数据的传输能力的。

6-16.答：8237A的A0~A3地址线是双向的，当8237A被主机编程或读状态处于从属状态，A0~A3为输入地址信号，以便主机对其内部寄存器进行寻址访问。当8237A取得总线控制权进行DMA传送时，A0~A3输出低4位地址信号供存储器寻址对应单元用，A0~A3必需是双向的。

6-17.答：8237A取得总线控制权以后进行单字节的DMA传送，传送完一个字节以后修改字节计数器和地址寄存器，然后就将总线控制权放弃。若I/O的DMA请求信号DREQ继续有效，8237A再次请求总线使用权进行下一字节的传送。

6-18.答：单字节传送方式下，8237A每传送完一个字节数据就释放总线，传送下一字节时再请求总线的控制权。块传送方式下8237A必须把整个数据块传送完才释放总线。

6-19.答：8237A取得总线控制权后，开始进行DMA传送过程，此时8237A作为主模块工作。8237A在被处理器编程或读取工作状态时，处于从模块工作状态。8237A处于从模块时，若CS#=0、HLDA=0说明它正被编程或读取状态，IOR#与IOW#为输入，A0~A3为输入。8237A处于主模块时，输出地址信号A0~A15 (低8位经A0~A7输出，高8位经DB0~DB7输出)。8237A还要输出IOR#、IOW#、MEMR#、MEMW#、AEN、ADSTB等有效信号供DMA传送过程使用。

6-20.答：(1)写屏蔽字，阻止某通道的DMA请求。(2)写命令字(8号地址)，确定信号有效电平、优先级方式、通道工作允许等。(3)写模式字(B号地址)，确定某通道传送方式、传送类型、地址寄存器变化方式等。(4)置0先/后触发器。(5)设置地址寄存器、字节数寄存器的初值。(6)清除某通道屏蔽位，允许8237A响应其DMA请求。

6-21.答：必须使用8237A内部的暂存器作为数据传送的缓冲器。8237A通道0的地址寄存器存放存储器的源地址、通道1的地址寄存器存放存储器的目的地地址、字节计数器存放传送的字节数，建立通道0的软件DMA请求来启动这一传输过程。

6-22.答：设存储器页面寄存器内容已被置为3。8237A初始化程序如下：

MOV AL， 06H ；屏蔽通道2

MOV DX， DMA+0AH

OUT DX， AL

MOV AL， 80H ；写通道2命令字：DREQ、

MOV DX， DMA+08H ；DACK高电平有效，正常

DUT DX， AL ；时序、固定优先级、允许8237A工作等。

MOV AL， 86H ；写通道2模式字：块传

MOV DX， DMA+0BH ；输、写传输、地址增、

OUT DX， AL ；禁止自动预置等。

MOV DX， DMA+0CH ；置0先/后触发器

OUT DX， AL

MOV AL， 00H ；设通道2基地址为4000H

MOV DX， DMA+04H

OUT DX， AL

MOV AL， 40H

OUT DX， AL

MOV AL， 0FFH ；设通道2基字节数为

MOV DX， DMA+05H ；7FFFH (32767D)

OUT DX， AL

MOV AL, 7FH

OUT DX， AL

MOV AL， 02H ；清除通道2屏蔽。

MOV DX, DMA+0AH

OUT DX， AL

MOV AL， 06H ；通道2发DMA请求

MOV DX， DMA+09H

OUT DX， AL

6-25中断向量是中断服务程序的人口地址。

中断向量表是将各个中断服务程序的入口地址有次序地存放在内存一片连续区域中，所形成的地址表被称为中断向量表，也称为中断服务程序的入口地址表。

6-27. 答：DMA方式是指，直接依靠硬件（或由DMA控制器硬件控制）实现外因设备与主存之间的数据直传。

6-28. 答：

（1）相同点：由随机请求引发。

（2）处理方法的不同：中断方式依靠执行中断处理程序，而DMA方式直接依

靠硬件实现。

（3）应用场合不同：中断方式适用于中低速I／O操作、处理复杂随机事件；）DMA方式适用简单、快速数据传送。

6-35.答：保存现场　形成中断入口地址　执行中断服务程序　恢复现场

6-36第一个负脉冲到达时，IRR的锁存功能失效，使当前中断服务寄存器ISR中的相应位置1，并使IRR寄存器中的相应位清零。

第二个负脉冲到达时，中断类型寄存器中的内容ICW2送到数据总线的D7～D0，CPU将此作为中断类型码

第二个脉冲结束时，将第一个脉冲到来时设置的当前中断服务寄存器ISR的相应位清零。

6-37 全嵌套方式：固定优先级,IR0最高,IR7最低。

特殊全嵌套：响应同级中断请求。

优先级自动循环：某级被响应后，降为最低。

优先级特殊循环方式：编程指定最低优先级。

6-38 (1)自动结束方式：8259A收到INTA#后自动把ISRn位清0。

(2)非自动结束方式:

(a)一般结束方式：8086发命令清除ISR中级最高的位，结束中断。

(b)特殊结束方式：将ISR中指定位清0。

6-39 (1)普通屏蔽方式：IMR某位置1，对应的中断被屏蔽；IMR某位置0，允许该级中断产生。

(2)特殊屏蔽方式：IMR某位置1，同时使ISR的对应位复位以屏蔽本级中断，开放较低级别中断。

6-40 缓冲方式：在多片8259A级联的大系统中，8259A通过总线驱动器与系统数据总线相连。

非缓冲方式：在只有单片8259A或片数不多8259A时，将8259A直接于数据总线相连。

6-41边沿触发方式：上升沿作为中断请求信号，IR出现上升沿信号后，可一直保持高电平。

电平触发方式：高电平作为中断请求信号，但必须在EOI命令或CPU开放中断之前撤除高电平。

6-42 (1)奇地址四个：ICW2、ICW3、ICW4、OCW1

(2)偶地址三个：ICW1、OCW2、OCW3

6-43 （1）顺序逻辑复位，准备按ICW2，ICW3，ICW4的顺序接收初始化字；

（2）清除ISR和IMR；

（3）指定优先级次序为IR0、IR1……；

（4）从片的地址设置为7；

（5）设定为普通屏蔽方式；

（6）设置为非自动中断结束方式；

（7）状态读出电路预置为IRR。

7-1答：

MOV AL，80H

OUT 200H，AL

IN AL，203H

MOV BL，AL

IN AL，203H，

MOV BH，AL

MOV AX，BX

7-2.答：

要输出脉冲周期为1ms，输出脉冲的频率是：1000

当输入时钟频率为2MHz时，计数器初值是：2000

使用计数器1，先读低8位，后读高8位，设为方式3，二进制计数，控制字是76H。设控制口的地址是200H，计数器0的地址是202H。程序段如下：

MOV DX,200H

MOV AL,76H

OUT DX,,AL

MOV DX,202H

MOV AX，2000

OUT DX，AL

MOV AL，AH

OUT DX，AL

7-3.答：1.91MHz/25KHZ=76.4。即应向计数器装入的初值是76。

7-4.答：8255A的A端口，作为数据的输入、输出端口使用时都具有锁存功能。B端口和C端口当作为数据的输出端口使用时具有锁存功能，而作为输入端口使用时不带有锁存功能。

7-5.答：数据位的时钟周期是：1/2400 = 4.17×10-4秒

7-6.答：在远距离传输时，通常使用电话线进行传输，电话线的频带比较窄，一般只有几KHz，因此传送音频的电话线不适于传输数字信号，高频分量会衰减的很厉害，从而使信号严重失真，以致产生错码。使用调制解调器，在发送端把将要传送的数字信号调制转换成适合在电话线上传输的音频模拟信号；在接收端通过解调，把模拟信号还原成数字信号。

7-7.答：全双工和半双工通信，双方都既是发送器又是接收器。两者的区别在于全双工可以同时发送和接收。半双工不能同时双向传输，只能分时进行。在二线制电路上是不能进行全双工通信的，只能单端发送或接收。因为一根信号线，一根地线，同一时刻只能单向传输。

7-8.答：同步传输方式中发送方和接收方的时钟是统一的、字符与字符间的传输是同步无间隔的。异步传输方式并不要求发送方和接收方的时钟完全一样，字符与字符间的传输是异步的。

7-9.答：不能进行正常通信，因为发送方和接收方的波特率不同，而接收端的采样频率是按传输波特率来设置。

7-10.答：8251在初始化编程时，首先使芯片复位，第一次向控制端口（奇地址）写入的是方式字；如果输入的是同步方式，接着向奇地址端口写入的是同步字符，若有2个同步字符，则分2次写入；以后不管是同步方式还是异步方式，只要不是复位命令，由CPU向奇地址端口写入的是命令控制字，向偶地址端口写入的是数据。

7-11.答：对原题目的补充改动，要求工作在内同步方式，2个同步字符。方式字是：00011000B=18H。程序段如下：

XOR AX，AX

MOV DX，PORT

OUT DX，AL

OUT DX，AL

OUT DX，AL ；向8251的控制口送3个00H

MOV AL，40H

OUT DX，AL ；向8251的控制口送40H,复位

MOV AL，18H

OUT DX，AL ；向8251送方式字

MOV AL，SYNC ；SYNC为同步字符

OUT DX，AL

OUT DX，AL ；输出2个同步字符

MOV AL，10111111B

OUT DX，AL ；向8251送控制字

7-12.答：每个字符需要的发送位数是12位（数据位8位，校验位1位，停止位2位，起始位1位）。每秒发送100个字符共1200位。因此波特率为1200波特，位周期= 1/1200 ≈ 833μs。

7-13 I/O接口是位于系统与外设间、用来协助完成数据传送和控制任务的逻辑电路，I/O接口中可以由CPU进行读或写的寄存器被称为I/O端口 。64K个8位端口，或者32K个16位端口。输入输出指令。

7-14 IN指令：输入指令，数据从外部设备流向CPU；

OUT指令：输出指令，数据从CPU流向外部设备。

7-15只用于寻址00H ~ FFH前256个端口，操作数i8表示端口号

7-16可用于寻址全部64K个端口，DX寄存器的值就是端口号，对大于FFH的端口只能采用间接寻址方式

7-17 AX

7-18用于存取数据的寄存器，存取命令信息的寄存器以及存取外设所处状态的寄存器，习惯上把这些寄存器称为端口： 1、数据端口；2、命令端口； 3、状态端口。

1数据端口：用于中转数据信息。一种情况是CPU通过数据总线，将待传送给外设的数据先传送到数据端口，然后由I/O设备通过与I/O接口电路相连接的数据线取得该数据。另一种情况是I/O设备首先将输入数据锁存于数据端口，然后，CPU通过数据端口将该数据读入CPU中。

2命令端口：用于传送对I/O设备的命令信息。CPU将命令信息通过数据总线写入I/O接口电路的命令寄存器中，然后传送到I/O设备，以便控制外设的操作。

3状态端口：用于传送外设所处的状态信息。状态端口是输入端口，CPU通过读取状态端口的数据，以此了解外设当前所处的工作状态。

7-19

解：因为CPU与外部设备通信在运行速度和数据格式上差异很大。

7-20

解：（1）设置数据的寄存、缓冲逻辑，以适应CPU与外设之间的速度差异，接口通常由一些寄存器或RAM芯片组成，如果芯片足够大还可以实现批量数据的传输；

（2）能够进行信息格式的转换，例如串行和并行的转换；

（3）能够协调CPU和外设两者在信息的类型和电平的差异，如电平转换驱动器、数／模或模／数转换器等；

（4）协调时序差异；

（5）地址译码和设备选择功能；

（6）设置中断和DMA控制逻辑，以保证在中断和DMA允许的情况下产生中断和DMA请求信号，并在接受到中断和DMA应答之后完成中断处理和DMA传输。

7-21

解：（1）并行接口，EPP口（增强并行口）和ECP口（扩展并行口）（2）串行接口 （3）磁盘接口，可分为IDE接口，EIDE接口和SCSI接口（4）USB接口（5）I/O扩展槽，可分为ISA插槽，EISA插槽，VESA插槽，PCI插槽

7-22

解：（1）统一编址

优点：不需要设立专门的I/O指令，用访问内存的指令就可以访问外设，指令类型多，功能齐全，还可以对端口进行算术运算，逻辑运算以及移位操作等。I/O端口空间不受限制。

缺点：是I/O端口占用了内存空间，减少了内存容量。

（2）独立编址

优点：不占用内存空间，使用专门I/O指令访问I/O端口，I/O速度快。

缺点：CPU的引脚上必须具有能区分出访问内存还是访问I/O端口的信号，作为I/O接口电路中端口译码电路以及存储器片选译码电路的输入信号。

7-23

解：独立编址。

7-24

解：此时译码器处于工作状态，输出的是与输入的二进制代码相对应的高、低电平信号。

7-25外围设备和内存之间的常用数据传送控制方式有四种 ：

(1)程序直接控制方式：就是由用户进程直接控制内存或CPU和外围设备之间的信息传送。这种方式控制者都是用户进程。

(2)中断控制方式：被用来控制外围设备和内存与CPU之间的数据传送。这种方式要求CPU与设备（或控制器）之间有相应的中断请求线，而且在设备控制器的控制状态寄存器的相应的中断允许位。

(3)DMA方式：又称直接存取方式。其基本思想是在外围设备和内存之间开辟直接的数据交换通道。

7-26

解：中断方式传送数据的速度比DMA慢，不适于高速外设的要求。

中断方式主要应用于处理复杂随机事件、控制中低速1/O；DMA方式高速、批量数适用于据的简单传送。

7-27

解：(1)进行端口地址译码设备选择

(2)向CPU提供I/O设备的状态信息和进行命令译码  
 (3)进行定时和相应时序控制  
 (4)对传送数据提供缓冲，以消除计算机与外设在“定时”或数据处理速度上的差异,提供有关电气的适配  
 (5)还可以中断方式实现CPU与外设之间信息的交换

7-28

解：(1)I/O接口芯片 (2)I/O接口控制卡

7-29

解：四个端口，三个数据端口和一个控制端口。

7-30

解：32

7-31

解：方式0：方式0为基本的输入／输出方式，传送数据时不需要联络信号。A口、B口和c口(或C高4位口及c低4位口)均可独立设置成方式0输入口或方式0输出口。  
 方式1：方式l为选通输入／输出方式，即需要进行联络的输入／输出。A组、B组的8位口(A口或B口)可被设置为方式1输人口或方式1输出口，而这时要用相应C口的3根线作联络线。  
 方式2：方式2为双向传送。该方式要使用c口的5根线作联络线。由于c口只有8根线，因此只能有一组使用方式2确定为A组。当A组被设置成方式2时，A口被设置成双向端口，即既可以输入数据，也可以输出数据，c口的5根线被指定为联络线。

7-32

解：A组、B组的8位口(A口或B口)可被设置为方式1输人口或方式1输出口，而这时要用相应C口的3根线作联络线。

7-33

解：由控制字的最高位来区分。最高位若为1，则是方式选择控制字；若为0，则是按位置位/复位控制字。

7-34

解：第5与第6位，决定端口A的工作方式。

7-35

解：第3位

7-36

解：（1）设置8255A的端口A工作于方式0输出，端口B工作于方式0输出，端口C也是输出。

（2）置PC为0

7-37

解：（1）MOV AL,98H

MOV DX,103H

OUT DX,AL

（2）MOV AL,0ABH

MOV DX,103H

OUT DX,AL

7-38

解：分为单工，全双工和半双工。

单工中，信息只能单方向传送。

全双工中，对数据的两个传输方向采用不同的通路，这种系统可以同时进行发送和接收。

半双工中，输入和输出采用同一通路。

7-39

解：同步通信是按照软件识别同步字符来实现数据的发送和接收，异步通信是一种利用字符的再同步技术的通信方式。

同步通信是一种连续串行传送数据的通信方式，一次通信只传送一帧信息。这里的信息帧与异步通信中的字符帧不同，通常含有若干个数据字符。它们均由同步字符、数据字符和校验字符（CRC）组成。其中同步字符位于帧开头，用于确认数据字符的开始。数据字符在同步字符之后，个数没有限制，由所需 传输的数据块长度来决定；校验字符有1到2个，用于接收端对接收到的字符序列进行正确性的校验。同步通信的缺点是要求发送时钟和接收时钟保持严格的同步。

异步通信中，在异步通行中有两个比较重要的指标：字符帧格式和波特率。数据通常以字符或者字节为单位组成字符帧传送。字符帧由发送端逐帧发送，通过传输线被接收设备逐帧接收。发送端和接收端可以由各自的时钟来控制数据的发送和接收，这两个时钟源彼此独立，互不同步。

接收端检测到传输线上发送过来的低电平逻辑"0"（即字符帧起始位）时，确定发送端已开始发送数据，每当接收端收到字符帧中的停止位时，就知道一帧字符已经发送完毕。

7-40

解：与地址线的低位相连。

7-41

解：对8251A进行编程时，必须遵守的约定主要有3个:

(1)芯片复位以后，第一次使用奇地址端口写入的操作为模式字进入模式寄存器。

(2)如果模式字中规定了8251A工作的同步模式，那么，CPU接着往奇地址端口输入一个或两个字节就是同步字符，同步字符被写入同步寄存器。如果有两个同步字符，则会按先后分别写入第一个同步寄存器和第二个同步寄存器。

(3)这之后，只要不是复位命令，不管是同步模式还是异步模式，由CPU用奇地址端口写入的值将作为控制字送到控制寄存器，而用偶地址端口写入的将作为数据送到数据输出缓冲寄存器。

7-42

解：波特率是指单位时间内传送二进制数据的位数，以位/秒为单位。38400Hz

7-43解：设置为工作方式2，计数初值为300，当计满300个事件，会产生一次中断信号。

7-45

解：常数计算TC=2MHz/80KHz=25

令其二进制计数，方式控制字：10010110

初始化程序： MOV AL,96H

OUT 16H,AL

MOV AL,19H

OUT 14H,AL

7-46

解：Direct Memory Access，译为“直接存储器存取”。

7-47

解：作为从模块时，8237A接收16位地址，用较高的12位地址产生片选信号，据此判断本片是否被选中，用低4位地址来选择内部寄存器；和HRQ为低电平，用和作为读/写控制端，当为低电平时，CPU读取8237A内部寄存器的值，当为低电平时，CPU将数据写入8237A。而且，当CPU对8237A进行读写时，AEN为低电平。

作为主模块时，8237A往总线上提供要访问的内存地址，地址的低字节放在A7-A0，而地址的高位字节放在DB7-DB0，此时，AEN为高电平。作为主模块，8237A还要输出必要的读写信号：-I/O读信号；-I/O写信号；存储器读信号；存储器写信号。

7-48

解：16

7-49解：8237A取得总线控制权以后进行单字节的DMA传送，传送完一个字节以后修改字节计数器和地址寄存器，然后就将总线控制权放弃.若I/O的DMA请求信号DREQ继续有效，8237A再次请求总线使用权进行下一字节的传送。

7-50 解：1.关闭8237A，以保证对8237A初始化编程结束后才响应DMA操作请求。

1. 发送主清除命令，即用软件方法进行复位。
2. 输出16位地址值给相应通道的地址寄存器。
3. 设置传送的字节数给基字节计数器和当前字节计数器。
4. 输出工作方式控制字，以确定8237A的工作方式和传输类型。
5. 将屏蔽控制字写入屏蔽寄存器，去除屏蔽。
6. 启动8237A，并将操作方式控制字写入控制寄存器，控制8237A工作。
7. 启动DMA操作，可用软件方法将请求DMA操作控制字写入请求寄存器，或用硬件方法，等待DREQ引线端发出DMA操作申请。

7-51 MOV AX, DS

MOV ES,AX

MOV SI, 1000H

MOV DI,2000H

MOV CX,10

CLD

REPE CMPSB

JCXZ CONTI

JMP 8000H:1000H

CONTI: NOP

微机原理作业答案

1. 8086CPU由哪两部分组成？它们的主要功能是什么？

答：8086CPU是由总线接口单元（BIU）和指令执行单元（EU）组成。

总线接口单元（BIU）的功能：地址形成、取指令、指令排队、读/写操作数和总线控制。

指令执行单元（EU）的功能：指令译码和指令执行。

1. 微型计算机系统由 、 和 等组成。

答: 微处理器；存储器；I/O接口电路

1. 8086CPU中的指令队列可存储 个字节的指令代码，当指令队列至少空出 个字节时，BIU单元便自动将指令取到指令队列中；

答：6；2

1. 8086系统中，1MB的存储空间分成两个存储体： 存储体和

存储体，各为 字节。

答：偶地址；奇地址；512K

1. 8086系统中存储器采用什么结构？用什么信号来选中存储体？

答：8086存储器采用分体式结构：偶地址存储体和奇地址存储体，各为512k。

用A0和BHE来选择存储体。当A0=0时，访问偶地址存储体；当BHE=0时，访问奇地址存储体；当A0=0，BHE=0时，访问两个存储体。

1. 在8086CPU中，指令指针寄存器是 。

(A) BP (B) SP (C) IP (D) DI

答： C

1. 8086CPU中的SP寄存器的位数是 。

(A) 8位 (B) 16位 (C) 20位 (D) 24位

答： B

1. 8086CPU中指令指针寄存器(IP)中存放的是 。

（A）指令 （B）指令偏移地址 （C）操作数 （D）操作数偏移地址

答：B

1. 若当前SS＝3500H，SP＝0800H，说明堆栈段在存储器中的物理地址（最大），若此时入栈10个字节，SP内容是什么？若再出栈6个字节，SP为什么值？

答：堆栈段的物理地址范围：35000H～357FFH

当前栈顶的物理地址为：35000H+0800H=35800H

入栈10个字节以后：SP=0800H-000AH=07F6H

出栈6个字节以后：SP=07F6H+0006H=07FCH

1. 下列关于8086系统堆栈的论述中，正确的是 。

(A) 堆栈的工作方式是“先进后出”，入栈时SP减小

(B) 堆栈的工作方式是“先进后出”，入栈时SP增大

(C) 堆栈的工作方式是“先进先出”，入栈时SP减小

(D)堆栈的工作方式是“先进先出”，入栈时SP增大

答：A

1. 8086CPU对内存读/写操作，需两个总线周期的读/写操作是 。

(A) 从偶地址读/写一个字节 (B) 从奇地址读/写一个字节

(C) 从偶地址读/写一个字 (D) 从奇地址读/写一个字

答：D

1. 总线周期是指 。

(A) 执行一条指令所需要的时间；

(B) BIU完成一次读和一次写I/O端口操作所需时间之和；

(C) BIU完成一次访问存储器或I/O端口操作所需要的时间；

(D) BIU完成一次读和一次写存储器操作所需时间之和。

答：C

1. 8086CPU通过RESET引脚上的触发信号来引起系统复位和启动，复位时代码段寄存器CS= ，指令指针IP= 。重新启动后，从物理地址为 的地方开始执行指令。

答：FFFFH；0000H；FFFF0H

1. 8086CPU数据总线信号的状态是 。

（A）单向双态 （B）单向三态 （C）双向三态 （D）双向双态

答：C

1. 标志寄存器PSW中控制CPU的INTR引脚的标志位是 。

（A） TF （B） DF （C） IF （D） ZF

答：C

1. 已知段地址和偏移地址分别为2015H和0028H，此存储单元的物理地址是什么？

答：存储单元的物理地址：20150H+0028H=20178H

1. 因为8086 CPU的字数据既可以存放在内存的偶地址单元，也可以安排在奇地址单元，所以其堆栈指针SP 。

A．最好指向偶地址单元 B．可以指向任何地址单元

C．只能指向偶地址 D．只能指向奇地址

答: A

注：指针SP总是指向偶地址

1. 在8086CPU中，数据地址引脚 采用时分复用。

A．AD0～AD15 B．AD0～AD9 C．AD0～AD20 D．AD10～AD2

答: A

1. 8086CPU把1MB空间划分为若干逻辑段，每段最多可含 的存储单元。

A．1KB B．8KB C．16KB D．64KB

答: D

1. 设DS=1000H，ES=2000H，SS=3000H，SI=0010H， BX=0100H，BP=0200H，数据段中变量名为VAL的偏移地址值为0030H，写出下列指令源操作数字段的寻址方式和物理地址值：

MOV AX，VAL 寻址方式 ，物理地址 。

MOV AX，ES:[BX] 寻址方式 ，物理地址 。

MOV AX，VAL[BP][SI] 寻址方式 ，物理地址 。

答：直接寻址； 10030H；

寄存器间接寻址； 20100H；

相对基址变址寻址； 30240H ；

说明：① 以BX寄存器间接寻址，则默认的段是DS: 例如：MOV AX,[BX]

以BP寄存器间接寻址，则默认的段是SS:例如：MOV AX,[BP]

② 同样相对基址变址寻址也是有两种情况：

若BX提供基地址，则默认为DS段，即数据段；

若：BP提供基地址，则默认为SS段，即堆栈段；

1. 8086CPU的标志寄存器中状态标志位有 个。

（A）3 （B）4 （C）5 （D）6

答： D

1. 8086CPU可寻址访问的最大I/O空间为 。

（A）1KB （B）64KB （C）640KB （D）1MB

答： B

1. 8086 CPU可用于间接寻址的寄存器有 。

（A）AX，BX，CX，DX （B）SI，DI，BX，BP

（C）DS，SI，ES，DI （D）SP，IP，CS，DS

答： B

1. 在8086CPU中，一个最基本的总线周期由4个时钟周期（T状态）组成，在T1状态，CPU在总线发出 信息。

（A）数据 （B）状态 （C）地址 （D）其他

答： C

1. 8086CPU中指令队列可存储 个字节的指令代码。

（A）4 （B）5 （C）6 （D）8

答： C

1. 某EPROM芯片，其存储容量为512K×8位，该芯片的地址线和数据线数目为 。

（A) 8，19 （B) 17，8 （C) 18，8 （D) 19，8

答： D

1. 用8K×8位的RAM6264芯片组成64K字的存储子系统，需要多少芯片？地址线中有多少位参与片内寻址？至少需要多少位组合成片选信号？

答：需要16个芯片，地址线中有13位参与片内寻址，至少需要4位组合成片选信号。

1. 阅读程序段，指出运行结果

MOV CX，05H

MOV BX，00H

NEXT： MOV AL，ARRAY[BX]

ADD AL，07H

DAA

MOV NEW[BX]，AL

INC BX

LOOP NEXT

HLT

ARRAY DB 43H，54H，65H，77H，89H

NEW DB 5 DUP（？）

程序运行后，NEW开始的连续5个单元的内容依次为： ， ，

， ， 。

答：运行结果： 50H ， 61H ， 72H ， 84H ， 96H 。

1. 标志寄存器PSW中控制CPU的INTR引脚的标志位是 。

（A) TF （B) DF （C) IF （D) ZF

答： C

1. 8086CPU外部的数据总线和地址总线分别为 位。

A．16，16 B．20，16 C．16，20 D．20，20

答：C

1. 指令代码的地址存放在寄存器 中。

A．DS和SI B．BX和BP C．ES和DI D．CS和IP

答：D

1. 设字长为八位，有x= −1，y=124，则有：[x+y]补=\_\_\_\_\_\_\_\_\_， [x−y] 补=\_\_\_\_\_\_\_\_\_\_；

答：01111011 ； 10000011

1. 数制转换：247.86= H =\_\_\_\_\_\_\_\_\_\_\_\_\_\_BCD;

答：F7.DCH ； 001001000111.10000110 BCD

1. 在8086CPU中，由于BIU和EU分开，所以\_\_\_\_\_和­­\_\_\_\_\_ 可以重叠操作，提高了CPU的利用率；  
   答：取指令 ； 执行指令
2. 8086的中断向量表位于内存的\_\_\_\_\_\_\_区域，它可以容纳\_\_\_\_个中断向量， 每一个向量占\_\_\_\_ 个字节；  
   答：00000H～003FFH区 ； 256个 ； 4个
3. 8086系统中，地址FFFF0H是\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ 地址；  
   答：CPU复位以后执行第一条指令的地址
4. 已有AX=E896H，BX=3976H，若执行ADD BX，AX指令，则结果BX，AX，标志位CF，OF，ZF各为何值？

答：BX=220CH ；AX=E896H ； CF=1 ； OF=0 ； ZF=0 ；

1. 源程序如下：

MOV CL，4

MOV AX，[2000H]

SHL AL，CL

SHR AX，CL

MOV [2000H]，AX

试问：①若程序执行前，数据段内(2000H)=09H，(2001H)=03H, 则执行后有(2000H)=\_\_\_\_\_,(2001H)=\_\_\_\_\_\_。  
 ②本程序段的功能\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

答：① (2000H)=39H ；(2001H)=00H ；  
②将(2000H),(2001H)两相邻单元中存放的未组合型BCD码压缩成组合型BCD码，并存入(2000H)单元，0→(2001H)

1. 已知BX=7830H，CF=1，执行指令：ADC BX，87CFH之后，BX=\_\_\_\_\_\_\_\_\_\_\_\_,标志位的状态分别为CF=\_\_\_\_\_\_\_,ZF=\_\_\_\_\_\_\_,OF=\_\_\_\_\_\_\_\_,SF=\_\_\_\_\_\_\_\_。

答：BX=0000H CF=1 ZF=1 OF=0 SF=0

注：溢出OF=1的判断是：当符号位或数值最高位只发生一种进位时为溢出；

1. 源程序如下：

CMP AX， BX

JNC L1

JZ L2

JNS L3

JNO L4

JMP L5

设AX=74C3H，BX=95C3H，则程序最后将转到哪个标号处执行？试说明理由。

答：

∵ 74C3H

− 95C3H

DF00H

且有：CF=1， ZF=0， SF=1， OF=1

∴ 程序将转到L5标号处执行。

1. 设IBM PC微机内存中某个单元的物理地址是12345H，试完成下列不同的逻辑地址表示：
2. 1234H:\_\_\_H
3. \_\_\_\_H:0345H

答：（1）1234H:05H (2) 1200H:0345H

1. 假设某程序执行过程中，（SS）=0950H,(SP)=64H,试问该用户程序的堆栈底部物理地址是多少？

答：(SS)\*10H+(SP)-1=09563H

1. 设堆栈段寄存器(SS)=0E4BH,程序中设堆栈长度为200H个字节。试计算出堆栈底部字单元物理地址，堆栈指针SP初始值（即堆栈中没有数据时）和SP初始值指向的物理地址。

答：物理地址为：0E6AFH-2, SP的初始值为200H，指向的物理地址为：0E6AFH.。

1. 对于由8086CPU组成的系统，堆栈的位置如何确立？堆栈的首址（即：SS中的值）是不是栈底？为什么？

答：8086系统中堆栈的位置由SS和SP初始化后确立：其中（SS）\*16决定了堆栈段起始单元的地址，即堆栈段首址；（SS）\*16+（SP初值）-1决定了堆栈段最后一个单元的地址，即栈底；（SS）\*16+（SP现值）决定了堆栈段当前栈顶。

显然，堆栈首址并不是栈低。一般来说，在堆栈所在的内存区内，栈底为高地址端。堆栈初始化后，栈顶指向栈底+1单元的偏移地址。当堆栈压入数据后，栈顶地址总是小于栈底地址（因为一次压入两个字节数据），位于低地址端。

1. 设8255A的4个端口地址分别为0C0H、0C2H、0C4H和0C6H，要求用按位置位/复位控制字使PC6输出方波信号，试编程实现。

解：MOV DX，0C6H

MOV AL，80H

OUT DX，AL

L1：MOV AL，0CH

OUT DX，AL

NOP

NOP

MOV AL，0DH

OUT DX，AL

NOP

NOP

JMP L1

1. 设8255A接到系统中，端口A、B、C及控制口地址分别为220H、222H、224H及226H，工作在方式0，试编程将端口B的数据输入后，从端口C输出，同时，将其取反后从端口A输出。

解：MOV DX，226H

MOV AL，82H

OUT DX，AL

MOV DX，AL

MOV AL，222H

IN AL，DX

MOV DX，224H

OUT DX，AL

　　NOT AL

MOV DX，220H

OUT DX，AL

1. 中断类型码和中断向量之间有什么关系?

答：处理机可处理的每种中断的编号为中断类型码.中断向量是指中断处理程序的入口地址，由处理机自动寻址.中断向量表是存放所有类型中断处理程序入口地址的一个默认的内存区域.在8086系统中，中断类型码乘4得到向量表的入口，从此处读出4字节内容即为中断向量。

1. 试绘图说明LED数码管显示器的动态显示原理.  
   答:使用书上的图7.8  
   在图中LED数码管是共阴极的，总共可带动8位这样的LED数码管.动态驱动显示接口与静态驱动显示接口的一个明显特点是:动态驱动法将多位LED同名段的选择线都并联在一起，即8位中的所有同名段a接在一起，所有b段都接在一起……，这样只要一个8位的锁存器来控制段码a，b，c，d，e，f，g就够了.另外用一个锁存器来控制点亮的位.因此需要2个8位的I/O端口.  
   由于所有位的位选择码是用一个I/O端口控制，所有段的段选择码也是用一个I/O端口控制，因此在每个瞬间，8位LED只可能显示相同的字符.要想每位显示不同的字符，必须要采用扫描的显示方式.即在每一瞬间只能使某一位显示相应的字符，在此瞬间，由位选择控制的I/O端口在要显示的位上送入选通电平(共阴极接法送入低电平，共阳极接法送入高电平)，以保证让该位显示字符;再由段选择控制的I/O端口输出相应字符的段选择码.如此循环下去，使每一位都显示该位应显示的字符，并保持延时一段时间，然后再选中下一位，利用发光显示器的余辉及人眼的视觉暂留特点，给人一种显示器同时被点亮的效果.段选择码，位选择码在每送入一次后一般需要延时1~5ms时间。
2. 试分别指出下列各指令语句的语法是否有错，如有错，指明是什么错误。
3. MOV [BX][BP]，AX
4. TEST [BP]，BL
5. ADD SI，ABH
6. AND DH，DL
7. CMP CL，1234H
8. SHR [BX][DI]，3
9. NOT CX，AX
10. LEA DS，35[SI]
11. INC CX，1
12. PUSH 45[DI]

答：（1）应将BP，BX其中之一该为SI或DI

（2）正确

（3）ABH改为0ABH

（4）

（5）是字操作，CL改为CX

（6）移位数大于1时，应用CL

（7）NOT指令只有一个操作数

（8）LEA指令的源操作数应为一内存单元地址

（9）此指令不用指出1

（10）45改为45H

1. 试分别说明下列各指令中源操作数和目的操作数使用的寻址方式：
2. AND AX，0FFH
3. AND BL，[OFFH]
4. MOV DS，AX
5. CMP [SI]，CX
6. MOV DS：[0FFH]，CL
7. SUB [BP][SI]，AH
8. ADC AX，0ABH[BX]
9. OR DX，-35[BX][DI]
10. PUSH DS
11. CMC

答： 目的操作数 源操作数

（1）寄存器直接寻址 立即数寻址

（2）寄存器直接寻址 直接寻址

（3）寄存器直接寻址 寄存器直接寻址

（4）寄存器间接寻址 寄存器直接寻址

（5）直接寻址 寄存器直接寻址

（6）基址变址寻址 寄存器直接寻址

（7）寄存器直接寻址 寄存器相对寻址

（8）寄存器直接寻址 基址变址相对寻址

（9）无 寄存器直接寻址

(10)隐含寻址

1. 已知(DS)＝09lDH，(SS)＝1E4AH，（AX）＝1234H，（BX）=0024H，（CX)＝5678H，（BP）＝0024H，（SI）=0012H，（DI）＝0032H，（09226H）＝00F6H，（09228H）＝1E40H，（1E4F6H）＝091DH。下列各指令或程序段分别执行后的结果如何?
2. MOV CL，20H[BX][SI]
3. MOV [BP][DI]，CX
4. LEA BX,20H[BX][SI]

MOV AX，2[BX]

1. LDS SI，[BX][DI]

MOV [SI]，BX

1. XCHG CX，32H[BX]

XCHG 20H[BX][SI]，AX

答(1) (CX)=56F6H;

(2) (09226H)=5678H;

(3) (AX)=1E40H;

(4) (1E4F6H)=0024H;

(5) (09226H)=1234H,(AX)=5678H.

1. 如果TABLE为数据段中0032单元的符号名，其中存放的内容为1234H，当执行指令”MOV AX,TABLE”和”LEA AX,TABLE”后，(AX)中的内容分别为多少？

答：执行MOV AX , TABLE后（AX）=1234H

执行LEA AX, TABLE 后 （AX）=0032.

1. 堆栈存取操作是以字节为单位的．试分析当堆栈存入数据和从堆栈取出数据时SP的变化？

答：当堆栈存入一个字时，（SP）<—SP—2

从堆栈中取出一个字时（SP）<—SP+2

1. 试编写汇编程序段完成以下功能：求最大值，若自BLOCK开始的内存缓冲区中，有100个带符号的数，希望找到其中最大的一个值，并将它放到MAX单元中。

解答：MOV BX，OFFSET BLOCK

MOV AX，[BX]

MOV CX，100

ADD BX，2

F0：CMP AX，[BX]

JGE F1

MOV AX，BX

F1： ADD BX，2

JCXZ NEXT

JMP F0

MOV MAX，AX

NEXT：HLT

1. 假定(SS)=2000H，(SP)=0100H，(AX)=2107H，执行指令PUSH AX后，存放数据21H的物理地址是多少？

解答：

07H

21H

<—原栈顶20100

存放数据21H的物理地址是200FFH

1. 编一初始化程序，使8255A的PC5端输出一个负跳变。如果要求PC5端输出一个负脉冲则初始化程序又是什么情况?

解答：

初始化程序：

MOV AL，0BH；PC5置“1”控制字→AL

MOV DX，××××××11B；控制口地址→DX

OUT DX，AL；置“1”控制字→控制寄存器

MOV AL，0AH；PC5置“0”控制字→AL

OUT DX，AL；置“0”控制字→控制寄存器

如果要求PC5输入一个负脉冲则再加两条指令

MOV AL，0BH

OUT DX，AL

1. 在8086的外部扩展一片8255芯片，其中，PA口接8个开关K7～K0，PB口接8个指示灯LED7～LED0。当开关合上时相应的指示灯点亮，断开时灯灭。并且，每当开关（任意开关）合上或断开一次，8255的PC5口的输出电平就变化一次；

要求：

* 1. 试画出其接线原理图（可不考虑指示灯的驱动）；
  2. 计算出8255各口的物理地址；
  3. 编写完整的控制程序（包括8255的初始化）；

答：① 接线图如下图所示，LED才用了74LS07做驱动器。

+5V

+5V

┇

┇

PB7

PB0

+5V

+5V

┇

┇

PA0

PA7

D0～D7

D0～D7

RD

RD

WR

WR

RESET

RESET

8086

8255

D0～D7

M/IO

A7

A6

A5

A4

A3

A0

A2

A1

E1

E2

E3

C

B

A

Y4

CS

A1

A0

74LS138

由图可见，键盘按下时，对应的位为低电平，键盘未按下时，对应的位为高电平。当B口的位输出低电平时，对应的指示灯亮，高电平时指示灯灭；读入键盘的电平信号正好可以是控制指示灯的信号。

② 由138的译码输出，可得：

A口地址：0F0H, B口地址：OF2H, C口地址： 0F4H ,控制口地址： 0F6H

③ CODE SEGMENT

ASSUME CS:CODE

START: MOV AL,90H ；A口输入方式和B口为输出方式，工作方式1

OUT 0F6H,AL ；8255初始化---送往控制器口

LOOP1: IN AL,0F0H ;读入A口的状态，低电平的位，表示按下了键

MOV DX,00F2H ;指向B口

OUT DX,AL ;将键状态送往B口，为0电平的位会使LED亮；

JMP LOOP1

CODE ENDS

END START

1. 8086通过一片8255控制4位数码管，数码管采用动态显示。

a.试画出接线原理图；

b.计算出8255的口地址；

c.编写8255初始化程序；

e.设置一个显示缓冲区，并将缓冲区内的1，2，3，4送显示；

f.并完成动态扫描程序；

答：①②略

③假设： A口的地址为0F0H,循环发出控制的程序段为：

DATA SEGMENT

DISDATA DB 1,2,3,4

DISSYM DB 0FCH,60H,0DAH,0F2H,06H ;0～4显示码

DATA ENDS

CODE SEGMENT

ASSUME CS：CODE ,DS:DATA

START: MOV AX,DATA

MOV DS,AX

MOV DX,00F6H ;8255初始化

MOV AL,80H ；A、B口为输出，方式0

OUT DX,AL

LOOP0: MOV BX,OFFSET DISSYM ;以下循环扫描显示

MOV SI,OFFSET DISDATA

MOV CH,0

MOV CL,4 ;循环4位显示

MOV BL,0EH ;位控制码----1110

LOOP1: MOV AL,[BX+SI] ;读取一个显示码

OUT 0F0H,AL ;显示码送往A口

MOV AL,BL ;

MOV 0F2H,AL ;位码送往B口

；以下延迟10MS

PUSH CX

MOV CX,2800H

DELAY: LOOP DELAY

POP CX

；准备下一位的显示

INC SI ；指向下一个要显示的数据

ROL BL

INC BL ;保证PB0～PB3输出只有一个低电平

DEC CL

JNZ LOOP1

;循环完一次后，将全部的数码管熄灭，

MOV AL,0FH

OUT 0F2H,AL ;PB0～PB3输出全为高电平

JMP LOOP0

CODE ENDS

END START

1. 8255的A口接了8个发光二极管，并围成一圈，要求只有一个发光管亮；依次循环发光（跑马灯）。

①完成与8086的详细接线图；

②计算出8255的口地址；

③编写完成该功能控制程序；

说明：循环延时可以采用软件延时，时间间隔大约1秒；

答：①②略

③假设： A口的地址为0F0H,循环发出控制的程序段为：

CODE SEGMENT

ASSUME CS:CODE

START: MOV DX,00F6H ;8255初始化 DX指向控制口地址

MOV AL,80H ；A口和B口为输出方式，工作方式1

OUT DX,AL

MOV AL,0FEH ;D0为0，所以，PA0的灯亮.其他位为高电平，则不亮

LOOP1: MOV 0F0H,AL ;将控制码送往A口

;以下为延时1秒钟

PUSH DX

MOV DL,100

DELAY1:MOV CX,2800H

DELAY2: LOOP DELAY2

DEC DL

JNZ DELAY1

POP DX

;以上为1秒延时

ROL AL ;循环左移

JMP LOOP1

CODE ENDS

END START

1. 8086的中断向量表 。

（A）用于存放中断类型号 （B）用于存放中断服务程序入口地址

（C）是中断服务程序的入口 （D）是中断服务程序的返回地址

答：B

1. 设状态端口地址为86H，数据端口地址为87H，外部输入信息准备好状态标志为D7＝1．请用查询方式写出读入外部信息的程序段。

解答：

POLL：IN AL，86H；从状态端口输入状态信息

TEST AL，80H；检查READY是否是1

JE POLL；为准备好，循环

IN AL，87H；准备好，从数据端口输入数据

1. 编程序使：

(1)AX寄存器低4位清零。

(2)BX寄存器低4位置“1”。

(3)CX寄存器低4位变反。

(4)用TEST指令测试DL寄存器位3、位6是否同时为0，若是，将0送DL；否则l送DH。

解答 ：1.AND AX ,0FFF0H

2.OR BX ,000FH

3.XOR CX ,000FH

4.TEST DL ,48H

JZ LOOP

MOV DH,1

HLT

LOOP :MOV DL ,0

HLT

1. 下面两条指令执行后，标志寄存器中CF，AF，ZF，SF和OF分别是什么状态?

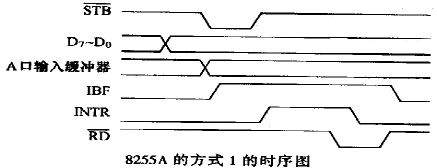
MOV DL，86

ADD DL，0AAH

答： 0101 0110 B + 1010 1010 B = 1 0000 0000 B

CF=1 AF=1 ZF=1 SF=1 OF=1

1. 8255A有几种工作方式? 若口A工作于方式1，时序图如下图所示，对照时序图叙述其工作原理。(东南大学1999年研究生试题)



答：8255A有三种工作方式。由图中知，当外设准备好数据，在送出数据的同时，送出一选通信号，8255A的端口A数据锁存器在下降沿的控制下将数据锁存。8255A向外设送出高电平的输入缓冲器已满的状态信号IBF，表示锁存器已锁存暂时不要再传送数据。在INTEA=1时就会使INTRA变成高电平输出，向CPU发出中断请求。CPU响应中断，执行IN指令时信号下降沿清除中断请求，而的上升沿则使IBF复位到0。外部设备在检测到IBF为0后，可以进入下一个字节的输入过程。

1. 在下列伪指令中定义字节变量的是 。

(A) DB (B) DW (C) DD (D) DT

答：A

1. 现行数据段位于存储器BOOOOH到BOFFFH字节单元，则段寄存器DS的内容及该段长度(字节数)分别为:

（A）BOOOH，1000H （B）O0OOH，OFFFH（C）BOOOH，OFFFH （D）BOOOH，OOFFH

答：A

1. 8086CPU的硬件中断引脚有 个。

（A）1个 （B）2个 （C） 3个 （D）4个

答：B

1. 什么是逻辑地址？什么是物理地址？它们之间的关系如何？

答：逻辑地址：由段基址与段内偏移地址组成的表示存储单元地址。

物理地址：用20位二进制编号表示存储单元地址。

物理地址=段基址×16+段内偏移地址。

1. 什么是对准字和未对准字？若有一个数据字7E3BH的地址为30101H，试画出它在字节编址的内存中的存放情况，并简述CPU读取这个字的过程。

答：低字节在偶地址单元的叫对准字，高字节在偶地址单元的叫没有对准的字，数据字7E3BH的低字节在30101H单元，高字节7E在20102H单元，CPU读取这个数据字需分两步，第一步通过D15～D0读取3B，第二步通过D7～D0读取7E。

1. 什么叫补码?在计算机中为什么要采用补码运算？

3B

7E

30102H

30101H

答： 数据的补码就是原码按位取反加1。

目的：

① 使符号位能与数值位一起参加运算，从而简化运算规则，节省运算时间；

② 使减法运算转化为加法运算，这样用加法器可以计算加法和减法，从而简化计算机中运算器的硬件电路；

1. 某存储芯片有12根地址线、8根数据线，请回答如下问题：

① 该芯片有多少个存储单元？

② 每个存储单元存放多少位二进制数？

③ 用十六进制写出它的首地址和末地址。

答： ①有4K个存储单元；②每个存储单元有8bit(一个字节)； ③首地址为0000H，末地址为0FFFH;

1. 现将以AREA1为首地址的100个字节数据搬移到以AREA2为首地址的内存中去，试编写程序。

答： DATA SEGMENT

AREA1 DB 100 DUP (?)

AREA2 DB 100 DUP (00)

DATA ENDS

CODE SEGMENT

ASSUME CS:CODE,DS:DATA

START: MOV AX,DATA

MOV DS,AX

MOV SI,OFFSET AREA1

MOV DI,OFFSET AREA2

MOV CX,100

AGAIN: MOV AL,[SI]

MOV [DI],AL

INC SI

INC DI

DEC CX ；影响ZF标志位

JNZ AGAIN ；如果ZF不等于零跳转

HLT ；暂停指令，通过硬件中断可以退出暂停状态

CODE ENDS

END START

1. 统计以BUFFER为起始地址的100个字节单元中负数的个数，并将统计出来的负数个数送num单元。试编写程序。

答： DATA SEGMENT

BUFFER DB 100 DUP(?)

NUM DB ?

DATA ENDS

CODE SEGMENT

ASSUME CS:CODE,DS:DATA

START: MOV AX,DATA

MOV DS,AX

XOR BL,BL ；负数个数计数单元清零

MOV CX,100

LEA SI,BUFFER ；将BUFFER的地址存放到SI寄存器中

NEXT: MOV AL,[SI]

TEST AL,80H ；AL&80H—若=0—则ZF=1, 否则 ZF=1

JZ GOON ；若ZF=1则跳GOON

INC BL ；是负数则加1

GOON: INC SI ；指向下一个单元

LOOP NEXT ；若CX-1≠0,跳NEXT

MOV NUM,BL

MOV AH,4CH ；返回DOS

INT 21H

CODE ENDS

END START

1. 求从TABLE开始的10个无符号字节数的和，结果存放在SUM的字单元中，试编写程序。

答： DATA SEGMENT

TABLE DB 12H,32H,15H,64H,88H

DB 07H,47H,64H,54H,66H

SUM DW ?

DATA ENDS

STACK SEGMENT ；定义50个字节的堆栈段

DB 50 FUP(?)

STACK ENDS

CODE SGEMENT

ASSUME CS:CODE ,DS:DATA ,SS:STACK

START: MOV AX,DATA

MOV DS,AX

MOV AX,STACK

MOV SS,AX

LEA SI,TABLE

MOV CX,10

XOR AX,AX ;AX=0

NEXT: ADD AL,[SI] ；将存储单元的数与AL相加

ADC AH,0 ;如果AL累加溢出，AH加1

INC SI

LOOP NEXT ；若CX-1≠0,跳NEXT

MOV SUM,AX

MOV AH,4CH ；返回DOS

INT 21H

CODE ENDS

END START

1. 在存储单元中存放三个无符号的数据86H,34H,21H,编写S=86H×34H-21H。

答： DATA SEGMENT

MUN DB 86H,34H,21H

RESULT DW ?

DATA ENDS

CODE SEGMENT

ASSUME CS:CODE,DS:DATA

START: MOV AX,DATA

MOV DS,AX

LEA SI,MUN

LEA DI,RESULT

MOV AL,[SI]

MOV BL,[SI+1]

MUL BL ；AX=AL\*BL

MOV BL,[SI+2]

MOV BH,0

SUB AX,BX ；AX=AX-BX

MOV [DI],AX ；计算结果存放到： RESULT

MOV AH,4CH ；返回DOS

INT 21H

CODE ENDS

END START

1. 编程序计算： SUM=3\*(X+Y)+(Y+Z)/(Y-Z)。其中，X、Y、Z都是16位无符号数，假设运算过程中间结果都不超出16位二进制数的范围，要求结果存入SUM中。

答： DATA SEGMENT

X DW ?

Y DW ?

Z DW ?

SUM DWW ?

DATA ENDS

CODE SEGMENT

ASSUME CS: CODE,DS:DATA

START： MOV AX,DATA

MOV DS,AX

MOV AX,X ；取X

ADD AX,Y ；（X+Y）→AX

MOV CX,3

MUL CX,AX ；CX=3\*(X+Y)

MOV AX,Y

ADD AX,Z ；AX=Y+Z

XOR DX,DX ;DX=0

MOV BX,Y

SUB BX,Z ；BX=Y-Z

DIV BX ；AX=AX/BX=(Y+Z)/(Y-Z)

ADD AX,CX ；AX= AX/BX=(Y+Z)/(Y-Z)+ 3\*(X+Y)

MOV SUM,AX

MOV AH,4CH ；返回DOS

INT 21H

CODE ENDS

END START

1. 内存自TABLE开始的连续16个单元中存放着0-15的平方值，查表求DATA1中任意数X（0≤X≤15）的平方值，并将结果放RESULT中。

答： DATA SEGMENT

TABLE DB 0,1,4,9,16,25,36,49,64,81

DB 100,121,144,169,196,225 ；定义平方表

DATA1 DB ?

RESULT DB ?

DATA ENDS

CODE SEGMENT

ASSUME CS: CODE,DS:DATA

START： MOV AX,DATA

MOV DS,AX

LEA BX,TABLE

MOV AH,0

MOV AL,DATA1 ；取待查数

ADD BX,AX ；表头（BX）+表格偏移指针DATA1

MOV AL,[BX]

MOV RESULT ,AL ；平方数→RESULT

MOV AH,4CH ；返回DOS

INT 21H

CODE ENDS

END START

1. 在8086CPU的寄存器组中，在对存储器单元进行间接寻址时，可作为基址寄存器的为 、 ，用于变址寄存器有 、 ；对I/O端口地址进行访问时，用到的间址寄存器为 。

答：BX BP、SI DI、DX

1. 微型计算机是以 为核心，配上 、 和系统总线组成的计算机。

答：CPU、存储器、I/O口；

1. 在指令MOV AL，[SI+10H]中，源操作数采用的寻址方式为 。

答：寄存器相对寻址

1. 对8086系统复位后CPU应从内存\_\_\_\_\_\_\_\_\_\_\_\_\_\_处开始执行指令。

答：0FFFF0H

1. 某一半导体存储器芯片的地址线引脚为AO—A12，数据线引脚为DO—D7，则该芯片的容量为\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

答：8K\*8位

1. 计算机内的堆栈是一种特殊的数据存储区，对它的存取采用 的原则。

答：先进后出

1. 按存储器用途分类，可以分成内部存储器和外部存储器。内存储器按性质分，可分为\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_和\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

答：随机存储器（RAM）、只读存储器（ROM）

1. 微型计算机中采用总线传输信息，通常三总线是指\_\_\_\_\_\_\_\_\_\_，\_\_\_\_\_\_\_\_\_\_\_\_\_和\_\_\_\_\_\_\_\_\_\_\_\_\_。

答：AB、CB、DB（或：地址总线、控制总线、数据总线）

1. 已知某内存单元的段地址和偏移地址分别为2010H和0130H，此内存单元的物理地址为\_\_\_\_\_\_\_\_\_\_\_。

答：20230H

1. 若中断向量表中偏移地址为0040H的单元中存放的是240BH，0042H单元中存放的是0D169H，则该中断对应的中断类型号为\_\_\_\_\_\_\_\_\_\_\_\_\_\_，中断服务程序的起始地址为\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

答：10H、0D169H：240BH（或：0D3A9BH）

1. 某微型计算机测控系统有一DAC0832和一ADC0809芯片，DAC0832的作用为\_\_\_\_\_\_\_\_\_\_\_\_\_\_，ADC0809的作用为\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

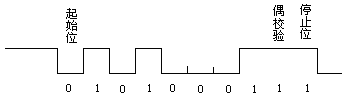
答：数/模转换、模/数转换

1. 已知：DS=1000H,BX=0200H,SI=02H,内存10200H～10205H单元的内容分别为10H，2AH，3CH，46H，59H，6BH。则CPU执行以下指令后：MOV AX，[BX+SI] ；所访问的存储单元的物理地址\_\_\_\_\_\_\_\_\_\_\_\_\_\_，AX寄存器的内容为\_\_\_\_\_\_\_\_\_\_\_\_\_\_。

答：10202H、463CH

1. 简述题：设异步通信方式下，1个起始位、7个数据位、1个偶校验位和1个停止位，试画出传送字符“E”的波形。

答： 字符“E”的7位的ASCII码为：100 0101B，加上偶校验位为1100 0101B，加上一个起始位和一个停止位组成的一帧共10位，为1 1100 0101 0B。



如果写出了“E”的ASCII码，可以给2分。

1. 简述题：8086、8088CPU各有几根地址线和数据线？它们的寻址范围为多少?

答： 8086、8088有20根地址线；

8086有16根数据线；

8088有8根数据线；

它们的寻址范围为1M字节。

1. 简述题：要完成下述运算或控制，用什么标志位判别？其值是什么？

（1）比较两数是否相等。

（2）可屏蔽中断信号能否允许。

答：（1） ZF ZF=1 相等；ZF=0 不等

（2）IF IF=1 允许中断；IF=0 禁止中断

1. CPU与外设间进行数据传送时主要有哪几种方式？

答：无条件、条件、中断、DMA

1. 简述8085中断向量表的作用，并说明中断向量表在内存的什么区域？

答：存放相应的中断服务程序入口地址。

00000H～003FFH

1. 对下列8086CPU的错误指令，试说明错误原因

（1）MOV CS，AX

（2）MOV [SI]，[1000H]

（3）OUT 541H，AL

（4）MOV [BX] [BP]，DX

答：（1）CS不能做数据传送指令的目的操作数。

（2）两个内存单元之间不能直接进行数据传送。

（3）在输入/输出指令中，如果I/O口的地址大于256，必须采用DX寄存器进行间接寻址。

（4）BP寄存器是基址寄存器，不能做变址用

1. 阅读下列程序段,并填写相应结果.

DATA1 DB 11H，22H，45H 则：

DATA2 DW 2560H，3427H，3200H CX=\_\_\_\_\_\_\_\_\_。

BUF DB ‘123’

MOV BX，OFFSET DATA2 AX=\_\_\_\_\_\_\_\_\_\_。

MOV CX，[BX+2]

MOV AL，BYTE PTR DATA2

MOV AH，BUF+1

答：CX=3427H

AX=3260H

1. 阅读下列程序段,并填写相应执行结果.

MOV AX, 0A070H

MOV CX, 3780H

ADD AX, CX

MOV BX, AX

BX=\_\_\_\_\_\_\_\_\_\_\_, CF=\_\_\_\_\_\_\_\_\_, AF=\_\_\_\_\_\_\_\_\_\_\_, OF=\_\_\_\_\_\_\_\_\_。

答：BX=0D7F0H

CF=0 AF= 0 OF=0

1. 采用伪指令进行如下数据定义：  
   V1 DB 4 DUP(2),2  
   COUNT EQU 10  
   V2 DW COUNT DUP(?)

为变量V1分配\_\_\_\_\_\_\_个字节存储单元；为变量V2分配\_\_\_\_\_\_\_个字节存储单元。

答：为变量V1分配5个字节存储单元；为变量V2分配20个字节存储单元。

1. 编程1：在内存中以BUF1为首地址存放了8个无符号数（字数据），编程求8个数的和（双字）传到BUF2为首地址的内存中。（采用完整结构的汇编语言格式编程完成要求）

答：DATA SEGMENT

BUF1 DW X1，X2，。。。。。X8

BUF2 DW 2 DUP（？）

DATA ENDS

CODE SEGMENT

ASSUME CS：CODE，DS：DATA

MOV AX，DATA

MOV DS，AX

MOV BX，OFFSET BUF1

MOV AX，0

MOV DX，0

MOV CX，8

L1：ADD AX，[BX]

ADC DX，00H

INC BX

INC BX

DEC CX

JNZ L1

MOV BUF2，AX

MOV BUF2+2，DX

CODE ENDS

END

1. 编程2： 在内存中以BUF为首地址存放了两个无符号数X1和X2(字),试比较大小,并把大数存入MAX单元。（采用完整结构的汇编语言格式编程 10分）

答：

DATA SETMENG

BUF DW X1,X2

MAX DW ?

DATA ENDS

CODE SEGMENT

ASSUME CS:CODE,DS:DATA

STA:MOV AX,DATA

MOV DS,AX 4分

MOV BX,OFFSET,BUF

MOV AX,[BX}

CMP AX,[BX+1]

JNC NEXT 4分

MOV AX,[BX+1]

NEXT:MOV MAX,AX

HLT

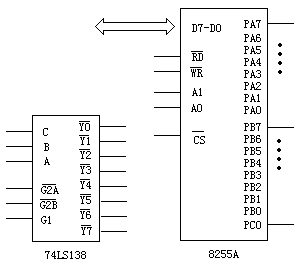
CODE ENDS

END STA

1. 接口应用(18分)。在某8088CPU微机控制系统中，采用8255A进行I/O操作。其中PA0～PA7连接8个开关K0～K7，PB0～PB7连接8个发光二极管LED0～LED7要求，PC0连接一个开关K8：

（1）采用74LS138对8255A的I/O端口译码，使得8255A各端口的口地址为220H～223H，在图中连接相应的信号；

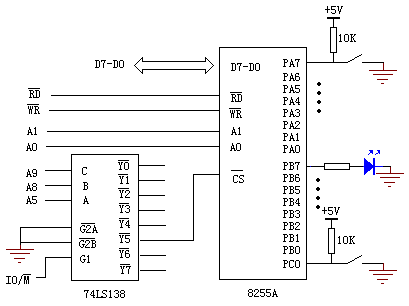
（2）在图画出8255A与8个开关K0～K7的连接图（画一路代表）、与8个共阴极接法的发光二极管LED0～LED7的连接图（画一路代表）、与开关K8的连接图；

（3）试编写满足下列要求的程序段：当K8是打开状态时，所有的指示灯全灭；当K8是闭合状态时，LED0～LED7分别显示K0～K7的状态（开关闭合时相应的灯亮。

答：

（1）（答案不唯一，只要原理正确就可以）

（2）



（3）

MOV AL，10010001B

MOV DX，223H

OUT DA，AL ；2分

LLL： MOV DX，222H

IN AL，DX

TEST AL，00000001B

JZ L1； 闭合处理 ；2分

MOV AL，00000000B

MOV DX，221H

OUT DX，AL ；2分

JMP LL

L1： MOV DX，220H

IN AL，DX

NOT AL

INC DX

OUT DX，AL ；2分

LL： JMP LLL

教材作业及答案

（教材：微机原理及应用—徐晨编）

3.3 在8086系统中，设DS=1000H，ES=2000H，SS=1200H，BX=0300H，SI=0200H，BP=0100H，VAR的偏移量为0060H，请指出下列指令的目的操作数的寻址方式，若目的操作数为存储器操作数，计算他们的物理地址。

⑴ MOV BX , 12 ⑵ MOV [BX] , 12 ⑶ MOV ES:[SI]，AX

⑷ MOV VAR , 8 ⑸ MOV [BX][SI] ,CX ⑹ MOV 6[BP][SI]，AL

⑺ MOV [1000H]，DX ⑻ MOV 6[BX]，CX ⑼ MOV VAR+5，AX

答：⑴ 寄存器寻址；

⑵ 寄存器间接寻址：PA=10000H+300H=10300H

⑶ 寄存器间接寻址：PA=20000H+200H=20200H

⑷ 直接寻址：PA=10000H+60H=10060H

⑸ 基址加变址寻址：PA=10000H+300H+200H=10500H

⑹ 相对基址加变址寻址：PA=12000H+6+100H+200H=12306H

⑺ 直接寻址：PA=10000H+1000H=11000H

⑻ 寄存器相对寻址:PA=10000H+6+300H=10306H

⑼ 直接寻址：PA=10000H+60H+5=10065H

3．4 下面这些指令中哪些是正确的？哪些是错误的？如果是错误的，请说明原因。

⑴ XCHG CS , AX ⑵ MOV [BX] , [1000]

⑶ XCHG BX ,IP ⑷ PUSH CS

⑸ POP CS ⑹ IN BX , DX

⑺ MOV BYTE[BX] , 1000 ⑻ MOV CS , [1000]

⑼ MOV BX , OFFSET VAR[SI] ⑽ MOV AX , [SI][DI]

⑾ MOV COUNT[BX][SI] , ES: AX

答：⑴ 错误，CS不能作为目的操作数；

⑵ 错误，不能在两个存储单元之间传递数据；

⑶ 错误，IP不能作为操作数；

⑷ 正确。

⑸ 错误，CS不能作为目的操作数；

⑹ 错误，操作数只能用累加器,不能用BX。

⑺ 错误，应为：BYTE PTR ，掉了PTR,另外，操作数的数据长度不一致。

⑻ 错误，CS不能作为目的操作数；

⑼ 错误，OFFSET 为取某个地址的偏移量，故后面不应用[SI]，而应是一个符号地址。OFFSET后应为变量名或者标号名。

⑽ 错误，不能同时为变址寄存器；

⑾ 错误，ES 后应为一个变址寄存器，表示地址偏移量。

3.6 设DS=2100H，SS=5200H，BX=1400H，BP=6200H，说明下面两条指令所进行的具体操作。

⑴ MOV WORD PTR[BP]，2000

⑵ MOV WORD PTR[BX]，2000

答：⑴ 操作数在ss段，

PA=52000H+6200H=58200H

将立即数2000送到内存单元58200H和58201H中；

（说明：原指令为：MOV BYTE PTR[BP]，2000。

这个指令两操作数的长度不同，可能汇编不会出错，这样也只能将立即数的低8为存到58200H单元中。）

⑵ 操作数在DS段，PA=21000H+1400H=22400H

将立即数2000送到内存单元22400H和22401H中。

3.7 设SS=2010H，SP=FE00H，BX=3457H,计算当前栈顶的地址为多少？当执行PUSH BX指令后，栈顶地址和栈顶2个字节的内容分别是多少？

答：①当前栈顶地址：PA=20100H+FE00H=2FF00H

②栈顶地址：PA=2FF00H-2=2FEFEH

2FEFEH----57H

2FEFFH----34H

3.8 设DX=78C5H，CL=5，CF=1；确定下列各条指令执行后，DX和CF中的值。

⑴ SHR DX，1 ⑵ SAR DX，CL ⑶ SHL DX，CL

⑷ ROR DX，CL ⑸ RCL DX，CL ⑹RCR DX，1

答：⑴ DX=3C62H，CF=1；

⑵ DX=03C6H，CF=0；

⑶ DX=18A0H，CF=1；

⑷ DX=2BC6H，CF=0；

⑸ DX=18B7H，CF=1；

⑹ DX=5BC6H，CF=0；

一、选择题

1. 字符 A的 ASCII码为 41H , 字符 B的 ASCII码为( B ).

A: 41H B: 42H

C: 61H D: 62H

2. 11000110为二进制补码, 该数的十进制原码为( D ).

A: +198 B: -198

C: +58 D: -58

3. 下列指令中, 不正确的指令是( D ).

A: MOV [BX+SI], AX B: MOV AX, [BX + SI]

C: MOV AX, SI D: MOV AX, [BX + CX]

4. 若要使寄存器AL中的高 4 位不变, 低 4 位全为 1 , 使用指令( C ).

A: AND AL, 0FH B: AND AL, 0F0H

C: OR AL, 0FH D: OR AL, 0F0H

5. 8086CPU读数据操作在总线周期的( D ) 时刻.

A: T1 B: T1, T2

C: T2, T3 D: T3, T4

6. 若 DF = 1, 执行串操作指令 MOVSW时, 地址指针自动变化是( D ).

A: SI + SI + 1, DI = DI + 1 B: SI = SI + 2, DI = DI + 2

C: SI = SI - 1, DI = DI - 1 D: SI = SI - 2, DI = DI - 2

7. 8086CPU可屏蔽中断 INTR为( B ) 时, CPU获得中断请求.

A: L电平 B: H电平

C: 上升沿触发 D: 下降沿触发

8. 中断号 16H 的中断向量表地址的首址为( A )

A: 58H B: 60H

C: 62H D: 64H

9. 8086CPU从I/O端口地址 80H读字节数据应使用指令( A )

A: IN AL, 80H B: IN AX, 80H

C: IN 80H, AL D: IN 80H, AX

10. CPU被动, 外设主动的接口方式为( C ) .

A: 无条件程控方式 B: 查询控制方式

C 中断控制方式 D: A, B, C都不对

二、选择题

1、设DS=8225H，DI=3942H，指令NEG BYTE PTR[DI]操作数的物理地址是( A )

A、85B92H B、86192H C、BB690H D、12169H

2、下列寄存器组中在段内寻址时可以提供偏移地址的寄存器组是( B )

A、AX，BX，CX，DX B、BX，BP，SI，DI

C、SP，IP，BP，DX D、CS，DS，ES，SS

3、循环指令LOOPNZ终止循环的条件是( B )。

A、CX=0，且ZF=0 B、CX=0，或ZF=1 C、CX10，且ZF=0 D、CX10，或ZF=1

4、对寄存器AX的内容乘以4的正确指令序列是( B )。

A、SHR AX，1 SHR AX，1 B、SHL AX，1 SHL，AX，1

C、ROL AX，1 ROL AX，1 D、RCR AX，1 RCR AX，1

5、执行INC指令除对SF、ZF有影响外，还要影响的标志位是( A )。

A、OF，AF，PF B、OF，AF，CF

C、OF，PF，CF D、AF，PF，CF

6、设DH=10H，执行NEG DH指令后，正确的结果是( D )。

A、DH=10H CF=1 B、DH=0F0H CF=0

C、DH=10H CF=0 D、DH=0F0H CF=1

7、下列传送指令中有语法错误的是( A )。

A、MOV CS，AX B、MOV DS，AX

C、MOV SS，AX D、MOV ES，AX

8、下面指令执行后，改变AL寄存器内容的指令是( D )。

A、TEST AL，02H B、OR AL，AL

C、CMP AL，BL D、AND AL，BL

9、执行除法指令后，影响的标志位是( D )。

A、CF，OF B、SF，ZF

C、CF，OF，SF D、AF，CF，OF，PF，SF，ZF都不确定

10、执行下面指令序列后，结果是( A )。

MOV AL，82H

CBW

A、AX=0FF82H B、AX=8082H C、AX=0082H D、AX=0F82H

11、与MOV BX，OFFSET VAR指令完全等效的指令是( D )。

A、MOV BX，VAR B、LDS BX，VAR C、LES BX，VAR D、LEA BX，VAR

12、在段定义时，如果定位类型用户未选择，就表示是隐含类型，其隐含类型是( D )。

A、WORD B、PAGE C、BYTE D、PARA

13、MOV SP，3210H

PUSH AX

执行上述指令序列后，SP寄存器的值是( B )。

A、3211H B、320EH C、320FH D、3212H

14、BUF DW 10H DUP(3 DUP(2，10H)，3，5)

上述语句汇编后，为变量BUF分配的存储单元字节数是( B )。

A、80H B、100H C、124 D、192

15、在汇编语言程序的开发过程中使用宏功能的顺序是( C )。

A、宏定义，宏调用 B、宏定义，宏展开

C、宏定义，宏调用，宏展开 D、宏定义，宏展开，宏调用

16、汇编语言源程序中，每个语句由四项组成，如语句要完成一定功能，那么该语句中不可省略的项是( B )。

A、名字项 B、操作项 C、操作数项 D、注释项

17、编写分支程序，在进行条件判断前，可用指令构成条件，其中不能形成条件的指令有( D )。

A、CMP B、SUB C、AND D、MOV

三、填空题

1. 8086CPU复位时, 寄存器 CS值为( FFFFH ),

寄存器 IP的值为 ( 0000H )

2. 8086CPU的8个8位通用寄存器名为( AL ),( AH ), ( BL ),( BH ),( CL ),( CH ),( DL ) ,( DH ).

3. 若SS = 3240H, SP = 2000H, 栈顶的实际地址为( 34400H ).

4. 指令 MOV AX, [BX] 的机器码为 8BH, 07H , 指令

MOV [BX], AX的机器码为( 89H ),( 07H ).

5. 8255A的工作方式有方式0功能为( 基本输入输出 ), 方式1功能为 ( 选通输入输出 ), 方式2功能为 ( 双向数据传送 ).

6. 执行指令 PUSH AX有 SP = ( SP - 2 ), 执行指令 POP AX有

SP = ( SP + 2 )

7. 组合十进制加法调整指令 DAA 对寄存器( AL ) 中的值进行调整.

8. 和指令 SHL AL, 1功能相同的指令是( SAL AL, 1 )

9.8259A的初始化命令字应按( 顺序 ) 写入, 操作命令字应按

( 需要 ) 写入.

10. 2114为 1024 X 4的RAM存储器芯片, 组成 8KB主存储器需要( 16 ) 片2114.

一、选择题

1、8086CPU的硬件中断引脚有（ ）个。

A、 1 B、2 C、3 D、4

2、8086CPU地址线与数据线分别为多少条（ ）？

A、8条,16条 B、8条,20条 C、20条,16条 D、16条,20条

3、下列指令语法有错的是（ ）。

A、 MOV AX,1000H B、MOV AX,BX

C、 MOV [AX],[1000H] D、MOV AX,[1000H]

4、下列指令中隐含使用寄存器SI的是（ ）。

A、HLT B、CMPSB C、XLAT D、NOT

5、下列指令中，执行速度最快的指令是（ ）。

A、 ADD AX,10 B、ADD AL,[SI+10H]

C、 ADD AX,CX D、ADD AX,[BX]

6、下列指令中,不影响进位的指令是（ ）。

A、ADD AX,BX B、 MUL BL

C、INC BX D、SUB AL,BH

7、假设V1和V2是用DW定义的变量，下列指令中正确的是（ ）。

A、MOV V1,20H B、MOV V1，V2

C、MOV AL,V1 D、MOV 2000H，V2

8、现行PC机中主要的系统总线是：

A、ISA总线 B、PCI和ISA总线 C、EISA总线 D、PCI总线

9、执行PUSH AX指令后,堆栈指针SP的内容（ ）。

A、减1 B、减2 C、加1 D、加2

10、鼠标与计算机连接一般采用（ ）。

A、RS-232-C串行接口电路 B、采用并行接口电路

11、PC机上的打印机与主机间最常用的接口是（ ）。

A、RS-232-C接口 B、Centronics接口

C、IEEE488接口 C、SCSI接口

12、PC机所使用的标准键盘向主机发送的代码是（ ）。

A、ASCII码 B、扫描码 C、BCD码 D、格雷码

13、8086CPU的地址总线有（ ）位。

A、8 B、16 C、20 D、24

14、在机器数（ ）中，零的表示形式是唯一的。

A、补码 B、原码 C、补码和反码 D、原码和反码

15、8086CPU中断号为8的中断矢量存放在（ ）。

A、0FFFFH：0008H B、0000H：0008H

C、0000H：0020H D、0020H：0000H

1B, 2C, 3C, 4B, 5A, 6C, 7A, 8D, 9B,10A, 11C, 12A, 13C, 14A, 15C

二、选择题

1、指令MOV AX,[BX][SI]中源操作数的寻址方式是（ D ） 。

A、寄存器间接寻址 B、变址寻址

C、相对寻址 D、基址变址寻址

2、8086 CPU内有指示下条指令有效地址的指示器是( A )。

A、IP B、SP C、BP D、SI

3、设串行异步传送的数据格式是7个数据位、1个起始位，1个停止位、1个校验位，波特率为2400，则每秒钟传送的最大字符数为( D )

注：（7＋1＋1＋1）位/字符\*X=2400位/秒=2400波特 X=240字符/秒

A、100个 B、120个 C、10个 D、240个

4、采用高速缓存(cache)的目的是( D )

A、扩大主存容量 B、提高CPU运行速度

C、提高总线速度 D、提高主存速度

5、在DMA方式下，数据从内存传送到外设的路径是( C )。

A、内存→CPU→总线→外设 B、内存→DMAC→外设

C、内存→数据总线→外设 D、外设→内存

6、若8086 CPU主频为8MHz，则其基本总线周期为( C )。

A、200ns B、500ns C、125ns D、250ns

7、8253工作在哪几种方式时，可输出1个时钟周期宽度(1 CLK)的负脉冲( B )。

A、方式0，4，5 B、方式2，4，5

C、方式1，2，4 D、方式0，2，4

8.CPU响应INTR和NMI中断时，相同的必要条件是( D )。

A、当前总线空闲 B、允许中断

C、当前访问内存结束 D、当前指令执行结束

9、8251A的操作命令字的作用是( D )。

A、决定8251A的数据传送格式 B、决定8251A实际操作

C、决定数据传送方向 D、决定8251A何时收/发数据

10、用2K×4位的RAM芯片组成16K字节的存储器，共需RAM芯片( )。

A、4片 B、8片 C.16片 D、32片

11、8086/8088中除( D )两种寻址方式外，其它各种寻址方式的操作数均在存储器中。

A、立即寻址和直接寻址 B、寄存器寻址和直接寻址

C、立即寻址和寄存器寻址 D、立即寻址和间接寻址

12、设8259A当前最高优先级为IR5，若要使下一循环IR2为最低优先级，则OCW2应设为( D ) 。

A、01100010 B、11100000 C、11000010 D、11100010

注:111设置特殊EOI循环,一旦中断结束,将中断服务寄存器ISR中,由L2-L0字段给定级别的相应位清0,此级赋予最低优先级.

13、设置特殊屏蔽方式的目的是( C )。

A、屏蔽低级中断 B、响应高级中断

C、响应低级中断 D、响应同级中断

14、设8255A的方式选择控制字为9BH，其含义是( B )。

A、 A、B、C口全为输出 B、 A、B、C口全为输入

C、 A、B口为方式0且输出 D、以上都不对