

3.4 只读存储器和 闪存存储器

提纲

3.4.1 只读存储器ROM

3.4.2 FLASH存储器

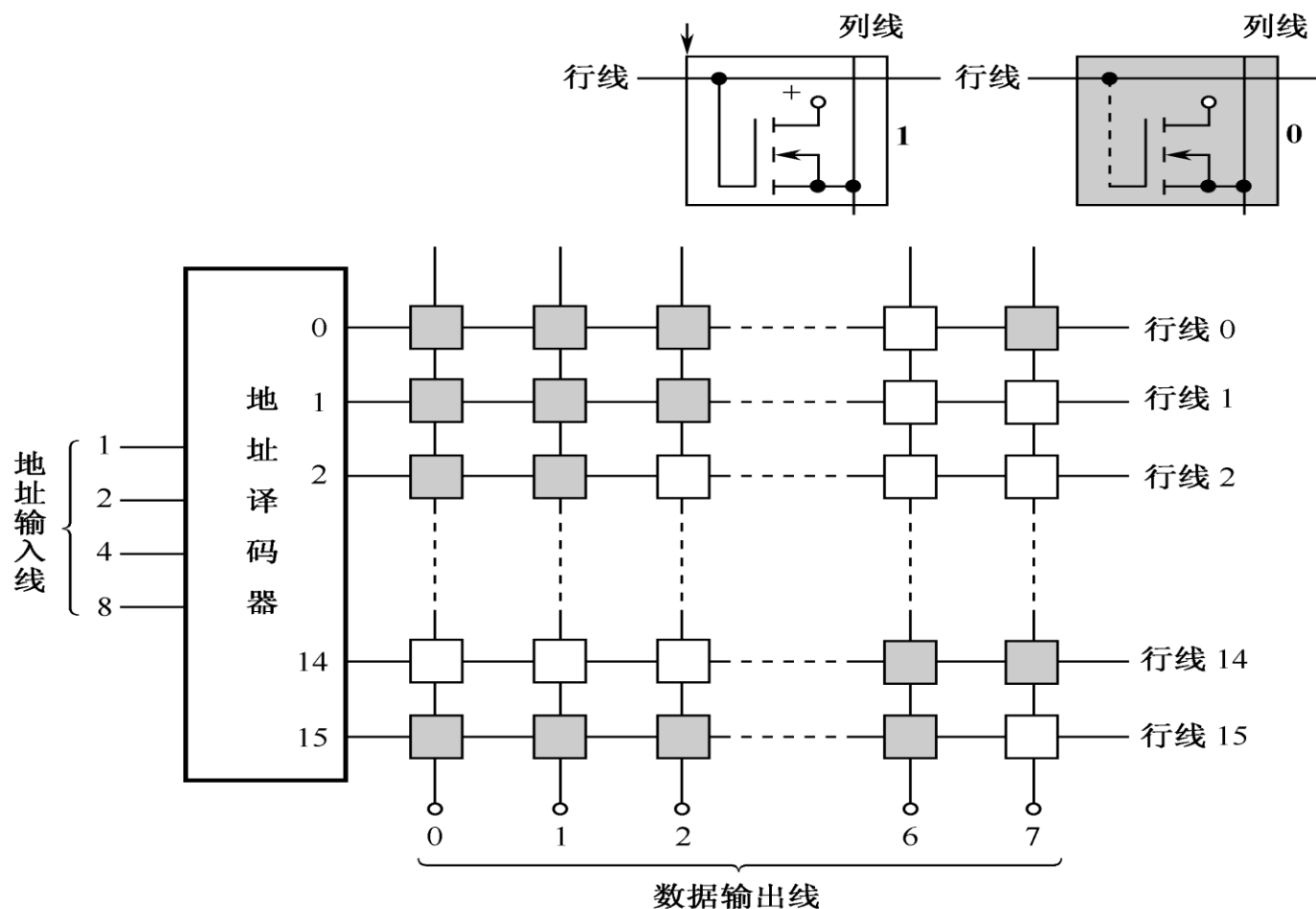
3.4.3 FLASH存储器的阵列结构

3.4.1 只读存储器ROM

- 主要有两类
- 掩模ROM：掩模ROM实际上是一个存储内容固定的ROM，由生产厂家提供产品
- 可编程ROM：用户后写入内容，有些可以多次写入
 - 一次性编程的PROM
 - 多次编程的EPROM和E2PROM

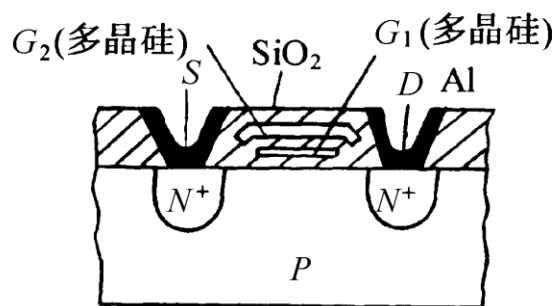
3.4.1 只读存储器ROM

■ 掩模ROM的阵列结构和存储元

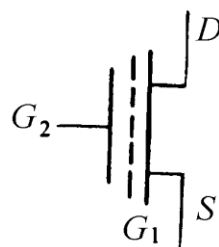


3.4.1 只读存储器ROM

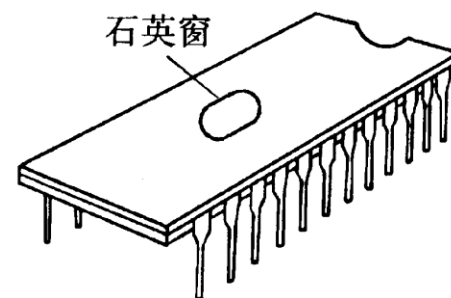
- 可编程ROM——EPROM
- EPROM叫做光擦除可编程只读存储器。它的存储内容可以根据需要写入，当需要更新时将原存储内容抹去，再写入新的内容
- 通过封装顶部能看见硅片的透明窗口，很容易识别EPROM
- 以浮栅雪崩注入型MOS管为存储元的EPROM为例进行说明，与普通的NMOS管比较相似，但是有 G_1 和 G_2 两个栅极， G_1 栅没有引出线，而被包围在二氧化硅（ SiO_2 ）中，称之为浮空栅。 G_2 为控制栅，有引出线。



(a) 浮栅雪崩注入型MOS管结构



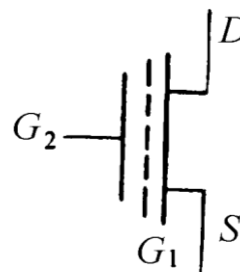
(b) 逻辑符号



(c) 存储器外形图

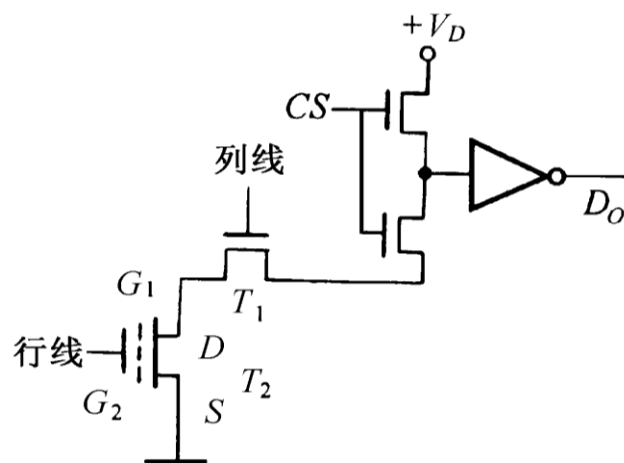
3.4.1 只读存储器ROM

- 若在漏极D端加上约几十伏的脉冲电压，使得沟道中的电场足够强，产生很多高能电子
- 此时，若在 G_2 栅上加上正电压，形成方向与沟道垂直的电场，便可使沟道中的电子穿过氧化层而注入到 G_1 栅，从而使 G_1 栅积累负电荷（热电子注入）， G_1 栅周围都是绝缘的二氧化硅层，泄漏电流极小，所以一旦电子注入到 G_1 栅后，就能长期保存
- G_1 栅上的电荷量决定了读取操作时，加在栅极上的控制电压能否开启MOS管，并产生从漏极D到源极S的电流
- 当 G_1 栅有电子积累时，该MOS管的开启电压变得很高，即使 G_2 栅为高电平，该管仍然不导通，相当于存储了“0”
- 反之， G_1 栅无电子积累时，MOS管的开启电压较低，当 G_2 栅为高电平时，该管可以导通，相当于存储了“1”

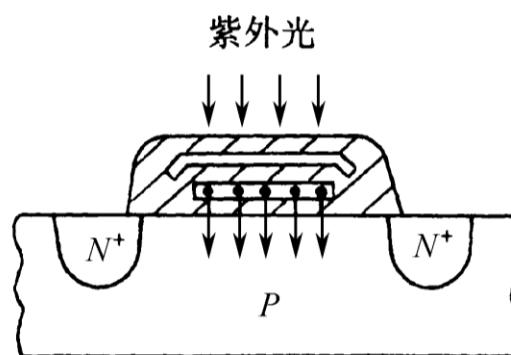


3.4.1 只读存储器ROM

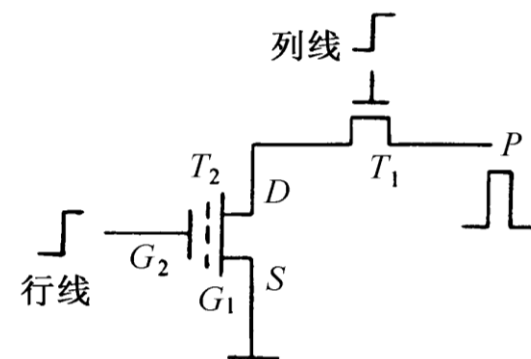
- 在需要擦除时，利用光子能量较高的紫外光照射 G_1 浮栅， G_1 中电子获得足够能量，从而穿过氧化层逃逸出浮栅，可使浮栅上的电子消失，将ROM抹成1
- 这种ROM出厂时全为“1”状态，使用者可根据需要写“0”
- EPROM允许多次重写



(d) 读出时电路



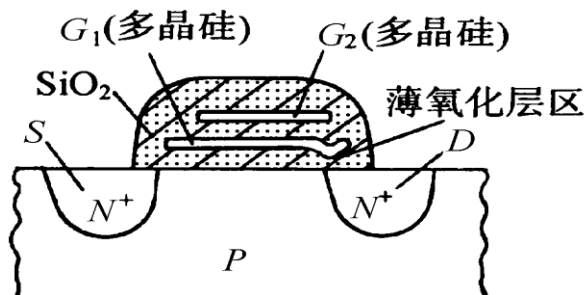
(e) 光抹成全“1”



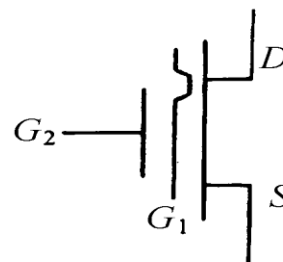
(f) 写0时电路

3.4.1 只读存储器ROM

- 可编程ROM——E²PROM存储元
- EEPROM, 叫做电擦除可编程只读存储器, 其存储元是一个具有两个栅极的NMOS管
- G_1 是控制栅, 它是一个浮栅, 无引出线; G_2 是抹去栅, 它有引出线
- 在 G_1 栅和漏极D之间有一小面积的氧化层, 其厚度极薄, 可产生隧道效应



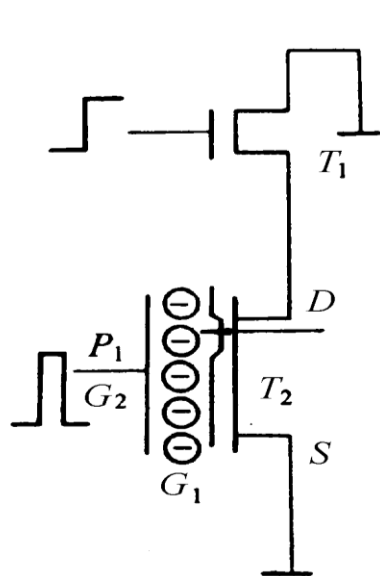
(a) 结构图



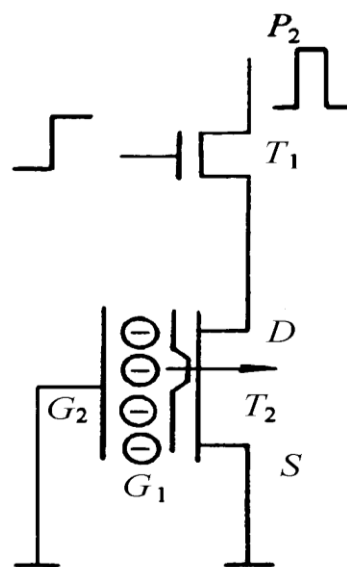
(b) 逻辑符号

3.4.1 只读存储器ROM

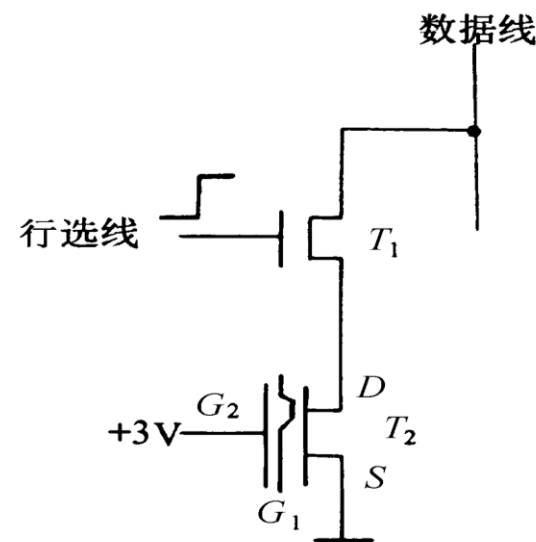
- 当 G_2 栅加20V正脉冲 P_1 时，通过隧道效应，电子由衬底注入到 G_1 浮栅，相当于存储了“1”，利用此方法可将存储器抹成全“1”状态
- 出厂时，存储内容全为“1”状态，使用时，可根据需要把某些存储元写“0”，此时，漏极D加20V正脉冲 P_2 ， G_2 栅接地，电子由 G_1 浮栅返回到衬底，相当于存储了“0”



(c) 抹成全“1”



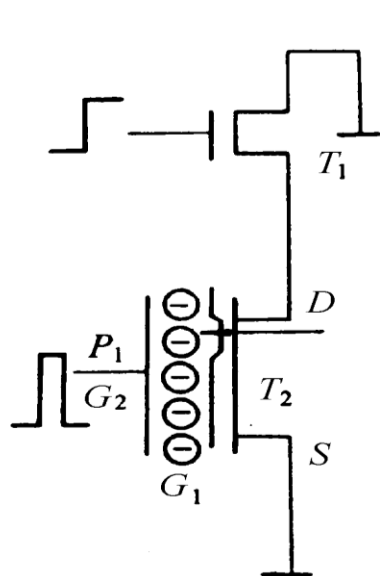
(d) 写0时电路



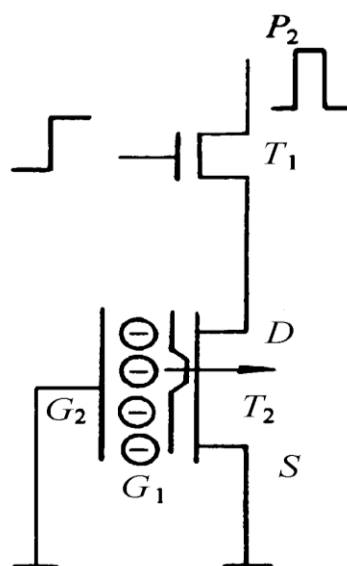
(e) 读出时电路

3.4.1 只读存储器ROM

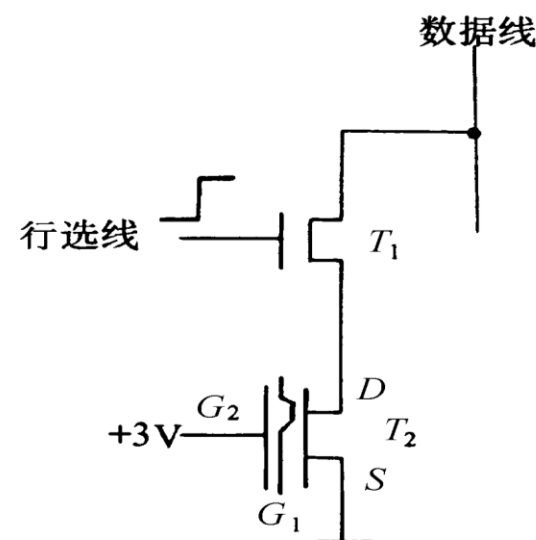
- 浮栅中注入（充电状态）或释放电子（放电状态）时，存储单元的阈值电压会发生改变
- 在读取存储单元时，我们可以在控制栅上加一个中间电平，其值介于两个阈值之间，这样浮栅有电子时，MOS管不能导通，浮栅放电后的MOS管能正常导通，由此分辨出单元存储的数据是“1”还是“0”
- EPROM：热电子注入（电子能量较高）；EEPROM：隧道效应（电子的波动性）



(c) 抹成全“1”



(d) 写0时电路



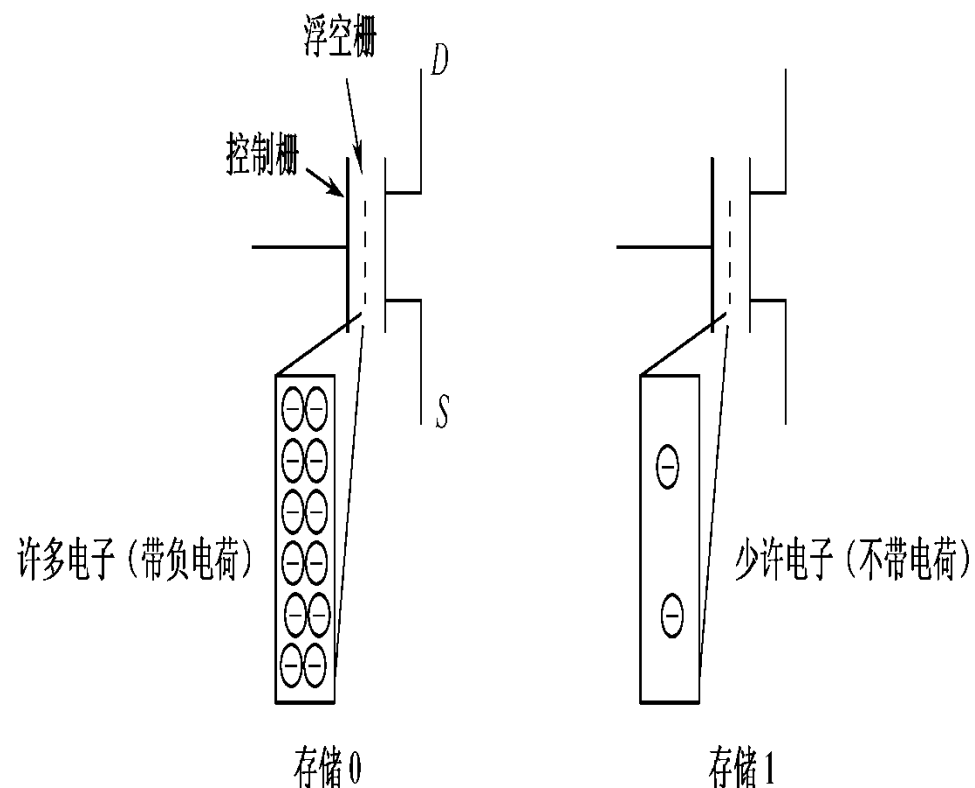
(e) 读出时电路

3.4.2 FLASH存储器

- FLASH存储器也翻译成闪速存储器，它是高密度非易失性的读/写存储器
- 高密度意味着它具有巨大比特数目的存储容量
- 非易失性意味着存放的数据在没有电源的情况下可以长期保存
- 总之，它既有RAM的优点，又有ROM的优点，称得上是存储技术划时代的进展。

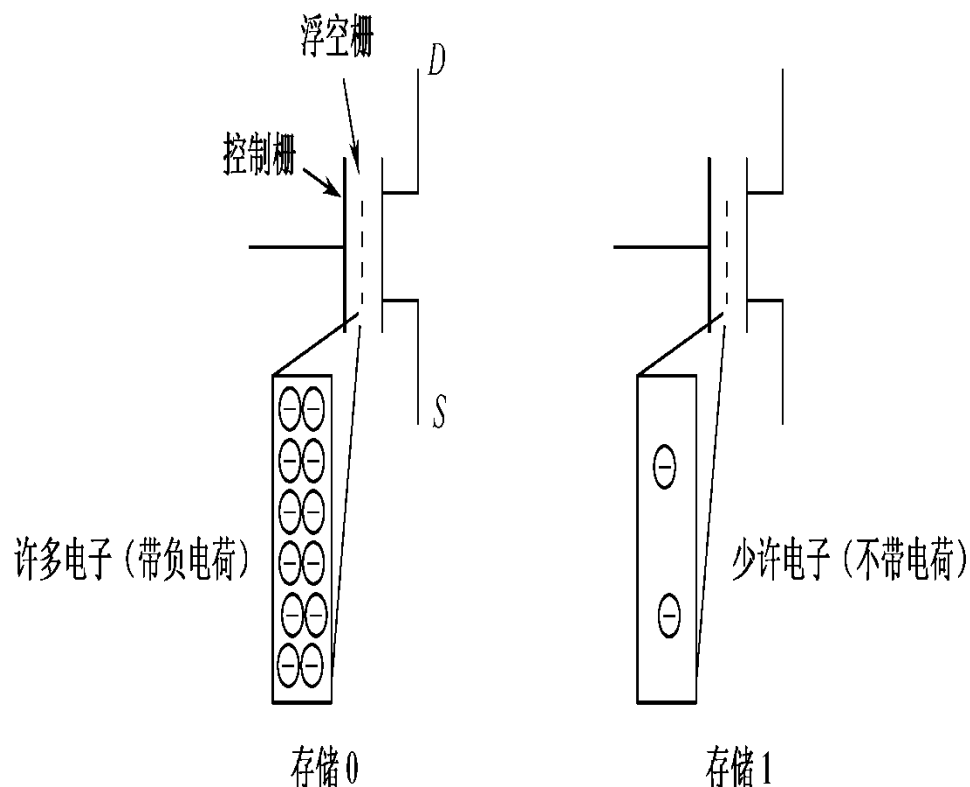
3.4.2 FLASH存储器

- FLASH存储元
- FLASH存储元在EEPROM存储元基础上发展起来的，由此可以看出创新与继承的关系
- 如右图所示为闪速存储器中的存储元，由单个MOS晶体管组成，除漏极D和源极S外，还有一个控制栅和浮空栅



3.4.2 FLASH存储器

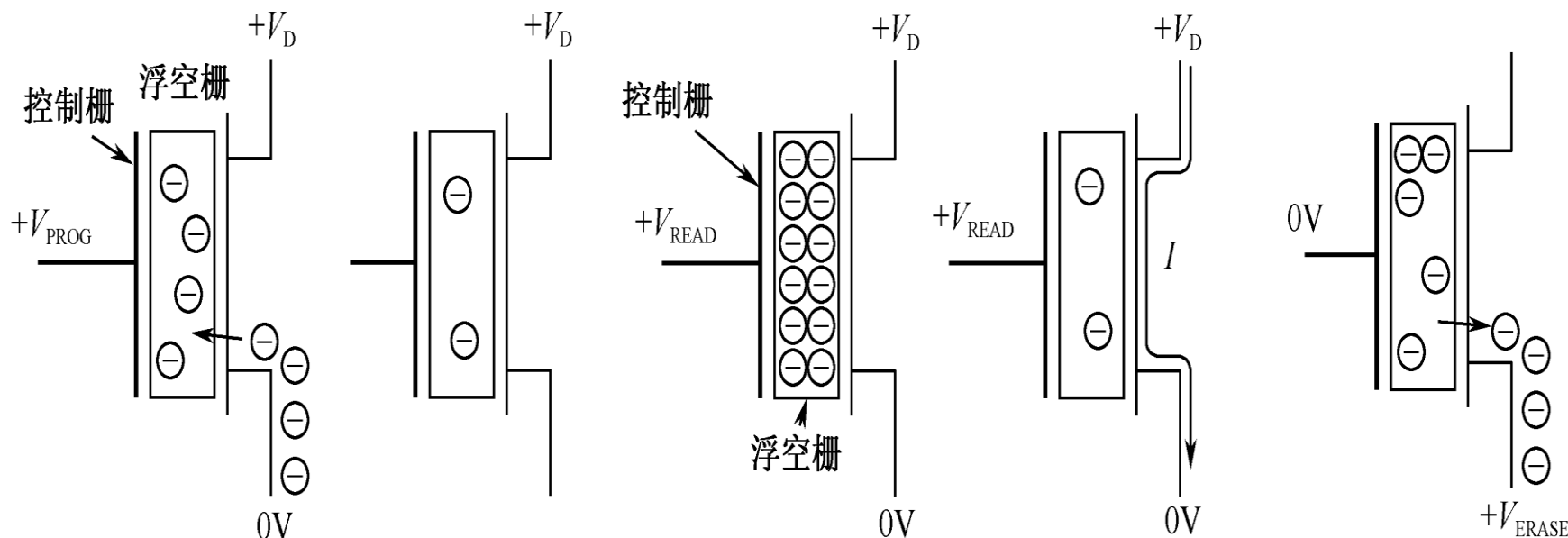
- “0” 状态：当控制栅加上足够的正电压时，浮空栅将储存许多电子带负电，这意味着浮空栅上有很多负电荷，这种情况我们定义存储元处于0状态
- “1” 状态：如果控制栅不加正电压，浮空栅则只有少许电子或不带电荷，这种情况我们定义为存储元处于1状态
- 浮空栅上的电荷量决定了读取操作时，加在栅极上的控制电压能否开启MOS管，并产生从漏极D到源极S的电流。



3.3.1 DRAM存储位元的记忆原理

■ FLASH存储器的基本操作

- 编程操作：实际上是写操作。所有存储元的原始状态均处“1”状态，这是因为擦除操作时控制栅不加正电压。编程操作的目的是为存储元的浮空栅补充电子，从而使存储元改写成“0”状态。如果某存储元仍保持“1”状态，则控制栅就不加正电压。



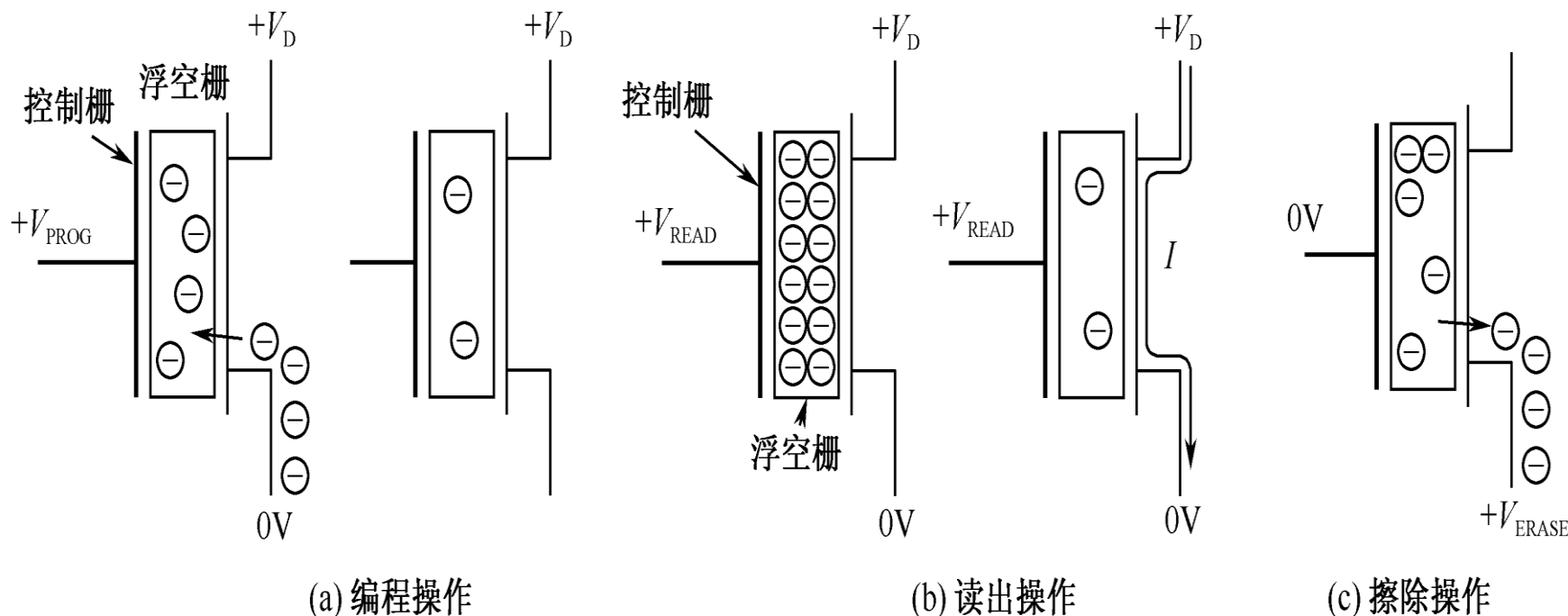
(a) 编程操作

(b) 读出操作

(c) 擦除操作

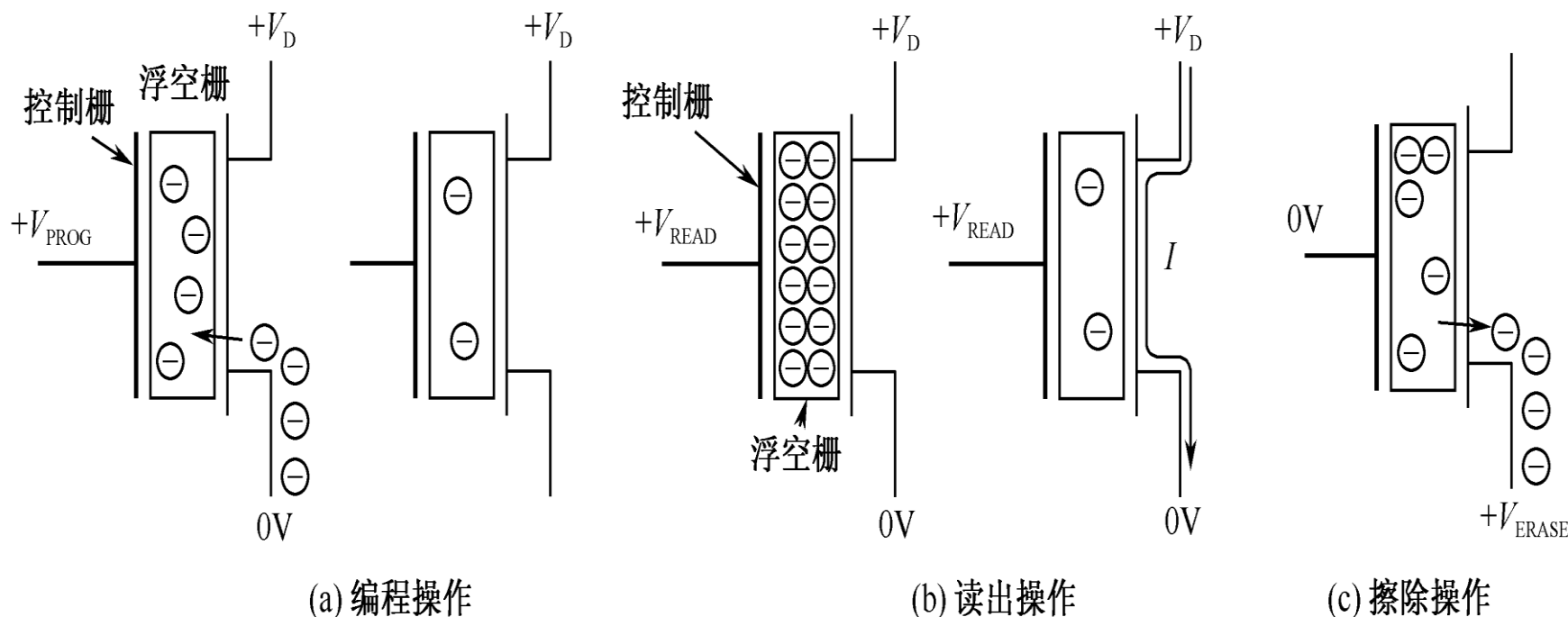
3.3.1 DRAM存储位元的记忆原理

- 读取操作：控制栅加上正电压。浮空栅上的负电荷量将决定是否开启MOS晶体管。如果存储元原存1，可认为浮空栅不带负电，控制栅上的正电压足以开启晶体管。如果存储元原存0，可认为浮空栅带负电，控制栅上的正电压不足以克服浮动栅上的负电量，晶体管不能开启导通



3.3.1 DRAM存储位元的记忆原理

- 擦除操作：所有的存储元中浮空栅上的负电荷要全部洩放出去。为此晶体管源极S加上正电压，这与编程操作正好相反，见图(c)所示。源极S上的正电压吸收浮空栅中的电子，从而使全部存储元变成1状态



- 假定某个存储元原存1，那么晶体管导通，与它所在的位线接通，有电流通过位线，所经过的负载上产生一个电压降，这个电压降送到比较器的一个输入端，与另一端输入的参照电压做比较，比较器输出一个标志为逻辑1的电平。否则，晶体管不导通，位线上没有电流，输出标志为逻辑0的电平。

