



復旦大學



集成电路设计实 验

数字集成电路设计流
程实验作业

2025年10月27日-11月10日

ASIC & System State Key Lab., Fudan University

数字集成电路设计流程实验题目1

题目1：DDS， Direct Digital Synthesizer

DDS，直接数字频率合成器，一种频率合成技术，实现频率、相位，以及幅度等的数控调制，/apps/EDAs/EDALib/Project3，给出了一种DDS的源代码和文档。

- (1) 根据DDS源代码，并参考文档，分析其工作原理，给予简单和清晰描述，并给出其设计规格指标。
- (2) 在该源代码基础上，进行功能扩展，如输出波形的幅值可控，更多类型的输出波形等，并完成源代码的修改。
- (3) 在原有测试向量基础上，尝试使用SystemVerilog优化测试向量代码。
- (4) 尝试进行FPGA验证，使用在系统调试方法抓取信号波形。

ASIC & System State Key Lab., Fudan University

数字集成电路设计流程实验题目2

题目2：8051 Micro Controller Unit

8051是一种曾得到广泛应用的微控制器，/apps/EDAs/EDALib/Project7，给出了一种8051 MCU软核源代码，以及文档等相关文件。

- (1) 根据提供的源代码，并参考文档，分析其工作原理，给予简单和清晰描述。
- (2) 安装KEIL软件，导入HELLO目录下的测试工程，分析测试工程对8051所有指令的覆盖情况。
- (3) 尝试进行FPGA验证，在设计中例化存储器模块，以存储8051软核处理器所需的指令和数据，使用在系统调试方法抓取信号波形。

ASIC & System State Key Lab., Fudan University

数字集成电路设计流程实验题目3

题目3：4004处理器

在调研相关文档资料基础上，设计一种4004。

- (1) 分析4004工作原理，自行设计并开发源代码。
- (2) 以覆盖4004的指令集为目标，开发测试工程。
- (3) 尝试进行FPGA验证，例化存储器模块以保存指令和数据，使用在系统调试方法抓取信号波形。

ASIC & System State Key Lab., Fudan University

数字集成电路设计流程实验

■ 作业和具体要求

- 题目1、2和3，任选一题作为数字流程作业，使用SMIC 0.13um工艺或者SAED 32/28nm工艺的标准单元库，完成以下作业要求：

RTL仿真，逻辑综合和综合后门级仿真，布局布线，以及布局布线后门级仿真，并对仿真结果进行必要的分析。

尝试进行FPGA验证，使用在系统调试方法抓取信号，并与软件仿真结果进行比较分析。

- 标准单元库：/apps/EDAs/EDALib/SAED/SAED32_EDK, /apps/EDAs/EDALib/SMIC13
- 按照作业报告提纲的要求，完成实验报告，并保留设计过程文件和目录。
- 如果选择1或者2，11月21日之前提交pdf格式的实验报告。
- 如果选择3，12月12日之前提交pdf格式的实验报告。
- 实验报告，通过邮件发到asicdesignlab@163.com。

ASIC & System State Key Lab., Fudan University

数字集成电路设计流程实验作业

作业报告提纲

- 基本信息：姓名、学号、上机账号

- 基本提纲：

 实验目的（**写出本次实验要求掌握的内容。**）

 实验步骤（**包括建立文件目录、实验文件准备、仿真或验证过程等。**）

 实验结果和分析（**要求以图片的形式提供最后结果，必要时附上相关的report等文件，并对结果进行适当分析。**）

 实验心得与体会（**对实验过程，以及工具使用等的想法和体会。**）

 实验结论（**对本次实验进行总结。**）

 附录（**源代码（不需要完整代码，主要用于说明代码的唯一性。），实验文件目录和具体说明。**）

- **实验报告应该包括以上内容，但不局限于以上内容，可以根据自己的实际情况进行适当地增加。**

ASIC & System State Key Lab., Fudan University

谢谢！

ASIC & System State Key Lab., Fudan University