

Alunos: Lucas Emmanuel de Sousa Alves, Edilson do Nascimento Costa Júnior, Gabriel Yuri Ramalho Ferreira

1-Decodificador BCD 8421 para código Gray:

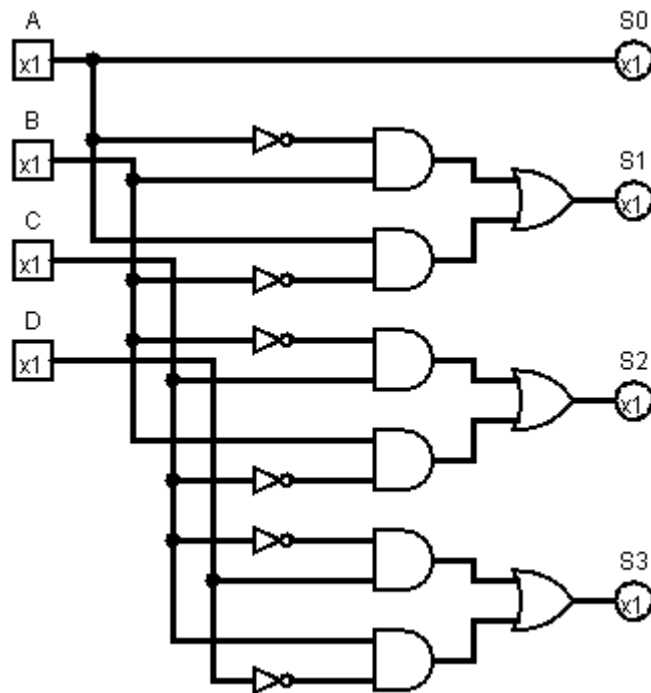


Tabela:

A	B	C	D	S0	S1	S2	S3
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0

Mapas de Karnaugh:

$$S0 = A$$

		C, D			
		00	01	11	10
A, B	00	0	0	0	0
	01	0	0	0	0
	11	1	1	1	1
	10	1	1	1	1

$$S1 = \sim AB + A\sim B$$

		C, D			
		00	01	11	10
A, B	00	0	0	0	0
	01	1	1	1	1
	11	0	0	0	0
	10	1	1	1	1

$$S2 = \sim BC + B\sim C$$

		C, D			
		00	01	11	10
A, B	00	0	0	1	1
	01	1	1	0	0
	11	1	1	0	0
	10	0	0	1	1

$$S3 = \sim CD + C\sim D$$

		C, D			
		00	01	11	10
A, B	00	0	1	0	1
	01	0	1	0	1
	11	0	1	0	1
	10	0	1	0	1

2-Display de sete segmentos:

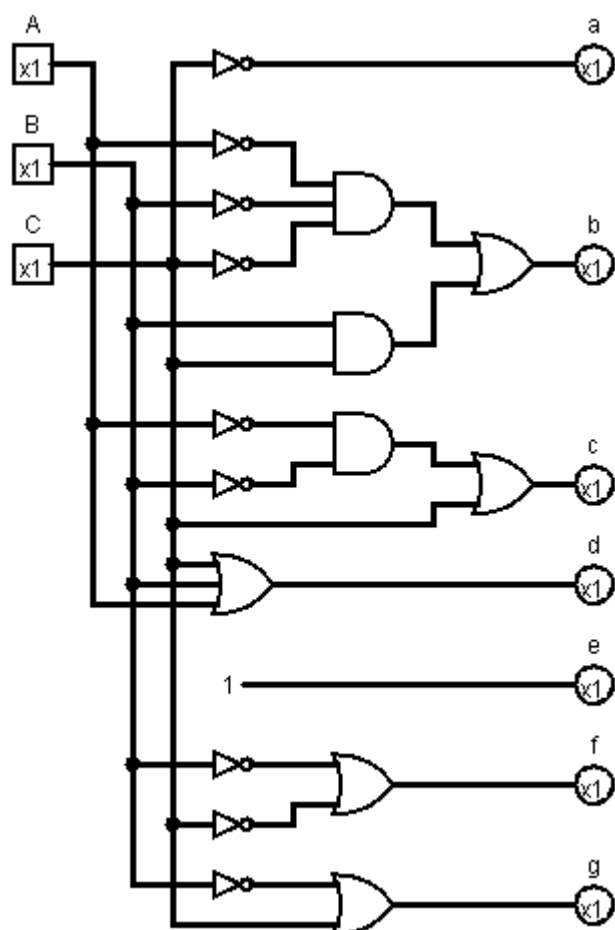


Tabela:

A	B	C	a	b	c	d	e	f	g
0	0	0	1	1	1	0	1	1	1
0	0	1	0	0	1	1	1	1	1
0	1	0	1	0	0	1	1	1	0
0	1	1	0	1	1	1	1	0	1
1	0	0	1	0	0	1	1	1	1
1	0	1	x	x	x	x	x	x	x
1	1	0	x	x	x	x	x	x	x
1	1	1	x	x	x	x	x	x	x

Mapas de Karnaugh:

$$a = \sim c$$

		B, C			
		00	01	11	10
A	0	1	0	0	1
	1	1	x	x	x

$$b = \sim A \sim B \sim C + BC$$

		B, C			
		00	01	11	10
A	0	1	0	1	0
	1	0	x	x	x

$$c = \sim A \sim B + C$$

		B, C			
		00	01	11	10
A	0	1	1	1	0
	1	0	x	x	x

$$d = C + B + A$$

		B, C			
		00	01	11	10
A	0	0	1	1	1
	1	1	x	x	x

$$e = 1$$

		B, C			
		00	01	11	10
A	0	1	1	1	1
	1	1	x	x	x

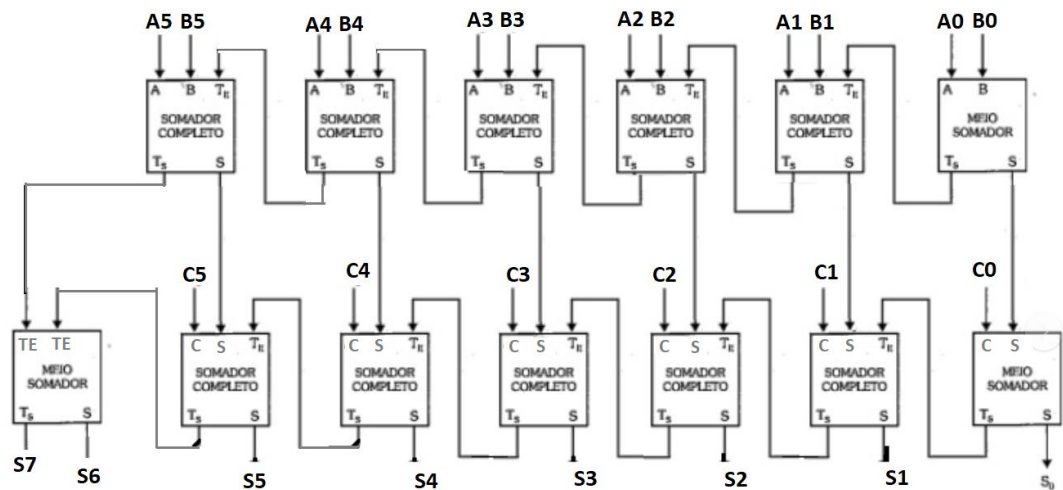
$$f = \sim B + \sim C$$

		B, C			
		00	01	11	10
A	0	1	1	0	1
	1	1	x	x	x

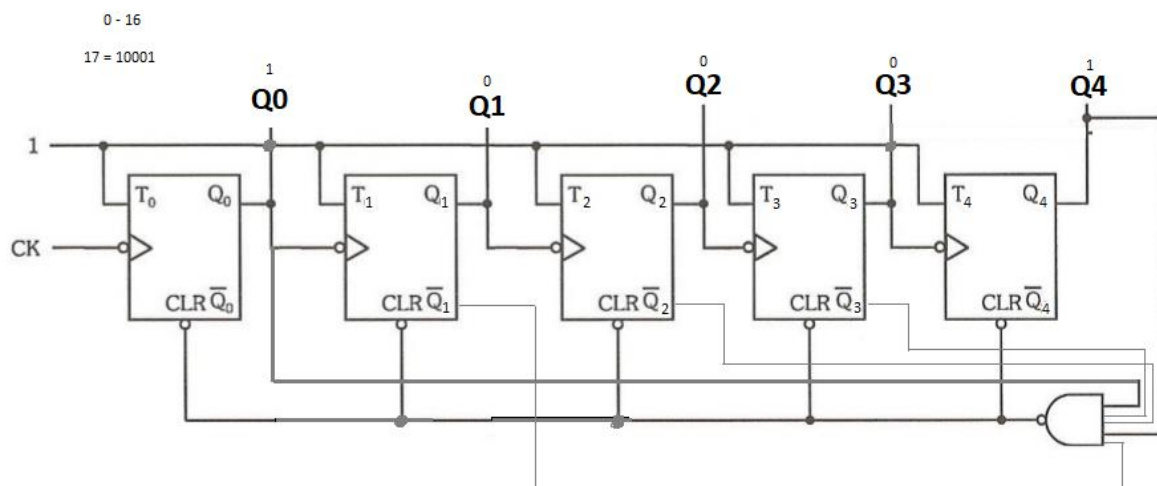
$$g = \sim B + C$$

		B, C			
		00	01	11	10
A	0	1	1	1	0
	1	1	x	x	x

3. Circuito somador:



4. Contador assíncrono de 0 a 16:



5- Contador síncrono ímpar:

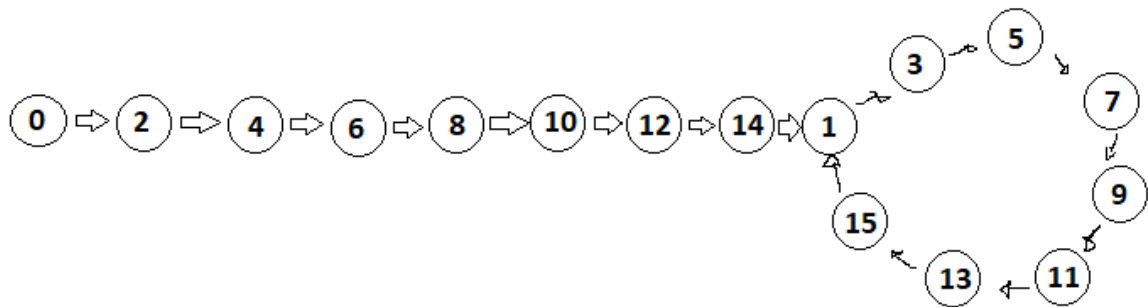


Tabela verdade

	Q3	Q2	Q1	Q0	J3	K3	J2	K2	J1	K1	J0	K0
0:	0	0	0	0	0	X	0	X	1	X	0	X
1:	0	0	0	1	0	X	0	X	1	X	X	0
2:	0	0	1	0	0	X	1	X	X	1	0	X
3:	0	0	1	1	0	X	1	X	X	1	X	0
4:	0	1	0	0	0	X	X	0	1	X	0	X
5:	0	1	0	1	0	X	X	0	1	X	X	0
6:	0	1	1	0	1	X	X	1	X	1	0	X
7:	0	1	1	1	1	X	X	1	X	1	X	0
8:	1	0	0	0	X	0	0	X	1	X	0	X
9:	1	0	0	1	X	0	0	X	1	X	X	0
10:	1	0	1	0	X	0	1	X	X	1	0	X
11:	1	0	1	1	X	0	1	X	X	1	X	0
12:	1	1	0	0	X	0	X	0	1	X	0	X
13:	1	1	0	1	X	0	X	0	1	X	X	0
14:	1	1	1	0	X	1	X	1	X	1	1	X
15:	1	1	1	1	X	1	X	1	X	1	X	0

Mapa de Karnaugh

$$J3 = Q2 Q1$$

		Q1, Q0			
		00	01	11	10
Q3, Q2	00	0	0	0	0
	01	0	0	1	1
	11	x	x	x	x
	10	x	x	x	x

$$K3 = Q2 Q1$$

		Q1, Q0			
		00	01	11	10
Q3, Q2	00	x	x	x	x
	01	x	x	x	x
	11	0	0	1	1
	10	0	0	0	0

$$J2 = Q1$$

		Q1, Q0			
		00	01	11	10
Q3, Q2	00	0	0	1	1
	01	x	x	x	x
	11	x	x	x	x
	10	0	0	1	1

$$K2 = Q1$$

		Q1, Q0			
		00	01	11	10
Q3, Q2	00	x	x	x	x
	01	0	0	1	1
	11	0	0	1	1
	10	x	x	x	x

J1 = 1

		Q1, Q0			
		00	01	11	10
Q3, Q2	00	1	1	x	x
	01	1	1	x	x
	11	1	1	x	x
	10	1	1	x	x

K1 = 1

		Q1, Q0			
		00	01	11	10
Q3, Q2	00	x	x	1	1
	01	x	x	1	1
	11	x	x	1	1
	10	x	x	1	1

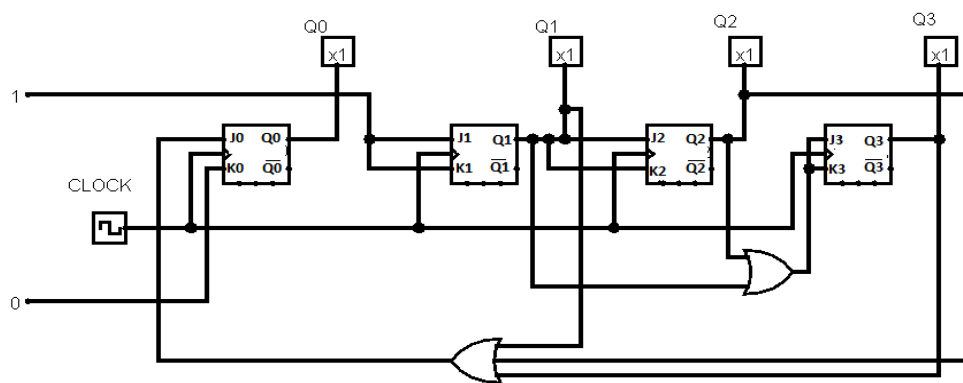
J0 = Q3 Q2 Q1

		Q1, Q0			
		00	01	11	10
Q3, Q2	00	0	x	x	0
	01	0	x	x	0
	11	0	x	x	1
	10	0	x	x	0

K0 = 0

		Q1, Q0			
		00	01	11	10
Q3, Q2	00	x	0	0	x
	01	x	0	0	x
	11	x	0	0	x
	10	x	0	0	x

Circuito do contador síncrono:

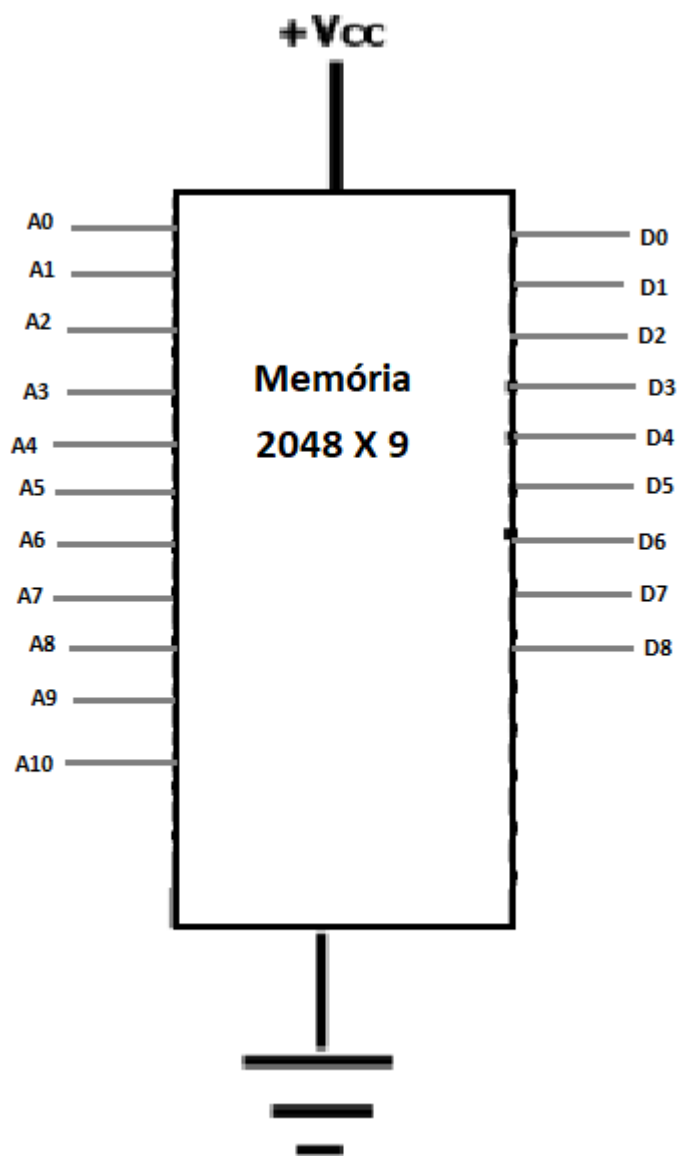


6. Defina as memórias estática e dinâmica e as diferencie quanto aos critérios de custo, desempenho, tamanho e componente.

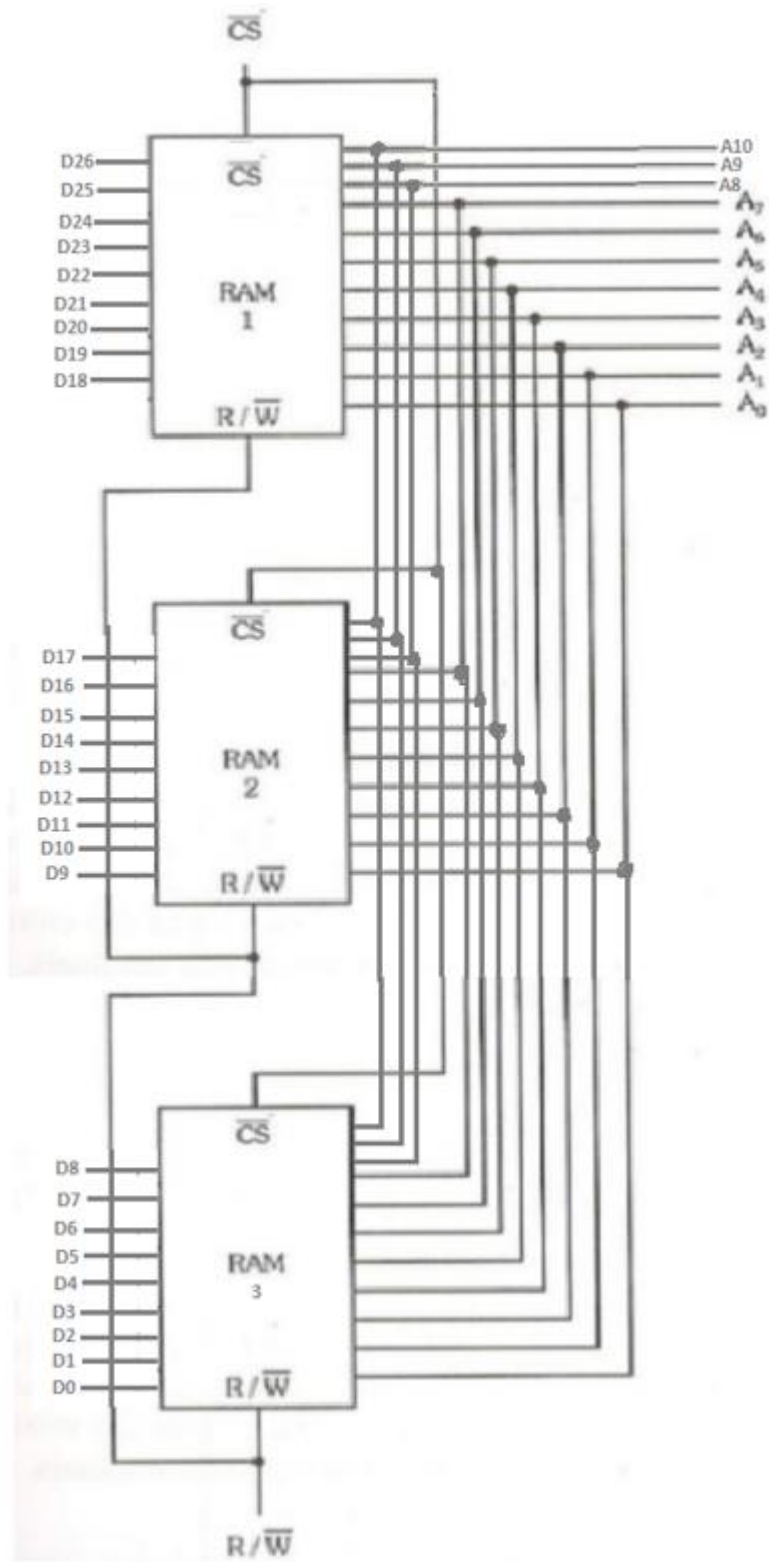
Memória Estática: Esse tipo de memória é formada por capacitores, resistores e, por serem extremamente voláteis necessitam de refreshs constantes para sempre manter determinada informação armazenada. Além disso, são memórias que são de difícil integração, pois apresentam pouca capacidade em muito espaço. Entretanto, SRAMs são usadas para memória cache mais eficiente e devido ao uso das SRAMs que usam oito, dez ou mais transistores para armazenar um único bit, os custos das memórias estáticas acabam sendo maiores se comparadas às memórias dinâmicas e conseqüentemente uma quantidade de componentes e um tamanho maior.

Memória Dinâmica: Esse tipo de memória, diferente da memória estática, só precisa de apenas um capacitor e de um transistor, assim é mais simples estruturalmente do que a memória estática, apresentando um menor custo e conseqüentemente um tamanho menor com uma quantidade de componentes inferior que a SRAM para cada célula de memória. Assim, a DRAM precisa ser atualizada periodicamente e por isso são mais baratas e mais lentas que as estáticas, sendo mais utilizadas para a memória de computadores pessoais e de trabalho.

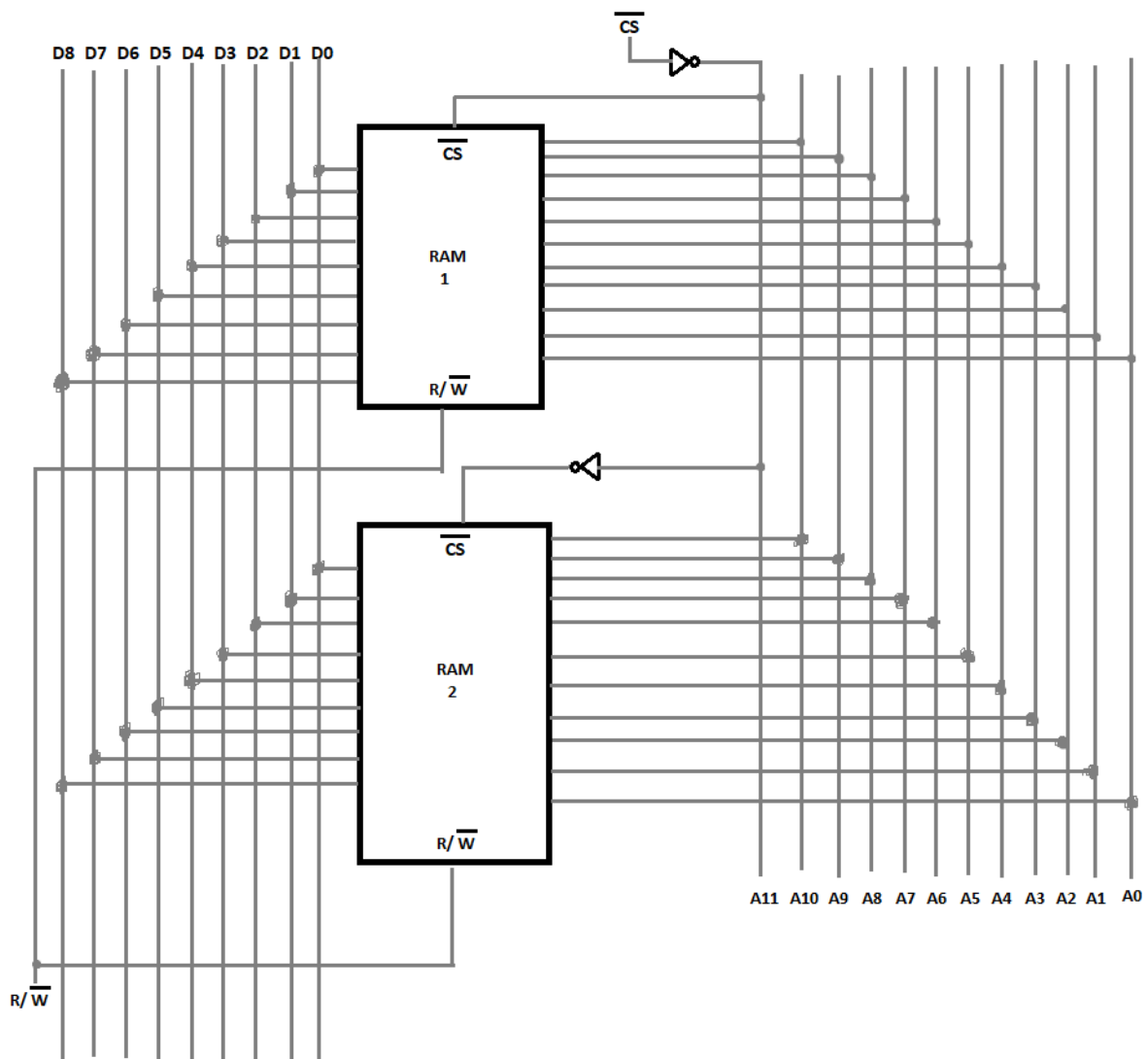
7. Esquema de memória 2048 x 9



7.a



7.b



REFERÊNCIAS BIBLIOGRÁFICAS

STREPHONSAYS: Diferença entre RAM estática e RAM dinâmica. Disponível em: <https://pt.strephonsays.com/static-ram-and-vs-dynamic-ram-11237>>. Acesso em 24 de Setembro de 2021.