



# Eletrônica Digital II

Aula A – Revisão Geral de Eletrônica Digital I

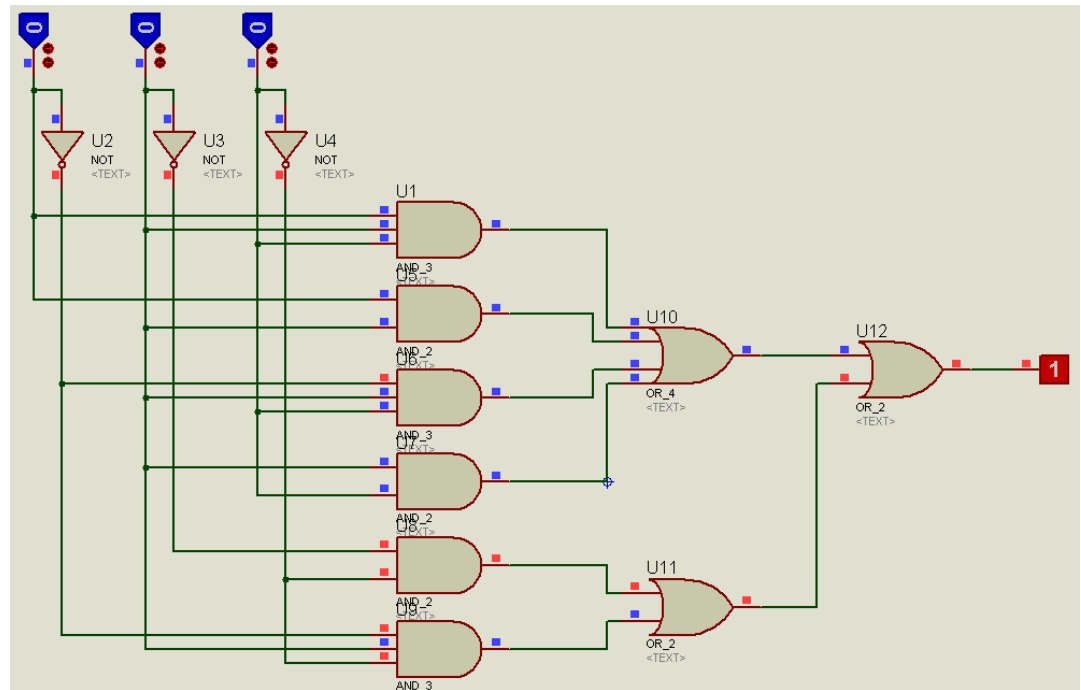
**Prof. MSc. Bruno de Oliveira Monteiro**  
**Engenheiro de Telecomunicações**

***Inatel***

# 1) Exercício - Monte o circuito abaixo no Proteus e preencha a tabela abaixo

- $S = ABC + AB + A'BC + BC + B'C' + A'BC'$

A	B	C	S
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1



## 2) Exercício - VHDL $S = ABC + AB + A'BC + BC + B'C' + A'BC'$

```
1  LIBRARY IEEE;
2  USE IEEE.std_logic_1164.ALL
3
4  ENTITY exemplo4 IS
5  PORT (
6      A,B,C : IN BIT;
7      S: OUT BIT;
8  );
9  END ENTITY exemplo4;
10
11 ARCHITECTURE logic OF exemplo4 IS
12     SIGNAL S1, S2, S3, S4, S5, S6 : BIT;
13 BEGIN
14
15     S1 <= A AND B AND C;
16     S2 <= A AND B;
17     S3 <= (NOT A) AND B AND C;
18     S4 <= B AND C;
19     S5 <= (NOT B) AND (NOT C);
20     S6 <= (NOT A) AND B AND (NOT C);
21     S <= S1 OR S2 OR S3 OR S4 OR S5 OR S6;
22 END ARCHITECTURE logic;
```

### 3) Exercício - Simplifique o circuito abaixo

- $S = ABC + AB + A'BC + BC + B'C' + A'BC'$

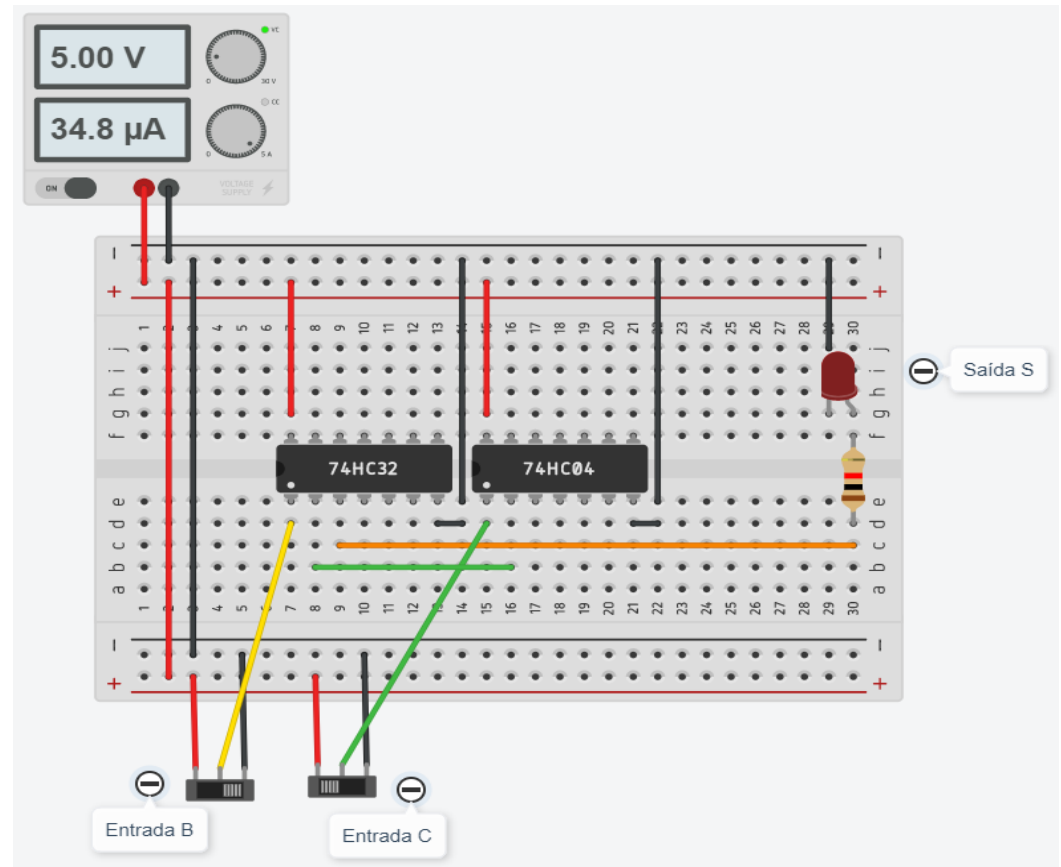
B C					
A		B'C'	B'C	BC	BC'
A'	1	0	1	1	
A	1	0	1	1	

$$S = B + C'$$

## 4) Exercício - Monte o circuito simplificado no Tinkercad e preencha a tabela abaixo:

- $S = ABC + AB + A'BC + BC + B'C' + A'BC'$

A	B	C	S
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	



# Mapa de Karnaugh- Simplificação

Obs: Uma das maneiras de se representar o Complemento de uma variável é utilizando apóstrofo (')

$$\overline{A} = A'$$

- 1)  $S = ABC' + A'B'C + ABC + A'BC + A'BC' = B + A'C$
- 2)  $S = ABC' + AB + ABC + AB' + A' + A'B = 1$
- 3)  $S = ABC + A'B'C' + ABC' + AB'C' + A'B'C = A'B' + AB + B'C'$
- 4)  $S = ABCD' + A'BC'D + A'BCD + B'D + C'D + B'CD' + A'BC'D' = C'D + A'D + B'C + A'BC' + ACD'$



# Bons Estudos

**Prof. MSc. Bruno de Oliveira Monteiro**  
**Engenheiro de Telecomunicações**

***Inatel***