E208 – Eletrônica Digital II 4º Período / 1º Semestre de 2021

**Professores:** Bruno de Oliveira Monteiro bruno@inatel.br

Monitores: Felipe Pereira Silveira felipepereira@gea.inatel.br

Carlos Daniel Borges Vilela Marques carlos.marques@gea.inatel.br

Gualter Machado Mesquita machadomgualter@gmail.com

Maíra Alves Chagas mairaalves@gec.inatel.br

Pedro Henrique Praxedes dos Reis pedro.reis@gea.inatel.br

Thalita Fortes Domingos thalita.fortes@gec.inatel.br

Maria Luiza Rosestolato Araújo maria.luiza@gec.inatel.br

Marcos Henrique Rodrigues Lopes marcos.lopes@gea.inatel.br

Thiago da Rocha Miguel thiago.miguel@gec.inatel.br

Aluno:	Matrícula:	Período:	_ Data:	_//
Assunto da semana: Registradores de I	Deslocamento			

## Relatório 4

#### Teoria

#### **Registradores**

Os flip-flops podem ser agrupados para formar circuitos isolados com uma aplicação específica e limitada, chamados de subsistemas sequenciais. Juntos, os subsistemas formam sistemas maiores, como o computador. Três subsistemas sequenciais fundamentais são: os registradores, os contadores e as memórias. Registrador é um subsistema sequencial constituído basicamente por flip-flops, e serve para a manipulação e armazenamento de dados.

Para nosso estudo, entende-se como dados a informação no formato binário (na forma de bits). O registrador possui quatro configurações diferentes, dadas pelo modo como os dados (bits) entram e como são transmitidos do registrador para outro circuito.

#### Registrador de Deslocamento (Shift Register)

Os registradores de deslocamento podem possuir uma combinação de entradas e saídas seriais e paralelas, incluindo as configurações entrada serial, saída paralela (SIPO) e entrada paralela, saída serial (PISO). Existem outras configurações possuindo ambas as entradas serial e paralela e outra com saídas serial e paralela.

Existem também registradores de deslocamento bi-direcional, os quais permitem que se varie a direção do deslocamento da informação. As entradas e saídas seriais de um registrador podem ser conectadas juntas, de modo a formar um registrador de deslocamento circular. Poderiam também ser desenvolvidos registradores de deslocamento multidimensionais, os quais podem realizar processamentos mais complexos.

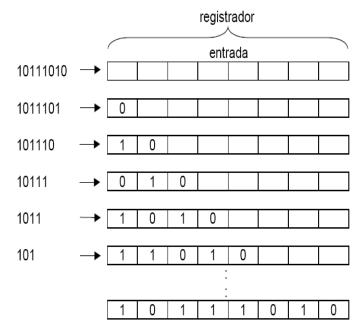
Os registradores são comumente usados para aplicações que necessitem da conversão entre interfaces seriais e paralelas, visto que muitos circuitos necessitam de entrada de dados de forma paralela, porém, as interfaces seriais são de mais fácil implementação. Outra função para o registrador é a implementação de uma barra de LEDs, bastante utilizada em circuitos que mostram percentual gradual de conclusão de alguma tarefa ou função (porcentagem de um carregador de baterias, por exemplo).

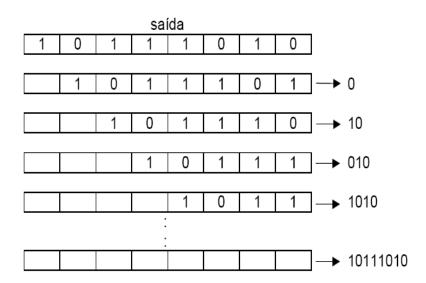
## Configurações Básicas

Modo Serial: os dados são recebidos e/ou transmitidos um bit por vez, em uma única linha; Modo Paralelo: mais de um bit que compõem os dados são recebidos e/ou transmitidos simultaneamente, em mais de uma linha.

De acordo com os modos de entrada e saída dos bits, os registradores podem ser classificados como:

# a. Registrador Série-Série (SISO)

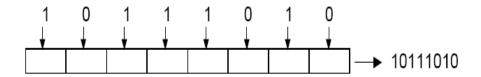




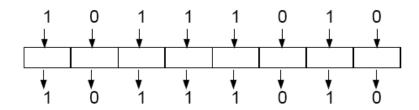
**b.** Registrador Série-Paralelo (**SIPO**)



c. Registrador Paralelo-Série (PISO)



d. Registrador Paralelo-Paralelo (PIPO)



O número de bits que um registrador pode armazenar é igual ao número de flip-flops que o compõe. Nas diferenças entre o modo serial e o modo paralelo podemos notar que o modo paralelo fornece simultaneamente a entrada e/ou saída dos bits, sendo mais rápido, porém exige mais linhas de entrada e/ou saída (mais circuitos ligados ao registrador). No modo serial os bits deslocam-se em sincronia, sendo mais lento porque no intervalo de tempo em que um bit é deslocado no modo paralelo pode ser deslocado mais de um bit, mas o serial exige somente um circuito ligado à entrada e/ou saída do registrador.

#### Exercício Teórico

**Questão 1.** Através do datasheet do CI 74194, analise seu funcionamento.

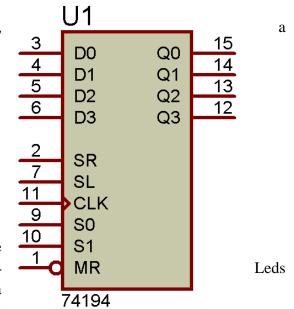
- **a.** Com qual Flip-Flop este componente pode ser implementado?
- **b.** Quais são seus pinos de entrada e saída de dados?
- c. Quantos e quais são as possíveis configurações desse CI?

- **d.** Qual a finalidade dos pinos S0 e S1?
- e. Qual a finalidade dos pinos SR e SL?
- **f.** Qual a finalidade dos pinos D0, D1, D2 e D3?
- **g.** Realizar a parte teórica da questão 4 em casa. Ou seja, parte de projetar.

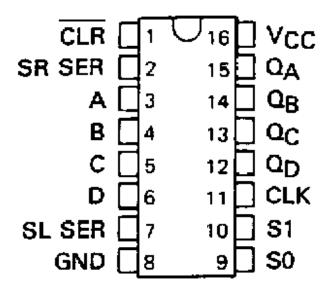
# Exercício de Simulação

**Questão 2.** Através do CI 74194, será possível a simulação do Registrador de Deslocamento. Faça a montagem no Proteus ISIS.

Implemente um circuito mostrador de porcentagem de bateria que apresente o status do carregamento em 4 (25% de bateria cada Led). A cada 25% de carga na bateria, o circuito mostrador recebe um pulso que



ascende um dos Leds. Ao final da carga, o circuito mostrador receberá um outro pulso, que fará os leds se apagarem um a um, simulando a descarga da bateria.



# **Function Table**

Inputs							Outputs						
Clear	Mode		Clock	Serial		Parallel			Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>	$Q_D$	
Cicai	S1	S0	CIOCK	Left	Right	Α	В	С	D	×Α	<b>∝</b> В	<b>~</b> C	<b>~</b> ∪
L	Χ	Χ	Χ	Х	Χ	Χ	Χ	Χ	Χ	L	L	L	L
Н	Χ	Χ	L	Χ	Χ	Χ	Χ	Χ	Χ	$Q_{A0}$	$Q_{B0}$	$Q_{C0}$	$Q_{D0}$
Н	Н	Н	1	Χ	Χ	a	b	С	d	a	b	С	d
Н	L	Н	1	Χ	Н	Χ	Χ	Χ	Χ	Н	$\mathbf{Q}_{An}$	$Q_{Bn}$	$Q_Cn$
Н	L	Н	1	Χ	L	Χ	Χ	Χ	Χ	L			$Q_Cn$
Н	Н	L	1	Н	Χ	Χ	Χ	Χ	Χ	$Q_{Bn}$		$Q_{Dn}$	Н
Н	Н	L	1	L	Χ	Χ	Χ	Χ	Χ	$Q_{Bn}$	$Q_Cn$	$Q_{Dn}$	L
Н	L	L	Χ	Χ	Χ	Χ	Χ	Χ	Χ	$Q_{A0}$	$\mathbf{Q}_{\mathrm{B0}}$	$Q_{C0}$	$Q_{D0}$

H = HIGH Level (steady state)

Questão 3. Realize a simulação de um registrador de deslocamento no software ISE.

# Código de VHDL

```
ENTITY registrador d is
    PORT( reset : in STD LOGIC;
           clk : in STD LOGIC;
            entrada : in STD LOGIC;
            Q0, Q1 : out STD LOGIC;
END registrador d;
ARCHITECTURE Behavioral OF registrador_d IS
signal reg 1: STD LOGIC;
signal reg 2: STD LOGIC;
BEGIN
   process(clk, reset)
BEGIN
    IF (reset = '1') THEN
       reg_1 <= '0';
       reg_2 <= '0';
    ELSIF rising_edge(clk) THEN
        reg_1 <= entrada;
        reg 2 <= reg 1;
    ELSIF falling edge(clk) THEN
        reg 1 <= reg 1;
        reg_2 <= reg_2;
    END IF;
    END PROCESS;
    Q0 <= reg_1;
    Q1 <= reg_2;
END Behavioral;
```

L = LOW Level (steady state)

X = Don't Care (any input, including transitions)

<sup>↑ =</sup> Transition from LOW-to-HIGH level

a, b, c, d = The level of steady state input at inputs A, B, C or D, respectively.

QAO, QBO, QCO, QDO = The level of QA, QB, QC, or QD, respectively, before the indicated steady state input conditions were established.

 $Q_{An}$ ,  $Q_{Bn}$ ,  $Q_{Cn}$ ,  $Q_{Dn}$  = The level of  $Q_{A}$ ,  $Q_{B}$ ,  $Q_{C}$ , respectively, before the most-recent  $\uparrow$  transition of the clock.

## Código de teste

```
reset <= 'l';
wait for 50 ns;
reset <= '0';
clk <= '0';
entrada <= '1';
wait for 50 ns;
clk <= '1';
wait for 50 ns;
clk <= '0';
wait for 50 ns;
entrada <= '0';
wait for 50 ns;
clk <= '1';
wait for 50 ns;
clk <= '0';
wait for 50 ns;
reset <= '1';
```

**Questão 4.** Construa e desenhe o projeto de um registrador de deslocamento de quatro saídas a partir de um flip-flop D (utilize o CI 7474) e simule-o no software Proteus ISIS 7.

- O circuito deve possuir somente uma entrada de CLOCK (ligar os CK de forma síncrona);
- A função a ser executada será somente a de deslocamento à esquerda, chame essa entrada de SL (shift left);
- O projeto deve conter uma entrada de MR (master reset) que quando acionada em nível lógico baixo "0" as saídas do circuito devem permanecer em nível lógico baixo;
- Dê os nomes às saídas do projeto, a contar do mais significativo respectivamente, Q3, Q2, Q1 e Q0.

Desenhe aqui todas as configurações:

### Itens que devem conter no quite:

- Um protoboard;
- Um CI 74194;