

INATEL - Instituto Nacional de Telecomunicações

E207 – Eletrônica Digital I

3º Período / 1º Semestre de 2021

Professores: Bruno de Oliveira Monteiro

bruno@inatel.br

Monitores: Felipe Pereira Silveira
Carlos Daniel Borges Vilela Marques
Gualter Machado Mesquita
Isabela Rezende Barbosa da Silva
Maíra Alves Chagas
Pedro Henrique Praxedes dos Reis
Thalita Fortes Domingos

felipecpereira@gea.inatel.br
carlos.marques@gea.inatel.br
machadomgualter@gmail.com
isabela.r@gec.inatel.br
mairaalves@gec.inatel.br
pedro.reis@gea.inatel.br
thalita.fortes@gec.inatel.br

Aluno: _____ **Matrícula:** _____ **Período:** ____ **Data:** ____ / ____ / ____

RELATÓRIO 7

SOMADOR E SUBTRATOR EM VHDL

EXERCÍCIOS

Questão 1. Implemente o circuito meio somador e confirme a operação através da tabela da verdade. Preencha a tabela da verdade, retire a expressão lógica das saídas S e Ts e, com base nas expressões, desenhe o esquema elétrico de cada saída.

Para simular os valores obtidos, monte o esquema no software ISE.

A	B	S	Ts
0	0		
0	1		
1	0		
1	1		

Questão 2. Agora, implemente um circuito subtrator e confirme a operação através da tabela da verdade. Preencha a tabela da verdade, retire a expressão lógica das saídas S e Ts e com base nas expressões desenhe o esquema elétrico de cada saída.

Para simular os valores obtidos, monte o esquema no software ISE

A	B	S	Ts
0	0		
0	1		
1	0		
1	1		

Questão 3. Projeto do hardware em VHDL:



Projete um somador completo de duas entradas, cada entrada deve possuir uma posição binária e incremente um pino de transporte de entrada (carry in).

Para as saídas serão necessários duas posições, uma que represente a posição inicial e outra que represente o transporte de saída (carry out).

Utilize exclusivamente as seguintes variáveis e monte a tabela da verdade nessa sequência:

- Somador de duas entradas: variáveis A e B.
- Transporte de entrada (carry in): variável C.
- Saídas: posição inicial e transporte de saída (carry out), respectivamente: variáveis S e T.

LEMBRETE: todo projeto deve conter a tabela da verdade, simplificação por **Mapa de Karnaugh** e o desenho do circuito elétrico. Depois de feito isso, simular o projeto no Proteus ISIS 7 e construir o hardware em VHDL no software ISE.