

Professores: Bruno de Oliveira Monteiro

bruno@inatel.br

Monitores: Felipe Pereira Silveira

felipepereira@gea.inatel.br

Carlos Daniel Borges Vilela Marques

carlos.marques@gea.inatel.br

Gualter Machado Mesquita

machadomgualter@gmail.com

Isabela Rezende Barbosa da Silva

isabela.r@gec.inatel.br

Maíra Alves Chagas

mairaalves@gec.inatel.br

Pedro Henrique Praxedes dos Reis

pedro.reis@gea.inatel.br

Thalita Fortes Domingos

thalita.fortes@gec.inatel.br

Aluno: _____ **Matrícula:** _____ **Período:** ____ **Data:** ____ / ____ / ____

RELATÓRIO 4

CODIFICADORES E DECODIFICADORES

Exercício Prático e Teórico

Atenção: Fazer em casa toda a parte teórica desenvolvendo os projetos, como a tabela verdade, tirar expressões, simplificá-las através do mapa de karnaugh e desenhar os circuitos utilizando apenas portas lógicas de duas entradas.

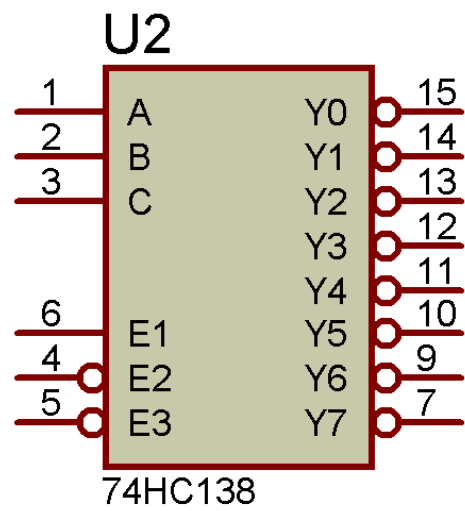
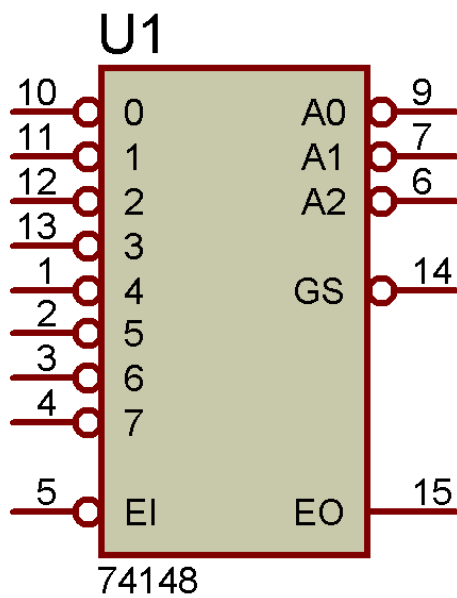
Questão 1. Você é um estagiário que trabalha para uma multinacional. Essa empresa possui uma sede que equivale ao tamanho do campus do Inatel.

Você desenvolveu uma rede de comunicação ponto a ponto e precisa implementá-la entre a produção e o laboratório de pesquisa e desenvolvimento, porém eles estão situados em extremos diferentes da fábrica. A multinacional está à beira do colapso financeiro e seu projeto é essencial para salvá-la, entretanto não há nem mesmo dinheiro suficiente para que o projeto seja desenvolvido, logo, gastos terão de ser cortados e você sabe que o maior gasto de seu projeto são os cabos que trafegam a informação na rede ponto a ponto. O protocolo desenvolvido utiliza oito cabos coaxiais, mas com a verba disponível só três fios podem ser adquiridos. Você terá que desenvolver um circuito utilizando codificadores e decodificadores para possibilitar os testes na rede.

A princípio e de forma sucinta, por exemplo, você deve acionar a entrada 3 do CI codificador 74148 e a informação vai propagar se pelo cabo coaxial até o CI decodificador 74HC138 e acionar a sua saída que corresponde a mesma entrada acionada no codificador, saída Y3.

Interligue as saídas da palavra binária do codificador com as entradas da palavra binária do decodificador para realizar os testes a partir de 3 cabos coaxial. Uma situação curiosa irá acontecer se você interliga-las diretamente, portanto faça o ajuste técnico para solucionar essa situação.

Complete o esquema abaixo para realizar a simulação no Software Proteus ISIS e a montagem no módulo.



Complete a tabela considerando o ajuste técnico realizado entre os CI's:

Palavra octal acionada (a ser codificada para binário). CI 74 148								Código binário nas saídas. CI 74 148			Código binário nas entradas. CI 74HC138			Palavra octal decodificada. CI 74HC138							
0	1	2	3	4	5	6	7	A2	A1	A0	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	X	X	X	X	X	X	0														
X	X	X	X	X	X	0	1														
X	X	X	X	X	0	1	1														
X	X	X	X	0	1	1	1														
X	X	X	0	1	1	1	1														
X	X	0	1	1	1	1	1														
X	0	1	1	1	1	1	1														
0	1	1	1	1	1	1	1														

- Utilizando os CI's 74148 e 74138 realize a simulação no Proteus e a montagem no modulo digital com as soluções encontradas.

Questão 2. Projete um decodificador 3:8, ou seja, 3 entradas para 8 saídas. O decodificador deve fornecer nível lógico alto na saída correspondente à combinação dos bits de entrada, ou seja, projete um decodificador BINÁRIO/OCTAL na entrada bits do código BCD 421e nas saídas são os bits do código decimal 76543210.

O decodificador deve ter os seguintes requisitos:

- Pino de habilitação (EN): Se o pino de habilitação estiver em nível lógico alto o circuito deve funcionar normalmente e em caso contrário, todas as saídas deverão estar em nível lógico baixo.

- Variáveis de entrada: As variáveis de entrada que controlam o acionamento das saídas são A, B e C, sendo C o bit mais significativo.

- Saídas: Y0, Y1, Y2, Y3, Y4, Y5, Y6 e Y7.

1. Monte a tabela da verdade e faça a simplificação.
2. Desenhe o circuito simplificado.
3. Simule no Proteus e monte no modulo digital.

Questão 3. Problema: Sistema de qualidade (Adaptado Enade 2014)

Um processo monitora três parâmetros de um sistema de controle de qualidade. Esses três parâmetros de qualidade são coletados por sensores (A, B, C) durante o processo produtivo e ao final desse processo o produto deve atingir, no mínimo um grau de 60% de qualidade para ser aprovado. Se caso o grau de qualidade ficar entre 30% e 59%, o produto deve ser registrado como retrabalho. Com um grau inferior a 30%, o produto é considerado reprovado.

Os parâmetros A,B e C influenciam diferentemente no grau final de qualidade: A = 30%, B = 30% e C = 40%. Dessa forma, como exemplo, caso um produto apresente os parâmetros A e B, terá qualidade de $30\%+30\%=60\%$, sendo considerado aprovado.

Para sinalizar a classificação do produto, existem 3 saídas que controlam 3 sinalizadores luminosos: vermelho = reprovado (X), amarelo = retrabalho (Y), verde = aprovado (Z). O bit “1” analisado pelo sensor sinaliza o grau de percentagem e o bit “0” sinaliza percentagem nula.

Considerando a situação anteriormente descrita, projete um circuito lógico com o menor número possível de portas lógicas de até 2 entradas, para determinar a aprovação, retrabalho ou reprovação do produto.

Para isso, faça:

- a) Descreva quais são as variáveis de entrada e variáveis de saída a partir da interpretação do texto.
- b) Monte a tabela da verdade do sistema a partir das variáveis de entrada e saída.
- c) Utilize a método que desejar, Álgebra de Boole ou Mapa de Karnaugh, para otimizar (simplificar) o(s) circuito(s) combinacional(is) a partir de portas lógicas de duas entradas.
- d) Desenhe o circuito final otimizado utilizando portas lógicas de duas entradas. Apresente a solução com a menor quantidade de portas lógicas.
- e) Simule o circuito otimizado no software Proteus.

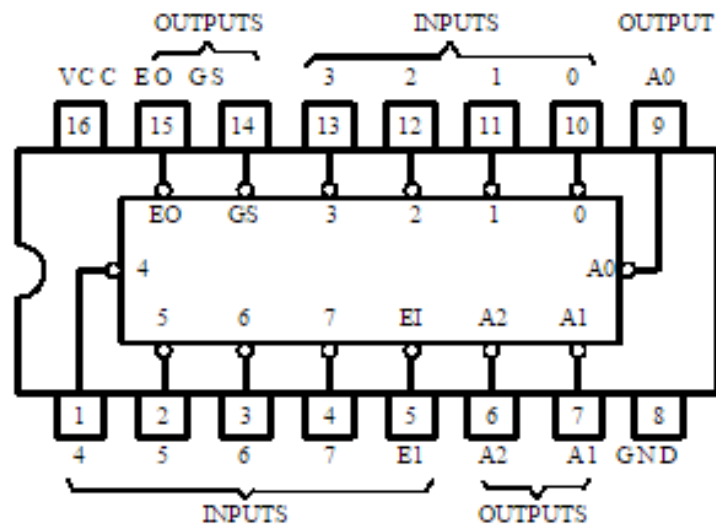
Tabelas verdade e Pinagem:

CI 74148

TRUTH TABLE

INPUTS									OUTPUTS				
EI	0	1	2	3	4	5	6	7	A2	A1	A0	GS	E0
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	L	H	L	H
L	X	X	X	X	X	L	H	H	L	H	L	L	H
L	X	X	X	X	L	H	H	H	L	H	H	L	H
L	X	X	X	L	H	H	H	H	H	L	L	L	H
L	X	X	L	H	H	H	H	H	H	L	H	L	H
L	X	L	H	H	H	H	H	H	H	H	L	L	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H

X: Don't Care



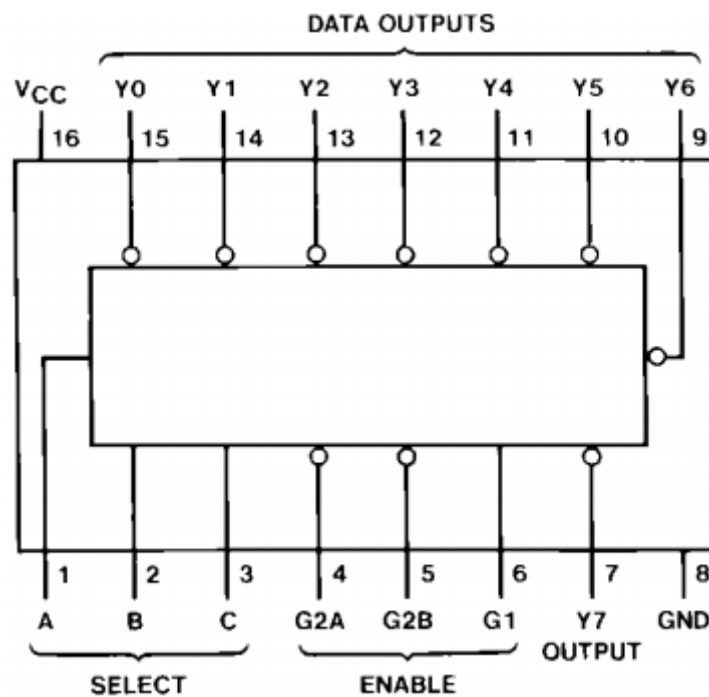
CI 74HC138

FUNCTION TABLE

INPUTS						OUTPUTS							
E2	E3	E1	A	B	C	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

Notes

1. H = HIGH voltage level
L = LOW voltage level
X = don't care



Itens que devem conter no kit:

- Um protoboard;
- Um CI 74148;
- Um CI 74138.
- Um CI 7404.