

Professores: Bruno de Oliveira Monteiro

bruno@inatel.br

Monitores: Felipe Pereira Silveira
 Carlos Daniel Borges Vilela Marques
 Gualter Machado Mesquita
 Maíra Alves Chagas
 Pedro Henrique Praxedes dos Reis
 Thalita Fortes Domingos
 Maria Luiza Rosestolato Araújo
 Marcos Henrique Rodrigues Lopes
 Thiago da Rocha Miguel

felipepereira@gea.inatel.br
 carlos.marques@gea.inatel.br
 machadomgualter@gmail.com
 mairaalves@gec.inatel.br
 pedro.reis@gea.inatel.br
 thalita.fortes@gec.inatel.br
 maria.luiza@gec.inatel.br
 marcos.lopes@gea.inatel.br
 thiago.miguel@gec.inatel.br

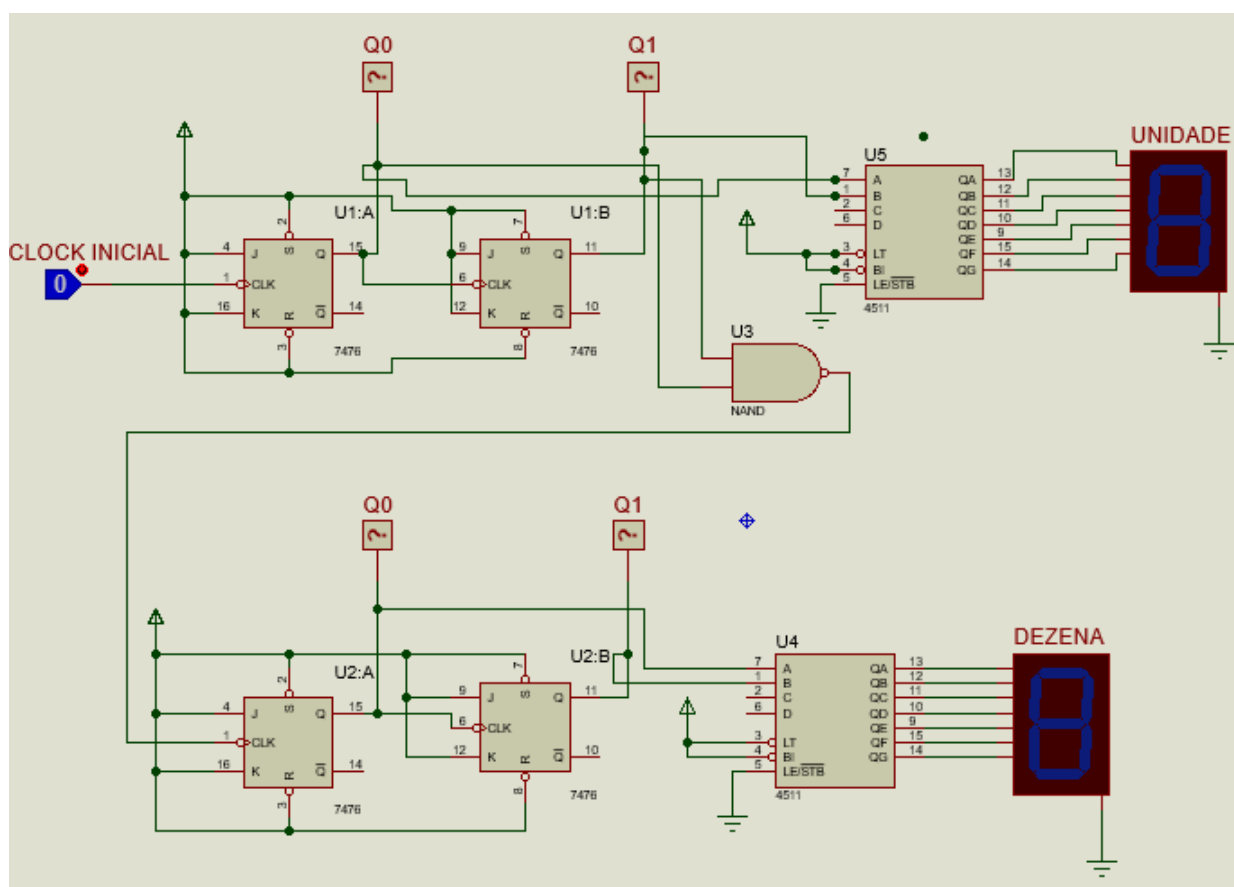
Aluno: _____ **Matrícula:** _____ **Período:** _____ **Data:** ____/____/____

Assunto da semana: Contadores Assíncronos II

Relatório 6

Contadores Assíncronos

Questão 1. O circuito abaixo foi projetado e montado no software ISIS Proteus. Esse circuito faz a contagem de unidades e dezenas de um sistema (0 a 33) sendo que as dezenas são contadas somente quando um ciclo de unidades finaliza. Agora é sua vez de montar esse contador de unidades e dezenas no software e simular seu funcionamento



Obs: O display de 7 segmentos utilizado nesse exercício pode ser encontrado na Categoria Optoeletronics, ou pesquisando por 7SEG-COM-CAT-BLUE.

Com base na simulação responda as perguntas:

a. Preencha a tabela abaixo:

Dezena		Unidade		Display
Q1	Q0	Q1	Q0	

b. Qual a função da porta NAND entre a contagem de unidades e a contagem de dezenas?

c. Porque ocorre essa falha na contagem? E o que pode ser feito para corrigir esse erro?
Obs.: O erro está presente nas linhas beges.

d. Qual a função do CI 4511 em ambos os circuitos?

e. Esse display é cátodo ou ânodo comum? Justifique.

- f.** Explique o porquê de os pinos de Reset e Set estarem ligados ao VCC.
- g.** Agora, modifique o circuito para que a contagem de dezenas seja feita de 0 a 99. Anote abaixo o que foi necessário implementar no circuito.

Questão 2. Realize a simulação de um contador decrescente de 15_{10} a 0_{10} nos software ISE.

a) Complete o código, inserindo:

- Na entidade as entradas Clock e Reset, e a saída Output do tipo INTEGER e defina a faixa de valores;
- Um sinal do tipo INTEGER chamado “temp”;
- Na condição de o Reset estar em nível lógico alto, a contagem deve reiniciar;
- Em caso de Transição de subida, o seu sinal chamado “temp” ser decrementado em uma unidade, antes de a saída receber o sinal.

Código de VHDL

```
ENTITY Contador is
  PORT (
    Clock : IN BOOLEAN;
    Reset  : IN BOOLEAN;
    Output : OUT INTEGER;
  );
END Contador;

ARCHITECTURE Behavioral OF Contador IS

BEGIN
  process (Clock, Reset)
  BEGIN
    IF Reset = '1' THEN
      temp <= 15;
    ELSIF rising_edge(Clock) THEN
      temp <= temp - 1;
      Output <= temp;
    END IF;
  END PROCESS;
END Behavioral;
```

b) Crie o código para testar o contador de 15 a 0.

Proposto:

Questão 3. Realize a simulação do contador no software ISE alterando o código da questão anterior.

- a) Projete um contador que inicie a contagem em 10 e termine em 5.
- b) Projete o mesmo contador para que opere na transição de descida.