



# Eletrônica Digital II

## Capítulo I Família de Circuitos Lógicos

Aula B – Família de Circuitos Lógicos

**Prof. MSc. Bruno de Oliveira Monteiro**  
**Engenheiro de Telecomunicações**

***Inatel***

# Famílias Lógicas

As famílias lógicas utilizadas atualmente em Eletrônica Digital são a **TTL** (***T**ransistor-**T**ransistor **L**ogic*) e a **CMOS** (***C**omplementary **M**etal **O**xide **S**emiconductor*).

Os principais parâmetros que caracterizam as famílias lógicas são:

- Níveis de Tensão e Corrente
- Fan-Out
- Tempo de Atraso de Propagação
- Imunidade ao Ruído

# Famílias Lógicas

## Níveis de Tensão e Corrente

O nível lógico “0” não corresponde, necessariamente, a 0 [V] mas sim a uma faixa de tensão de pequeno valor, abaixo de um valor máximo especificado. Já o nível lógico “1” representa a existência de uma tensão, mas que não necessita ser, necessariamente um valor específico, mas sim uma faixa de tensões entre um valor mínimo e um valor máximo especificados. Os valores de tensão que caracterizam os níveis lógicos “0” e “1” dependem da família lógica utilizada.

# Famílias Lógicas

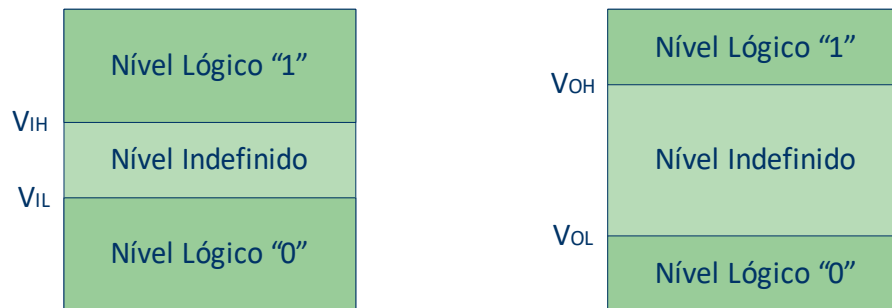
## Níveis de Tensão e Corrente

A terminologia padrão empregada pelos principais fabricante de circuito integrados é definida a seguir:

- $V_{IL}$  (***Low-level Input Voltage***): Valor de tensão máxima que garante o nível lógico “0” na entrada.
- $V_{OL}$  (***Low-level Output Voltage***): Valor de tensão máxima que garante o nível lógico “0” na saída.
- $V_{IH}$  (***High-level Input Voltage***) Valor de tensão mínima que garante o nível lógico “1” na entrada.
- $V_{OH}$  (***High-level Output Voltage***) Valor de tensão mínima que garante o nível lógico “1” na saída.

# Famílias Lógicas

## Níveis de Tensão e Corrente



Na região compreendida entre  $V_{IL}$  ( $V_{OL}$ ) e  $V_{IH}$  ( $V_{OH}$ ) o nível lógico é indefinido. Para que haja compatibilidade com segurança entre entrada e saída do bloco lógico, devemos ter:

$$V_{OL} < V_{IL} \quad \text{e} \quad V_{OH} > V_{IH}$$

# Famílias Lógicas

## Imunidade ao Ruído:

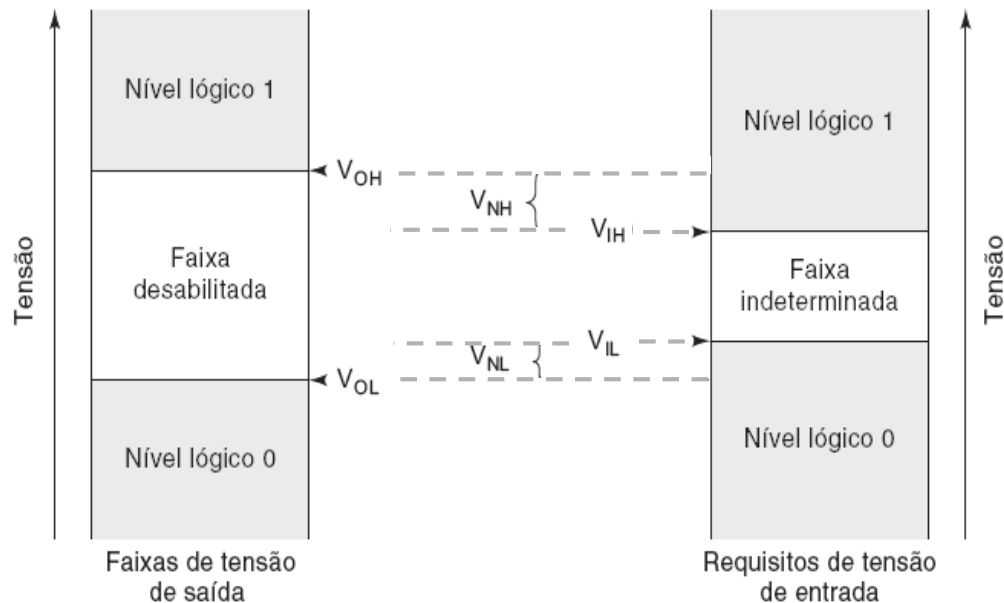
Campos elétricos e magnéticos parasitas podem induzir tensões nos fios que fazem as conexões entre blocos lógicos, gerando sinais espúrios indesejáveis chamados **ruído**. O **ruído** pode fazer com que a tensão na entrada de um circuito lógico caia abaixo de  $V_{IH}$  ou aumente além de  $V_{IL}$ .

A **Imunidade ao Ruído** de bloco lógico se refere à capacidade que o mesmo tem de tolerar o ruído sem provocar alterações espúrias no nível lógico de saída.

A **Imunidade ao Ruído** de um bloco lógico pode ser avaliada através da sua **Margem de Ruído**.

# Famílias Lógicas

## Margem de Ruído:



$$V_{NH} = V_{OH} - V_{IH}$$

Margem de ruído para o estado alto

$$V_{NL} = V_{IL} - V_{OL}$$

Margem de ruído para o estado baixo

# Famílias Lógicas

## Margem de Ruído:

CI TTL DM7404		
Parâmetro	Valor	Unidade
$V_{OH}$	2,4	V
$V_{OL}$	0,4	V
$V_{IH}$	2,0	V
$V_{IL}$	0,8	V

$$V_{NH} = V_{OH} - V_{IH} = 2,4 - 2,0 = 0,4 \text{ V}$$

$$V_{NL} = V_{IL} - V_{OL} = 0,8 - 0,4 = 0,4 \text{ V}$$



# Famílias Lógicas

## Níveis de Corrente

Outro parâmetro importante é a corrente que será consumida ou que deve ser fornecida quando blocos lógicos são conectados entre si.

- $I_{IL}$  (**Low-level Input Current**): Valor de corrente máxima no terminal de entrada, no sentido bloco para o terminal, quando a ele for aplicado o nível lógico “0”.
- $I_{OL}$  (**Low-level Output Current**): Valor de corrente máxima que a saída do bloco pode receber quando estiver no nível lógico “0”.
- $I_{IH}$  (**High-level Input Current**): Valor de corrente máxima consumida pelo terminal de entrada do bloco quando a ele for aplicado o nível lógico “1”.
- $I_{OH}$  (**High-level Output Current**): Valor de corrente máxima que a saída do bloco pode fornecer quando estiver no nível lógico “1”.

# Famílias Lógicas

## Fan-Out

Fan-Out (Fator de Acionamento de Carga) é definido como o número máximo de entradas lógicas que uma saída pode acionar com segurança.

O Fan-Out está diretamente relacionado com as correntes máximas de saída e de entrada dos blocos lógicos, podendo ser determinado no nível lógico “0” e no nível lógico “1”:

$$\text{Fan - Out}_{(\text{nível } 0)} = \frac{I_{OL}}{I_{IL}}$$

$$\text{Fan - Out}_{(\text{nível } 1)} = \frac{I_{OH}}{I_{IH}}$$

# Famílias Lógicas

## Exemplo:

Determinar o Fan-Out para o circuito integrado TTL 7400 cujos parâmetros de correntes máximas são fornecidos na tabela a seguir:

CI TTL DM7404		
Parâmetro	Valor Máximo	Unidade
$I_{OL}$	16	mA
$I_{IL}$	1,6	mA
$I_{OH}$	400	$\mu A$
$I_{IH}$	40	$\mu A$

$$\text{Fan-Out}_{(\text{nível } 0)} = \frac{I_{OL}}{I_{IL}} = \frac{16}{1,6} = 10$$

$$\text{Fan-Out}_{(\text{nível } 1)} = \frac{I_{OH}}{I_{IH}} = \frac{400}{40} = 10$$

# Famílias Lógicas

## Tempo de Atraso de Propagação:

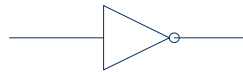
O tempo de atraso de propagação é definido como sendo o tempo que um bloco lógico leva para mudar de estado, ou seja, é o tempo que um bloco lógico leva para responder.

O tempo de atraso para passar do estado lógico “1” para o estado lógico “0” é denominado  $t_{PHL}$  (High to Low) e do estado lógico “0” para o estado lógico “1” de  $t_{PLH}$  (Low to High).

O Tempo de Atraso de Propagação está diretamente relacionado com a velocidade de trabalho do bloco lógico e será bastante significativo em altas frequências, (chaveamento rápido).

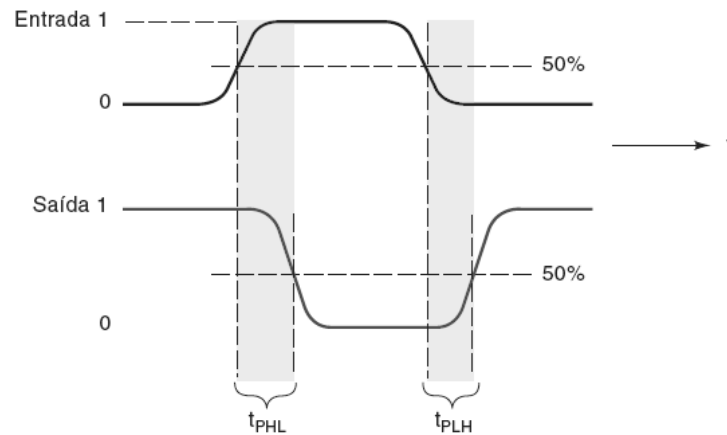
# Famílias Lógicas

## Tempo de Atraso de Propagação:



Inversor

CI TTL DM7404		
Parâmetro	Valor	Unidade
$t_{PLH} \text{ (max)}$	22	ns
$t_{PHL} \text{ (mim)}$	15	ns



O Tempo de Atraso de Propagação é medido entre os pontos que representam 50% nas transições de entrada e saída

# Exercício

- Uma equipe de desenvolvedores precisam montar um projeto capaz de atuar em uma taxa de transmissão de um feixe STM-4, que corresponde a uma taxa de 622Mbps. É possível trabalhar com um CI onde o  $T_{phl} = T_{plh} = 5\text{ns}$ ? Justifique:

## Resposta:

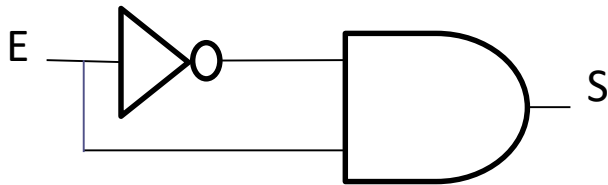
*Para uma taxa de 622Mbps, o tempo de bit é de  $1/622 \cdot 10^6 = 1,6\text{ns}$*

*Desta forma, o tempo que o CI gasta para passar de um estado para o outro é maior que o tempo do próprio bit.*

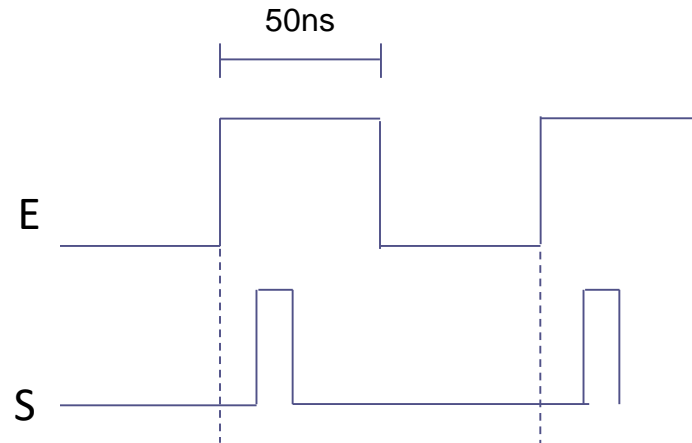
*Com isso, não é possível trabalhar com esse CI.*

# Exercício

- A partir da forma de onda aplicada à entrada E, determine a forma de onda de saída, sabendo que as portas pertencem à versão TTL Standard, com um tempo de propagação de 10ns.



Resposta:



15<sub>min</sub>



Coffee Break



# Famílias Lógicas

## Potência Dissipada

A quantidade de potência de que um CI necessita é determinada pela corrente  $I_{CC}$  (TTL) que ele consome da fonte de alimentação  $V_{CC}$  (TTL), e a potência real é o produto  $I_{CC} \times V_{CC}$ . Para muitos CIs, a corrente consumida da fonte varia conforme o estado lógico dos circuitos no chip, sendo representada por  $I_{CC_H}$  e  $I_{CC_L}$ .

$$I_{CC(\text{méd})} = (I_{CC_H} + I_{CC_L}) / 2$$

Consumo médio de potência  $P_{D(\text{méd})}$

$$P_{D(\text{méd})} = I_{CC(\text{méd})} \cdot V_{CC}$$

# Famílias Lógicas

**Características Gerais:** Os valores apresentados a seguir foram obtidos em manuais para uma tensão de alimentação de 5 V a 25°C. As especificações da série 74XX garantem o funcionamento com 5% de tolerância numa faixa de temperatura de 0°C a 70°C. Já a série 54XX, a tolerância é de 10% numa faixa de temperatura de -55°C a 125°C.

Os principais parâmetros fornecidos pelos manuais são:

1. Alimentação ( $V_{cc}$ ): Para todos os blocos da família TTL a alimentação é de 5 V. Para a série 74 (5%) pode variar entre os limites 4,75 V a 5,25 V. Já para a série 54 (10% - especificação militar) deve ficar entre os limites de 4,5 V a 5,5 V.

# Família TTL

## 2. Níveis de entrada e saída:

TTL <i>Standard</i>		
Parâmetros	Valores	Unidade
$V_{IH}$	0,8	V
$V_{OL}$	0,4	V
$V_{IL}$	2,0	V
$V_{OH}$	2,4	V
$I_{OL}$	16	mA
$I_{IL}$	1,6	mA
$I_{OH}$	400	$\mu A$
$I_{IH}$	40	$\mu A$

# Família TTL

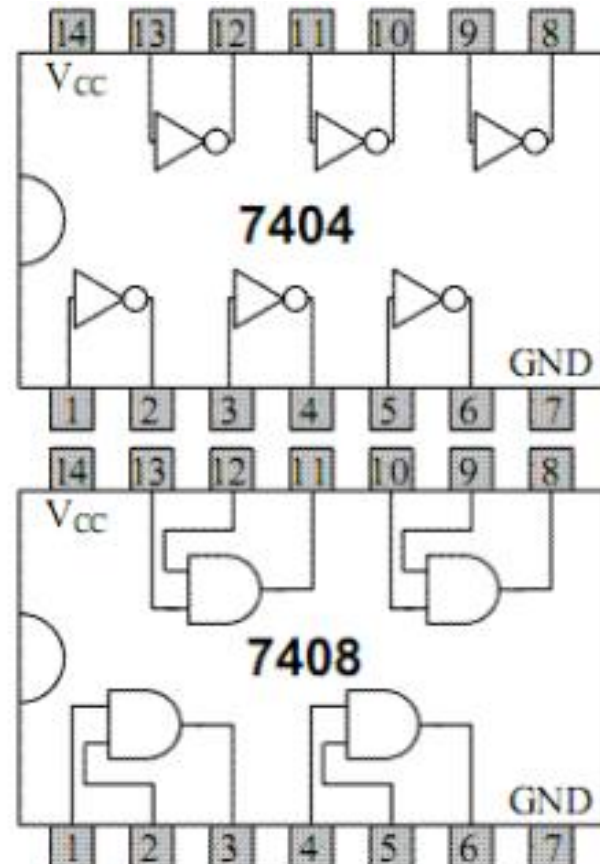
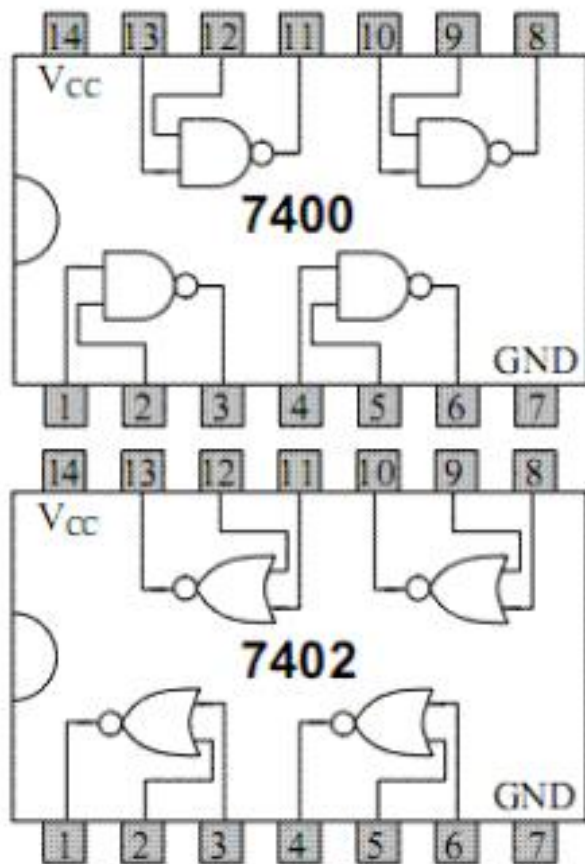
3. Fan-Out: Na versão padrão o Fan-out é igual a 10, como já calculado anteriormente, o que significa que podemos ligar no máximo 10 blocos TTL *Standard* à saída de outro bloco TTL *standard*.
4. Tempo de atraso de propagação: Varia conforme a versão utilizada, ficando em média em torno de 10 ns.
5. Imunidade ao ruído: Para a família TTL a imunidade ao ruído ( $V_N$ ) é da ordem de 0,4 V.
6. Potência dissipada: O consumo médio de potência para a família TTL é da ordem de 10 mW por porta *standard*.

# Família TTL

## Versões dos Circuitos TTL:

Versão	Série	$t_p$	Consumo	Clock	Observação
<i>Standard</i>	54/74	10 ns	10 mW	35 MHz	Comum
<i>Low power</i>	54L/74L	33 ns	1 mW	3 MHz	Baixíssimo Consumo
<i>High speed</i>	54H/74H	6 ns	22 mW	50 MHz	Alta Velocidade
<i>Schottky</i>	54S/74S	3 ns	19 mW	125 MHz	Altíssima Velocidade
<i>Advanced Schottky</i>	54AS/74AS	1,5 ns	8,5 mW	200 MHz	Altíssima Velocidade e Baixo Consumo
<i>Low power Schottky</i>	54LS/74LS	10 ns	2 mW	45 MHz	Baixíssimo Consumo
<i>Advanced Low power Schottky</i>	54ALS/74ALS	4 ns	1 mW	70 MHz	Altíssima Velocidade e Baixíssimo Consumo

# Família TTL



# Exercícios

- Monte uma tabela comparando qualquer CI das séries 74/54 das versões:

*Low Power (L) / High Speed (H);*

*Ex: 74**L**00 e 74**H**00 e 74**AS**00*

Série/Versão	Tensão de Alimentação	Potência Dissipada	Margem de Imunidade ao Ruído	Tempo de Atraso de Propagação	Fan-Out



# Bons Estudos

**Prof. MSc. Bruno de Oliveira Monteiro**  
**Engenheiro de Telecomunicações**

***Inatel***