

Professores: Bruno de Oliveira Monteiro

bruno@inatel.br

Monitores: Felipe Pereira Silveira
Carlos Daniel Borges Vilela Marques
Gualter Machado Mesquita
Maíra Alves Chagas
Pedro Henrique Praxedes dos Reis
Thalita Fortes Domingos
Maria Luiza Rosestolato Araújo
Marcos Henrique Rodrigues Lopes
Thiago da Rocha Miguelfelipepereira@gea.inatel.br
carlos.marques@gea.inatel.br
machadomgualter@gmail.com
mairaalves@gec.inatel.br
pedro.reis@gea.inatel.br
thalita.fortes@gec.inatel.br
maria.luiza@gec.inatel.br
marcos.lopes@gea.inatel.br
thiago.miguel@gec.inatel.br**Aluno:** _____ **Matrícula:** _____ **Período:** ____ **Data:** ____/____/____**Assunto da semana:** Contadores Síncronos**Relatório 7****Teoria****Contadores Síncronos**

São caracterizados por seus flip-flops funcionarem de maneira síncrona, tendo suas entradas clocks curto-circuitadas, ou seja, o clock entra em todos os flip-flops simultaneamente, fazendo todos atuarem de forma sincronizada.

Para que hajam mudanças de estado, devemos então estudar o comportamento das entradas J e K dos vários flip-flops, para que tenhamos nas saídas, as sequências desejadas.

Para estudarmos os contadores síncronos devemos sempre escrever a tabela-verdade, estudando quais devem ser as entradas J e K dos vários flip-flops, para que esses assumam os estados seguintes. Para isso, devemos lembrar sempre da tabela da verdade do flip-flop JK:

J	K	Qf
0	0	Qa
0	1	0
1	0	1
1	1	\overline{Qa}

Utilizando esta tabela, construímos outra relacionando os estados de saída e as entradas J e K: **(esta tabela será utilizada em todos os projetos de contadores síncronos).**

Qa	Qf	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Qa = é o estado da saída antes da transição.

Qf = é o estado da saída depois da transição.

Questão 1. Utilizando o CI 7476 (flip flop JK), projete e simule no **módulo digital** e no **Proteus ISIS** um contador síncrono que inicialmente deve contar o 1₁₀ com a sequência:

Obs: Todas as atividades que solicitarem montagem no módulo digital devem ser realizadas no TinkerCad enquanto as aulas não retornarem de forma presencial.

- ### Tabela de contagem

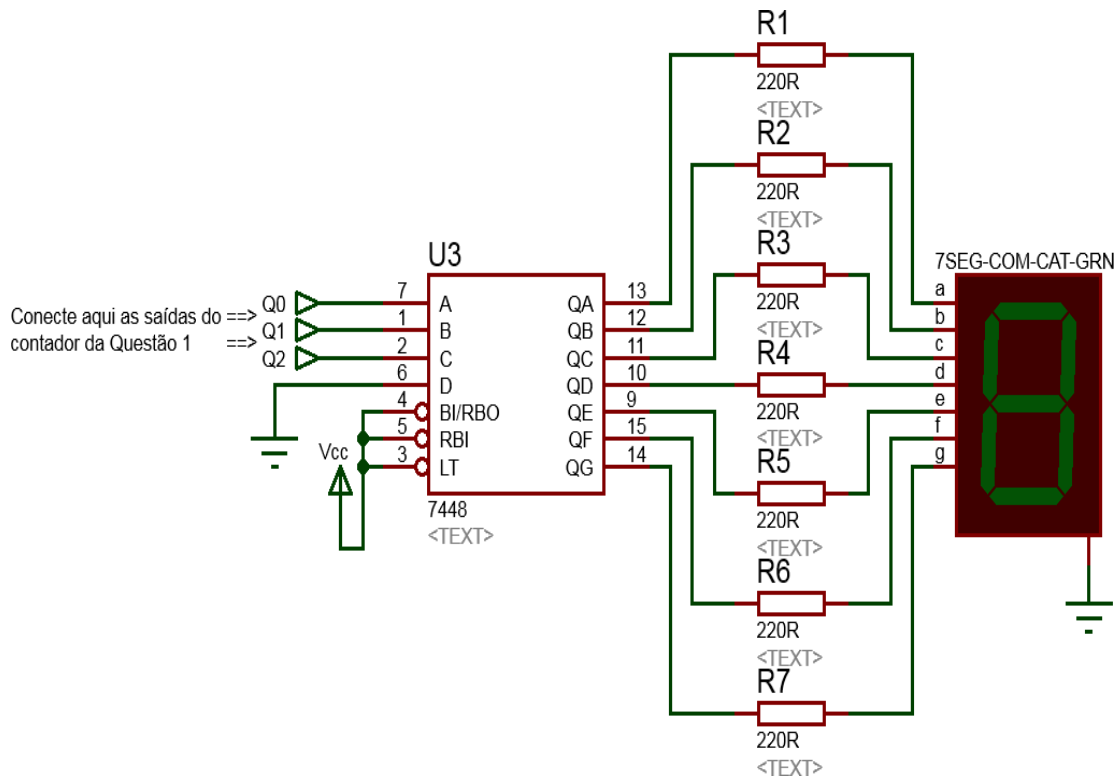
[illegible]

Questão 2. Com base no exercício anterior:

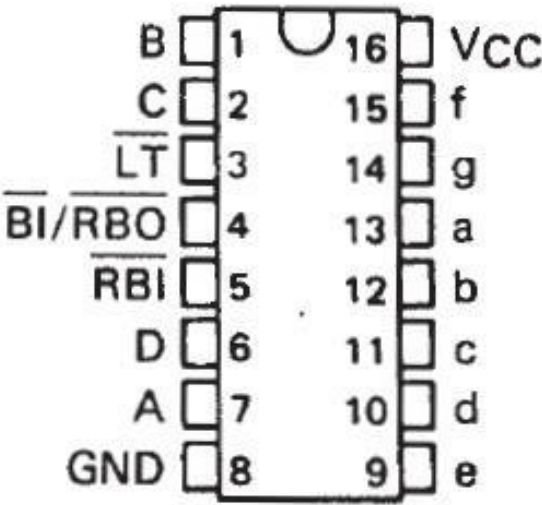
a. Faça a conexão entre os pinos do CI 7448 e com o contador projetado na **Questão 1** para que a contagem seja mostrada no display de sete segmentos.

b. Determine o valor aproximado para os resistores no circuito sendo que o LED possui $V_d = 1,2\text{ V}$ e $I_d = 20\text{ mA}$. Ilustre um ramo do circuito que deve conter um LED e um resistor, isso facilita a visualização para o cálculo.

OBS: considerar a tensão V_{OH} na saída do CI 7448 como 5 Volts.

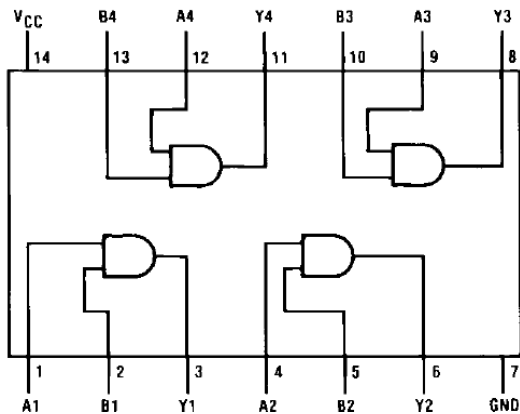


SN74LS47, SN74LS48 . . . D OR N PACKAGE
(TOP VIEW)



CI 7408

Connection Diagram



Function Table

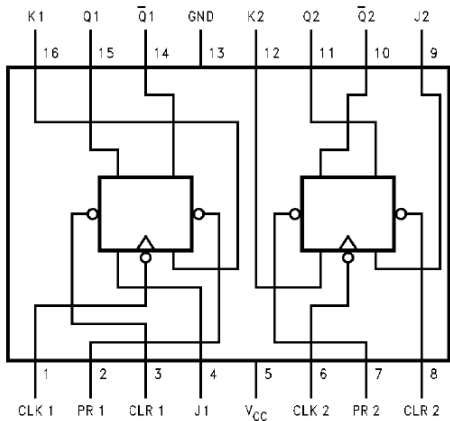
$Y = AB$

Inputs		Output
A	B	Y
L	L	L
L	H	L
H	L	L
H	H	H

H = HIGH Logic Level
L = LOW Logic Level

CI 7476

Connection Diagram



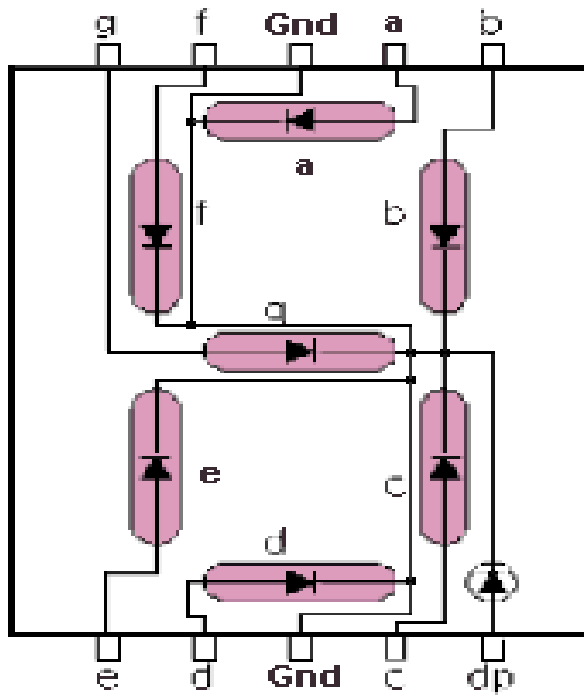
Function Table

Inputs					Outputs	
PR	CLR	CLK	J	K	Q	Q̄
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H	H
H	H	⌋	L	L	Q ₀	Q̄ ₀
H	H	⌋	H	L	H	L
H	H	⌋	L	H	L	H
H	H	⌋	H	H	Toggle	

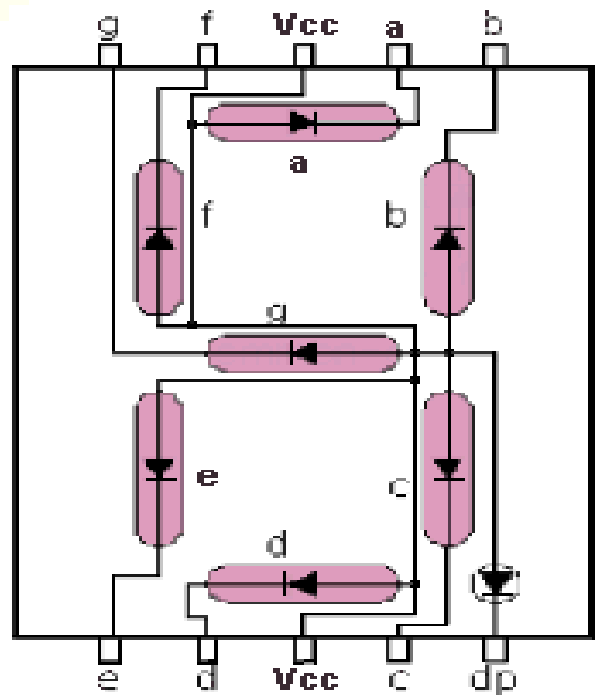
H = HIGH Logic Level
L = LOW Logic Level
X = Either LOW or HIGH Logic Level
⌋ = Positive pulse data. The J and K inputs must be held constant while the clock is HIGH. Data is transferred to the outputs on the falling edge of the clock pulse.
Q₀ = The output logic level before the indicated input conditions were established.
Toggle = Each output changes to the complement of its previous level on each complete active HIGH level clock pulse.
Note 1: This configuration is nonstable; that is, it will not persist when the preset and/or clear inputs return to their inactive (HIGH) level.

Display de Sete Segmentos (catodo comum e anodo comum)

Common Cathode



Common Anode



Itens que devem conter no quite:

- Um protoboard;
- Um CI 7448;
- Dois CI 7476;
- Um CI 7408;
- Sete resistores de 220R;
- Um display de sete segmentos catodo comum.