

Bài 1:

Giả sử có một chuỗi truy xuất bộ nhớ có chiều dài p với n số hiệu trang khác nhau xuất hiện trong chuỗi. Giả sử hệ thống sử dụng m khung trang (khởi động trống). Với một thuật toán thay thế trang bất kỳ: Cho biết số lượng tối thiểu các lỗi trang xảy ra. Cho biết số lượng tối đa các lỗi trang xảy ra.

Trả lời: Nếu chuỗi truy xuất bộ nhớ có chiều dài là p , nghĩa là có p trang. Mà các trang có số hiệu khác nhau, nghĩa là chúng không trùng nhau. Nếu chúng không trùng nhau thì khi kiểm tra trong khung sẽ không có mặt số hiệu trang đang xét, nên xuất hiện lỗi. Và cứ thế có p lỗi trang

Bài 2:

Một máy tính 32 bit địa chỉ, sử dụng một bảng trang nhị cấp. Địa chỉ ảo được phân bổ như sau: 9 bit dành cho bảng trang cấp 1, 11 bit dành cho bảng trang cấp 2, và cho offset.

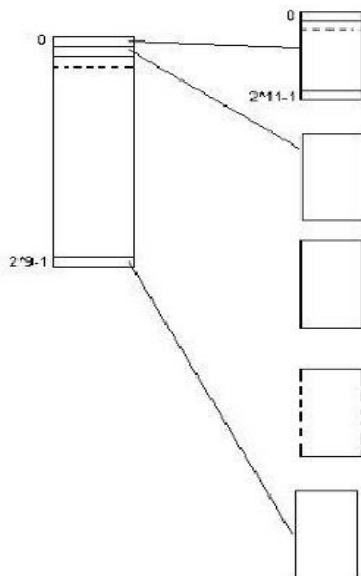
- Kích thước trang trong hệ thống: Địa chỉ ảo được phân bổ với

9 bit cho bảng trang cấp 1 và 11 bit dành cho bảng trang cấp 2, như vậy số bit còn lại để biểu diễn offset là $32 - 9 - 11 = 12$ bit

=> kích thước một trang sẽ là 2^{12} byte. (4 kb)

- Số trang của địa chỉ ảo: Với 9 bit dành cho bảng trang cấp 1, ta sẽ có 2^9

mục trong bảng trang cấp 1, mỗi mục này chứa số hiệu của một bảng trang cấp 2. Với 11 bit dành cho bảng trang cấp 2, ta sẽ có 2^{11} mục trong mỗi bảng trang. Như vậy, số trang của địa chỉ ảo sẽ là $2^9 \cdot 2^{11} = 2^{20}$ trang.



Bài 3:

Giả sử địa chỉ ảo 32 bit được phân tách thành 4 trường a, b, c, d. Ba trường đầu tiên được dùng cho bảng trang tam cấp, trường thứ 4 dùng cho offset. Giả sử mỗi trường biểu diễn bởi số bit tương ứng là x, y, z, t thỏa mãn điều kiện $x + y + z + t = 32$

→ Số lượng trang nhớ: $2^{(x+y+z)}$ hoặc $2^{(32-t)}$

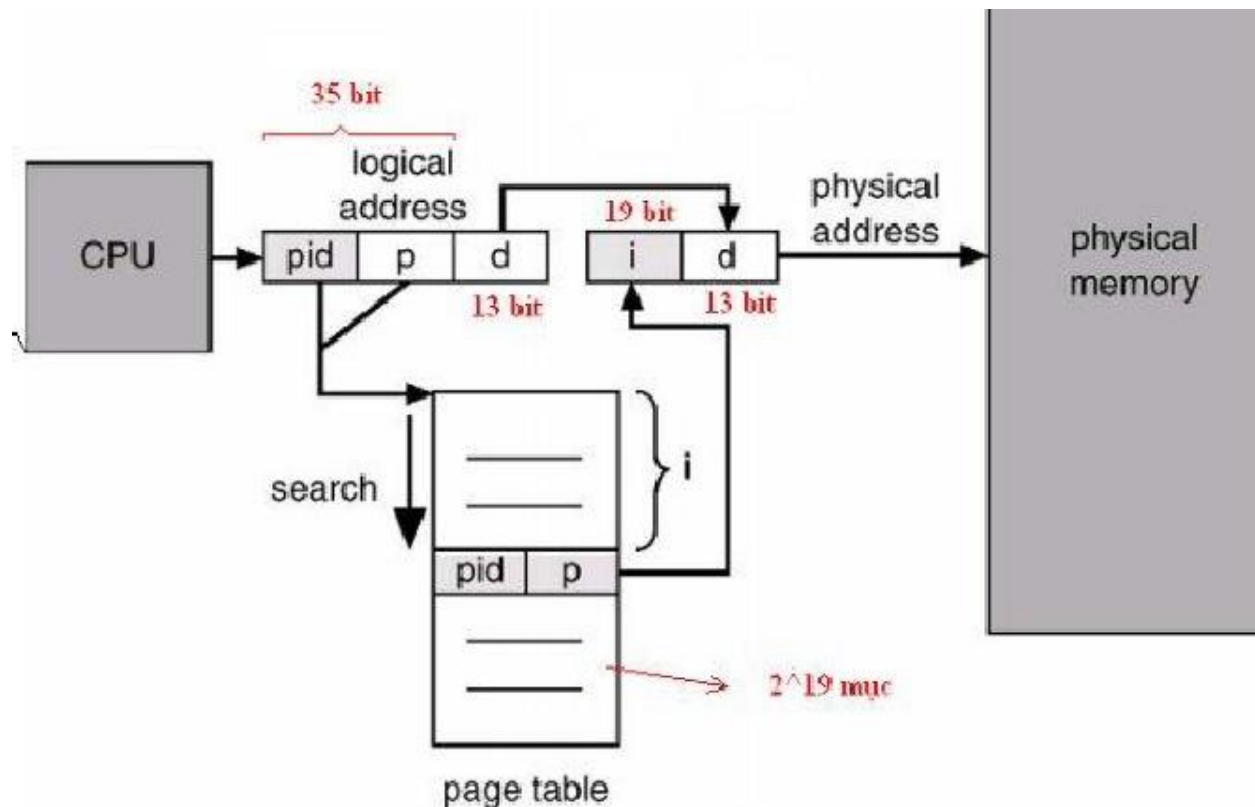
Bài 4:

Một máy tính có 48 bit địa chỉ ảo, và 32 bit địa chỉ vật lý. Kích thước một trang là 8K. Có bao nhiêu phần tử trong một bảng trang (thông thường)? Trong bảng trang nghịch đảo?

Trả lời:

- Không gian địa chỉ ảo là 2^{48} , kích thước trang là $8K = 2^{13}$, như vậy bảng phân trang sẽ có $2^{48} / 2^{13} = 2^{35}$ phần tử.

- Đối với bảng trang nghịch đảo: với 32 bit dành cho địa chỉ vật lý, kích thước trang là 8K ta sẽ có $2^{32} / 2^{13} = 2^{19}$ mục tức là 19 bit để mô tả bảng trang nghịch đảo, vậy bảng trang nghịch đảo sẽ có 2^{19} phần tử.



Bài 5:

Một máy tính cung cấp cho người dùng một không gian địa chỉ ảo 2^{32} bytes. Máy tính này có bộ nhớ vật lý 2^{18} bytes. Bộ nhớ ảo được thực hiện với kỹ thuật phân trang, kích

thước trang là 4096 bytes. Một tiến trình của người dùng phát sinh địa chỉ ảo 11123456. Giải thích cách hệ thống chuyển đổi địa chỉ ảo này thành địa chỉ vật lý tương ứng. Phân biệt các thao tác phần mềm và phần cứng. 00000000101010011011101100000000

Trả lời:

Sự chuyển đổi địa chỉ:

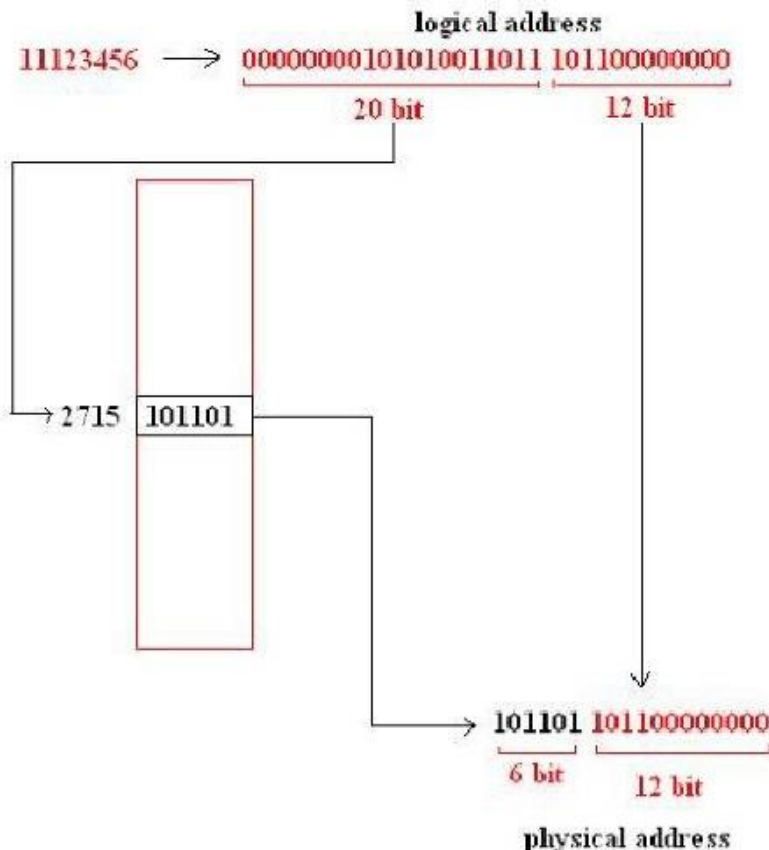
+ Đầu tiên, địa chỉ ảo 11123456 sẽ được chuyển thành mã nhị phân

00000000101010011011101100000000

+ Tiếp theo, do kích thước trang là $4096 = 2^{12}$ bytes, như vậy 20 bit đầu của địa chỉ logic sẽ là số hiệu trang, 12 bit còn lại là offset.

+ Đối chiếu số hiệu trang với bảng trang ta được số hiệu khung trang trên địa chỉ vật lý.

+ Kết hợp số hiệu khung trang nhận được từ bước trên với 12 bit offset từ mã nhị phân bên trên ta được địa chỉ vật lý.



Bài 6:

Giả sử có một hệ thống sử dụng kỹ thuật phân trang theo yêu cầu. Bảng trang được lưu trữ trong các thanh ghi. Để xử lý một lỗi trang tốn 8 milliseconds nếu có sẵn một khung trang trống, hoặc trang bị thay thế không bị sửa đổi nội dung, và tốn 20 milliseconds nếu trang

bị thay thế bị sửa đổi nội dung. Mỗi truy xuất bộ nhớ tốn 100nanoseconds. Giả sử trang bị thay thế có xác suất bị sửa đổi là 70%. Tỷ lệ phát sinh lỗi trang phải là bao nhiêu để có thể duy trì thời gian truy xuất bộ nhớ (effective access time) không vượt quá 200 nanoseconds ?

Trả lời:

- Thời gian truy xuất bộ nhớ: $x = 100$ nanoseconds
- Thời gian trung bình để xử lý lỗi trang: $t = 0,3 * 8 + 0,7 * 20 = 16,4$ miliseconds
- Thời gian truy xuất bộ nhớ hiệu dụng $EAT \leq 200$ nanoseconds
- $EAT = x + a*t$ với a là tỉ lệ phát sinh lỗi trang $\Rightarrow a = (EAT - x)/t \Rightarrow a \leq (200-100)/16,4 = 0,609\%$

Câu 1: Giải thích sự khác biệt giữa địa chỉ logic và địa chỉ physic?

Trả lời: Địa chỉ logic (logic address): là vị trí nhớ được diễn tả trong một chương trình. Mọi tham chiếu bộ nhớ trong mã lệnh chương trình được compiler tạo ra đều là địa chỉ logic.

Địa chỉ vật lý (physic address): là một địa chỉ thực trong bộ nhớ chính. Địa chỉ vật lý được chuyển từ địa chỉ logic khi trình biên dịch thực hiện quá trình linking/loading.

Câu 2: Giải thích sự khác biệt giữa hiện tượng phân mảnh nội vi và ngoại vi?

Trả lời:

- Phân mảnh ngoại (external fragmentation): là hiện tượng khi kích thước không gian nhớ còn trống đủ để thỏa mãn yêu cầu cấp phát nhưng không gian nhớ này lại không liên tục. Hiện tượng phân mảnh ngoại xảy ra khi bạn thường xuyên cấp phát vùng nhớ mới, sau đó xóa đi những phần vùng nhớ đã cấp phát một cách không thứ tự.
- Phân mảnh nội (internal fragmentation): là hiện tượng sẽ có vùng nhớ dư thừa khi ta cấp phát một vùng nhớ hơi lớn hơn kích thước yêu cầu.

Ví dụ: Cấp một khoảng trống 18,464 bytes cho một process yêu cầu 18,462 bytes
Hiện tượng phân mảnh nội thường xảy ra khi bộ nhớ thực được chia thành các khối kích thước cố định (fixed - sized block) và các process được cấp phát theo đơn vị khối.

Câu 3: Tại sao kích thước trang luôn là lũy thừa của 2?

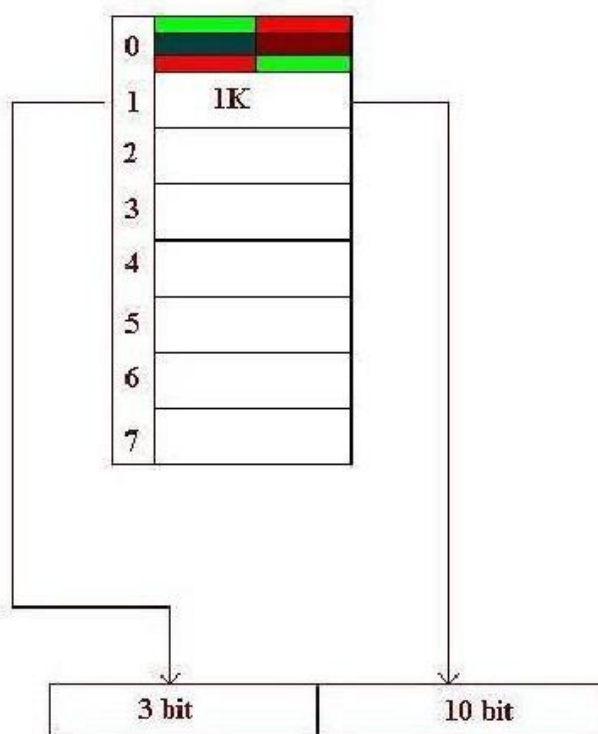
Trả lời: Kích thước trang được định nghĩa bởi phần cứng. Kích thước của một trang điển hình là lũy thừa của 2, từ 512 bytes đến 16MB trên trang, tùy thuộc vào kiến trúc máy tính. Chọn lũy thừa 2 cho kích thước trang để thực hiện việc dịch địa chỉ luận lý thành số trang và độ dời trang rất dễ dàng.

Câu 4: Xét một không gian địa chỉ có 8 trang, mỗi trang có kích thước 1K, ánh xạ vào bộ nhớ vật lý có 32 khung trang.

a/ Địa chỉ logic:

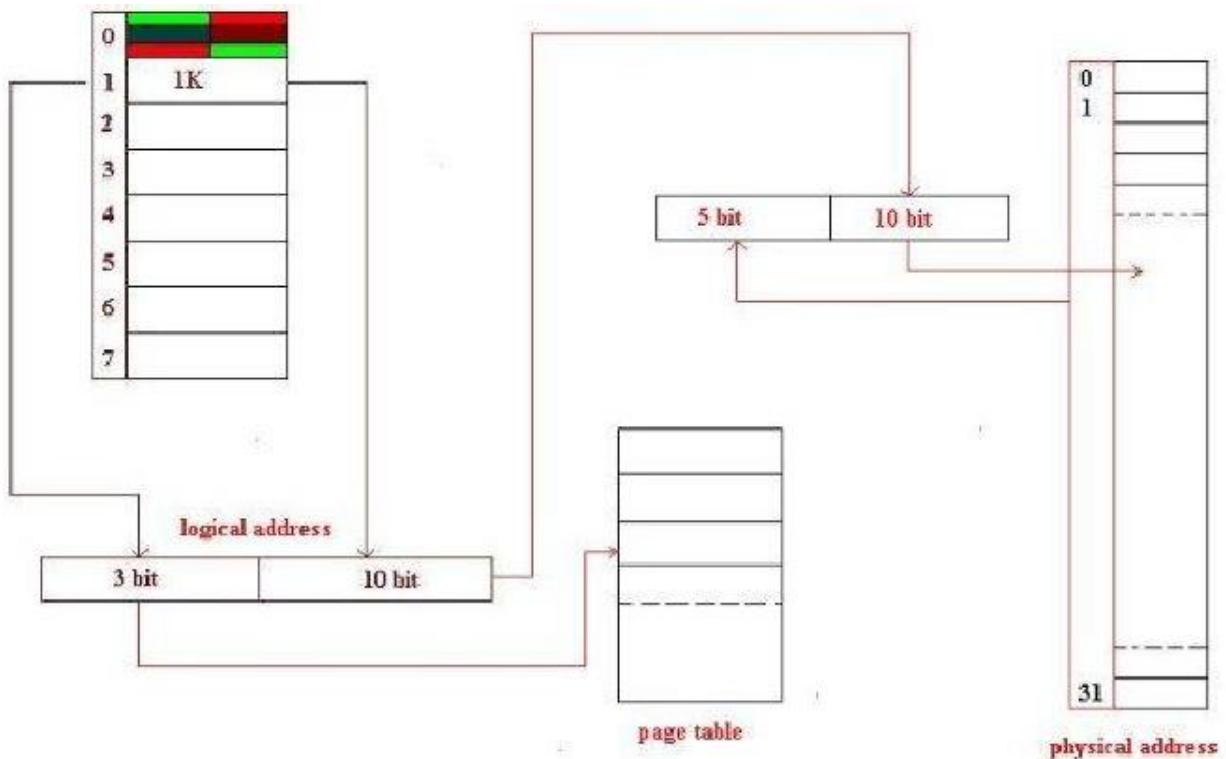
- Không gian địa chỉ có 8 trang, vậy ta giả sử có một bảng trang (page table) gồm 8 mục.
- Mỗi trang có kích thước $1K=2^{10}$ byte, như vậy ta sẽ cần 10 bit để quản lý phần địa chỉ tương đối trong trang (page - offset). Bảng trang gồm 8 mục ta sẽ cần đến 3 bit để quản lý!

=> như vậy địa chỉ logic gồm có page number + page offset = $3 + 10 = 13$ bit



b/ Địa chỉ vật lý:

- Bộ nhớ vật lý có 32 khung trang, như vậy ta cần 5 bit để quản lý nó ($2^5=32$).
 - Thêm với 10 bit offset cho việc quản lý phần địa chỉ tương đối trong trang.
- => địa chỉ vật lý bao gồm $5 + 10 = 15$ bit



Câu 5: Tại sao trong hệ thống sử dụng kỹ thuật phân trang, một tiến trình không thể truy xuất đến vùng nhớ không được cấp cho nó? Làm cách nào để hệ điều hành có thể cho phép sự truy xuất này xảy ra? Hệ điều hành có nên cho phép điều đó không? Tại sao?

Trả lời: Phân trang là cơ chế quản lý bộ nhớ cho phép không gian địa chỉ vật lý của quá trình là không kề nhau. Phân trang tránh vấn đề đặt vừa khít nhóm bộ nhớ có kích thước thay đổi vào vùng lưu trữ phụ (backing store) mà hầu hết các cơ chế quản lý bộ nhớ trước đó gặp phải. Khi phân đoạn mã và dữ liệu nằm trong bộ nhớ được hoán vị ra, không gian phải được tìm thấy trên vùng lưu trữ phụ.

[b] Bộ nhớ vật lý được chia thành các khối có kích thước cố định gọi là các khung (frames).