

Organização de Memória (problemas)

- 1) Uma certa memória tem uma capacidade de $4k \times 8$.
 - a) Quantas linhas de entrada e saída de dados ela possui?
 - b) Quantas linhas de endereçamento precisa ter?
 - c) Qual a sua capacidade em bytes?
- 2) Uma certa memória tem uma capacidade de $8k \times 16$.
 - a) Quantas bits existem em cada palavra?
 - b) Quantas palavras podem ser armazenadas?
 - c) Quantas células de memória esse dispositivo contém?
 - d) Qual a sua capacidade em bytes?
- 3) Na Figura 1 é dada uma memória de ROM pela Tabela de programação:

Dec	En de re ço A					Da do s D out								
	A3	A2	A1	A0	Hex	D7	D6	D5	D4	D3	D2	D1	D0	Hex
0	0	0	0	0	0	1	1	0	1	1	1	1	1	DE
1	0	0	0	1	1	0	0	1	1	1	0	1	0	3A
2	0	0	1	0	2	1	0	0	0	0	1	0	1	85
3	0	0	1	1	3	1	0	1	0	1	1	1	1	AF
4	0	1	0	0	4	0	0	0	1	1	0	0	1	19
5	0	1	0	1	5	0	1	1	1	1	0	1	1	7B
6	0	1	1	0	6	0	0	0	0	0	0	0	0	00
7	0	1	1	1	7	1	1	1	0	1	1	0	1	ED
8	1	0	0	0	8	0	0	1	1	1	1	0	0	3C
9	1	0	0	1	9	1	1	1	1	1	1	1	1	FF
10	1	0	1	0	A	1	0	1	1	1	0	0	0	B8
11	1	0	1	1	B	1	1	0	0	0	1	1	1	C7
12	1	1	0	0	C	0	0	1	0	0	1	1	1	27
13	1	1	0	1	D	0	1	1	0	1	0	1	0	6A
14	1	1	1	0	E	1	1	0	1	0	0	1	0	D2
15	1	1	1	1	F	0	1	0	1	1	0	1	1	5B

Fig. 1 Diagrama de blocos de uma ROM e Tabela dos dados programados.

Determine as saídas de dados para cada uma das seguintes condições de entrada:

$[A] = 1011_2$; $CS' = 0$; $[A] = 0111_2$; $CS' = 1$.

Qual é a capacidade desta ROM? Considere os outros endereços por conta. 16 x 8

- 4) Quantos pinos são necessários em uma SRAM 256×8 com Entrada/Saída (I/O) comum e uma entrada de CS' ? Esboçar o circuito lógico. 17 pinos
- 5) Quantas linhas contém os barramentos de endereços (AB), de dados (DB) e controle (CB) para acessar o bloco de memória SRAM $64k \times 16$? Esboçar o circuito lógico. 34 pinos

Qual código binário e hexadecimal deve aparecer no barramento de endereços para acessar a palavra $N^\circ 395_{10}$ neste bloco de memória?