

Memórias RAM

Estrutura e exemplos

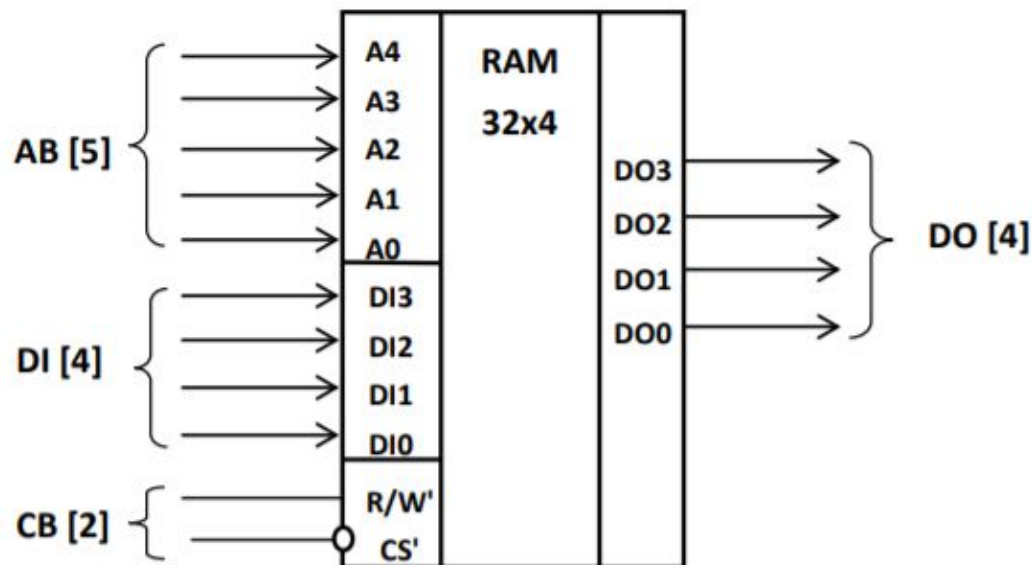


Figura 7.7: Diagrama genérico de uma memória RAM de 32X4.

O **Barramento de Controle CB** contém 2 linhas binárias de controle:

- **R/W'** ("read/write") é o sinal lógico para ajustar o bloco a leitura ($R/W'=1$) ou gravação ($R/W'=0$).
- **CS'** ("chip select") é um sinal lógico de habilitação do bloco. Quando $CS'=0$ a memória realiza o próprio processo de leitura ou gravação.

Passos para a operação na memória:

1. Selecionar o endereço (AB) ao qual se quer acesso, para a operação de leitura ou gravação.
2. Selecionar a operação de leitura ($R/W'=1$) ou Gravação ($R/W'=0$) como foi pedido.
3. Fornecer o dado que deve ser armazenado durante uma operação de gravação no DB.
4. Habilitar a memória pelo sinal lógico $CS'=0$, para gravar os dados fornecidos ou para receber os dados lidos no barramento DB.

