

“Run to the Hills” (Maiden, I.).

Flip-Flops Parte 2

Paulo Ricardo Lisboa de Almeida

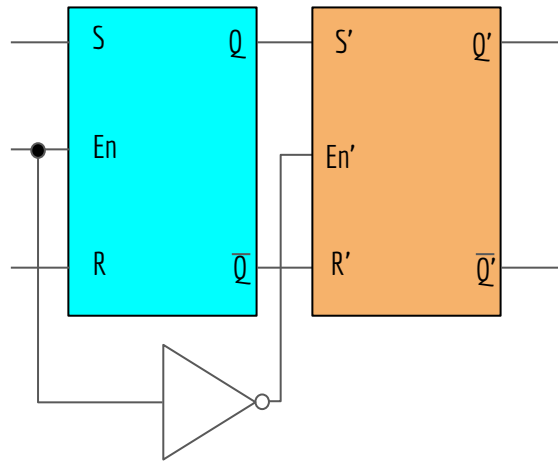
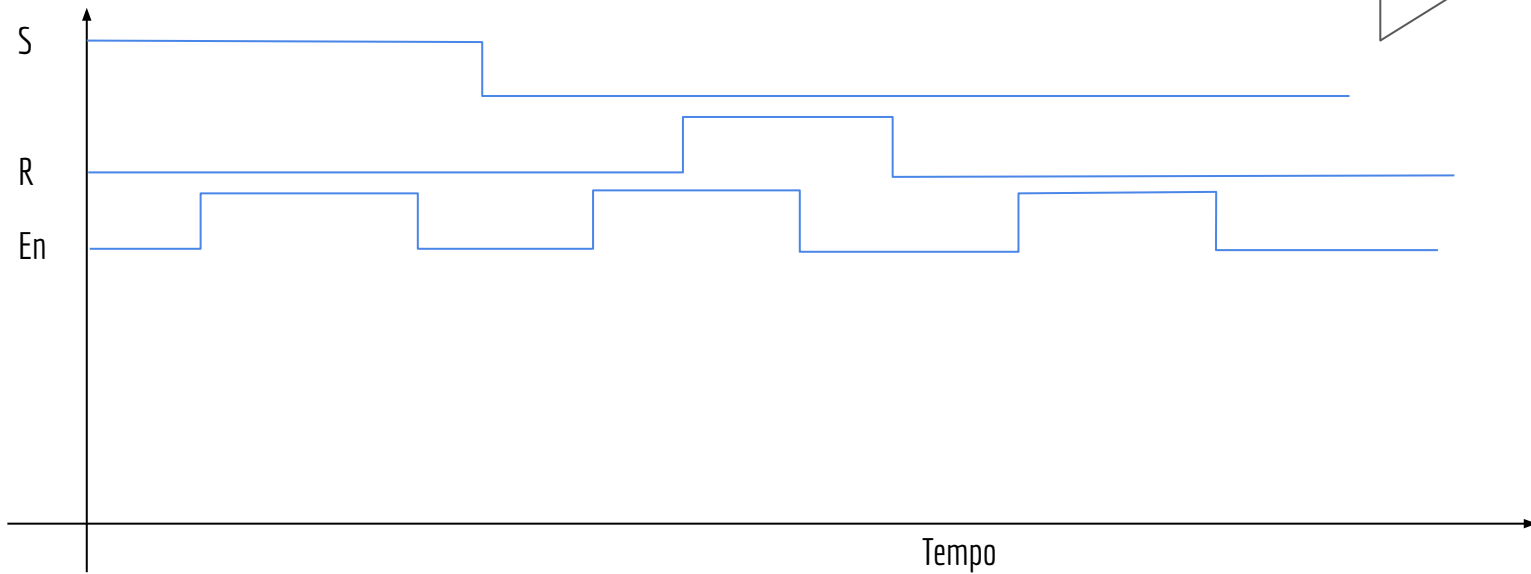


Alguns trechos desses slides foram baseados nas aulas de Marco Zanata: web.inf.ufpr.br/mazalves/dis-circuitos-digitais

Faça você mesmo

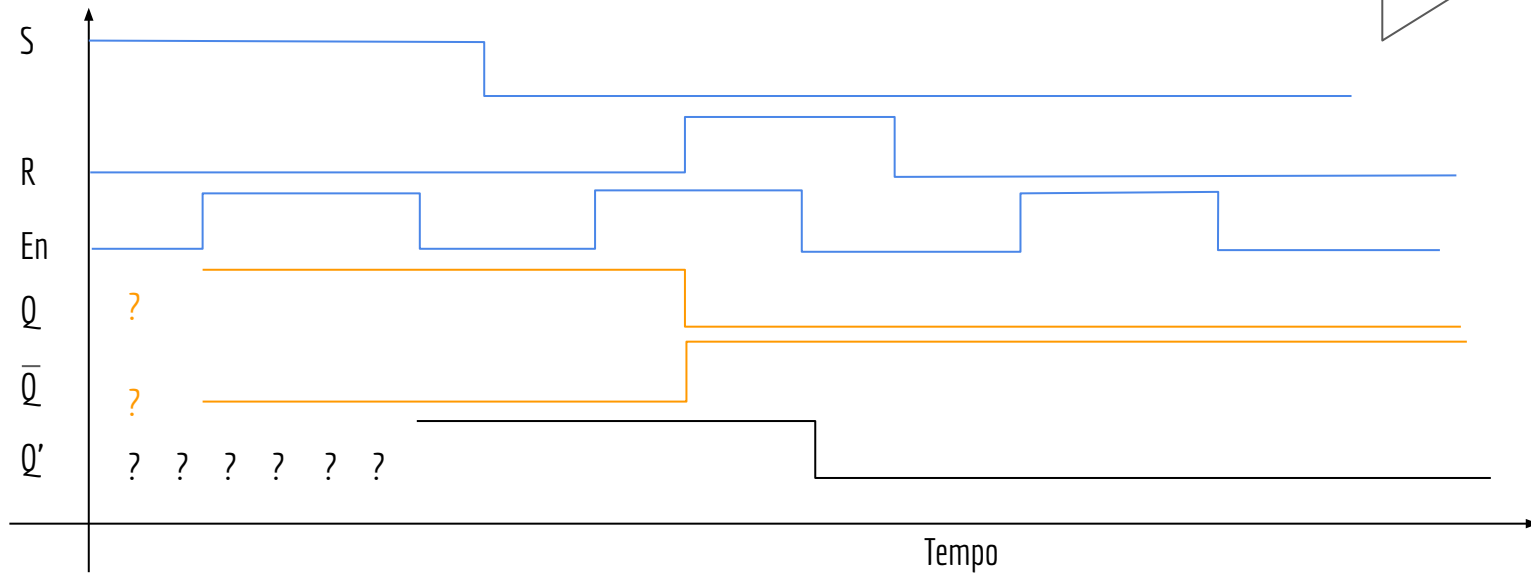
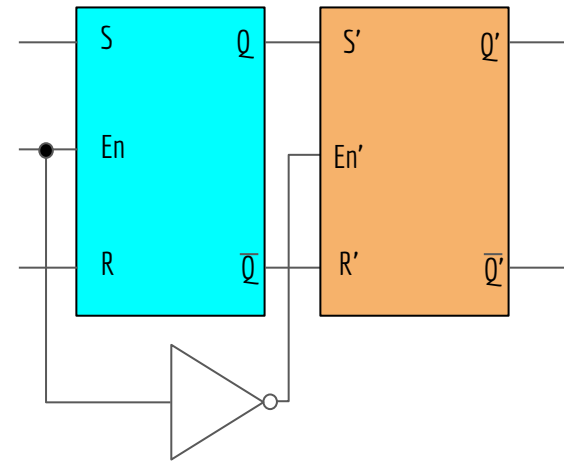
Faça o diagrama de temporização.

O que o circuito faz?



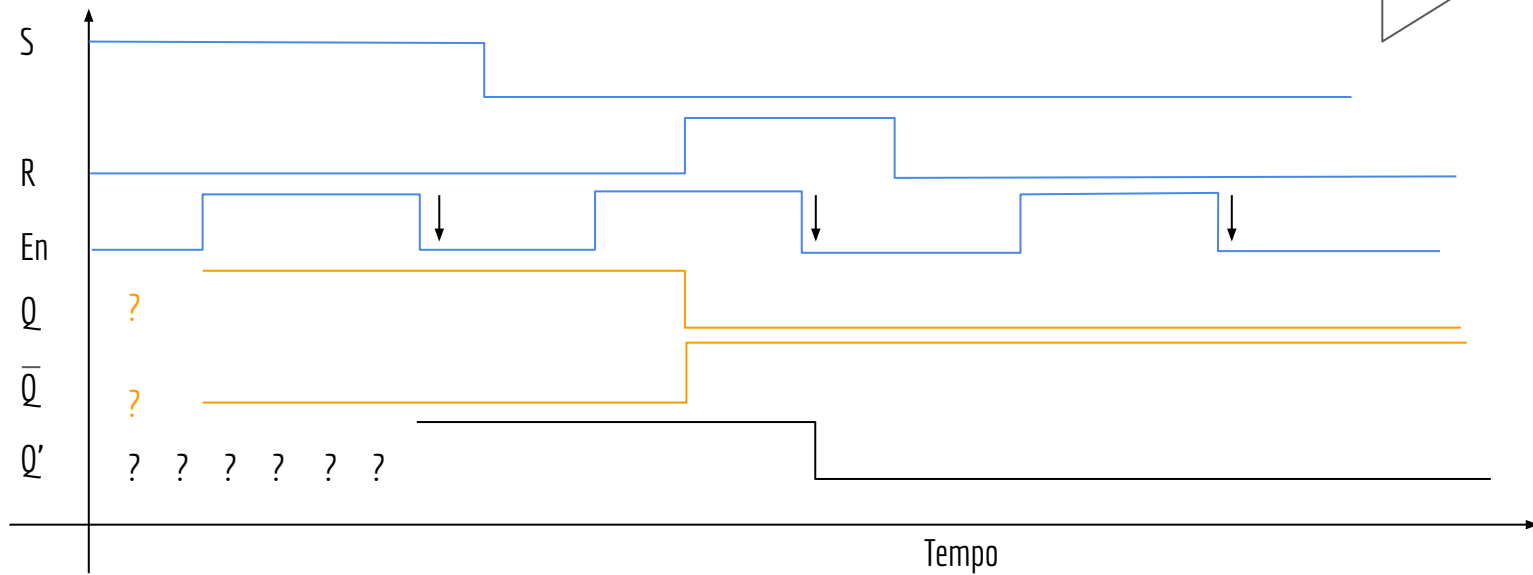
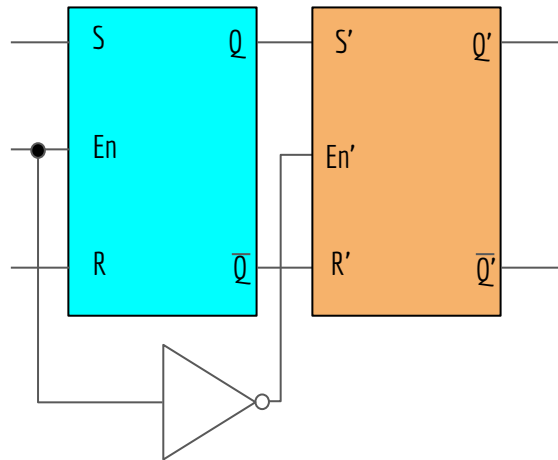
Faça você mesmo

O que o circuito faz?

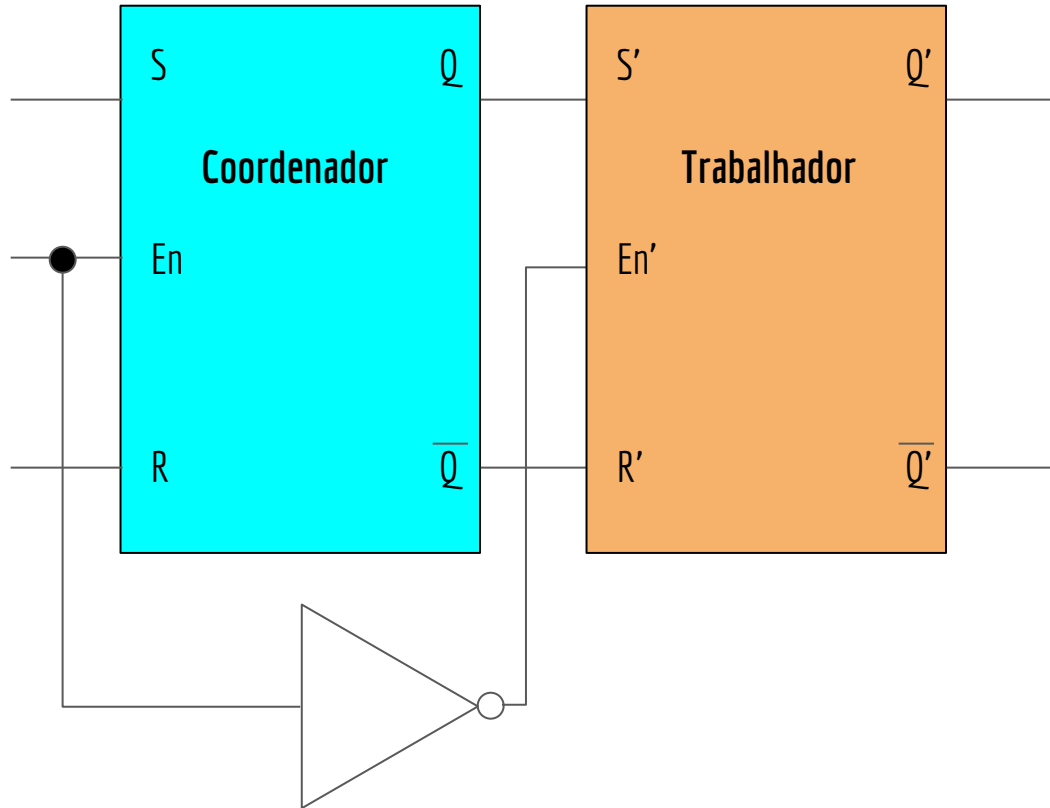


Flip-Flop sincronizado na descida

A saída Q aceita o sinal de S/R somente na descida do clock.



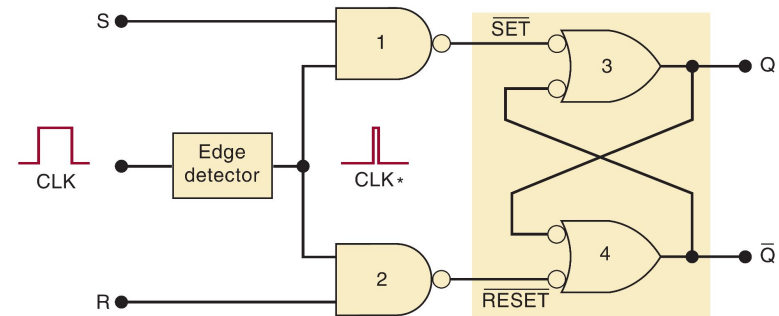
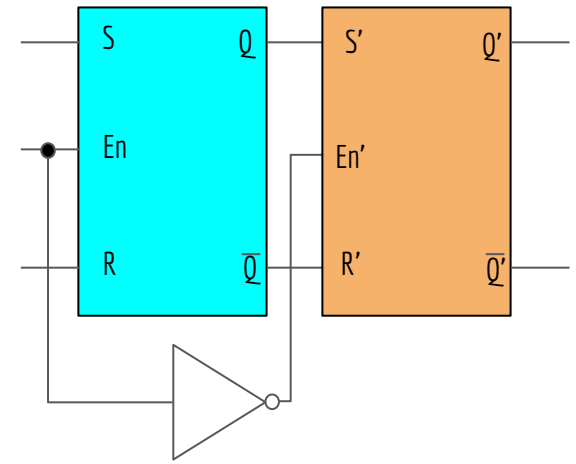
Flip-Flop sincronizado na descida



Borda de descida

Na teoria o circuito com detector de bordas (aula passada) e o que usa dois latches dão o mesmo resultado.

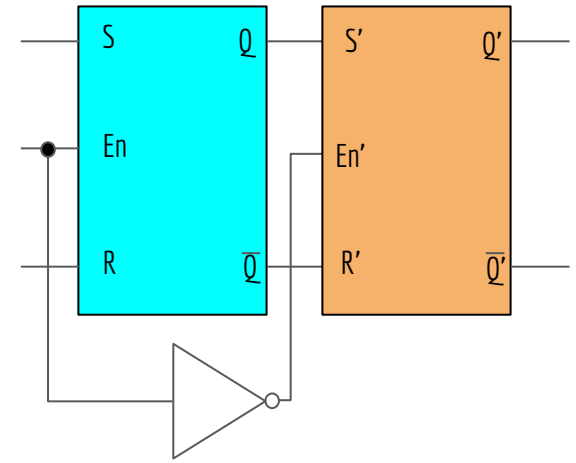
Na prática, muitas vezes usar dois latches resulta em um sincronismo mais simples e confiável.



Faça você mesmo

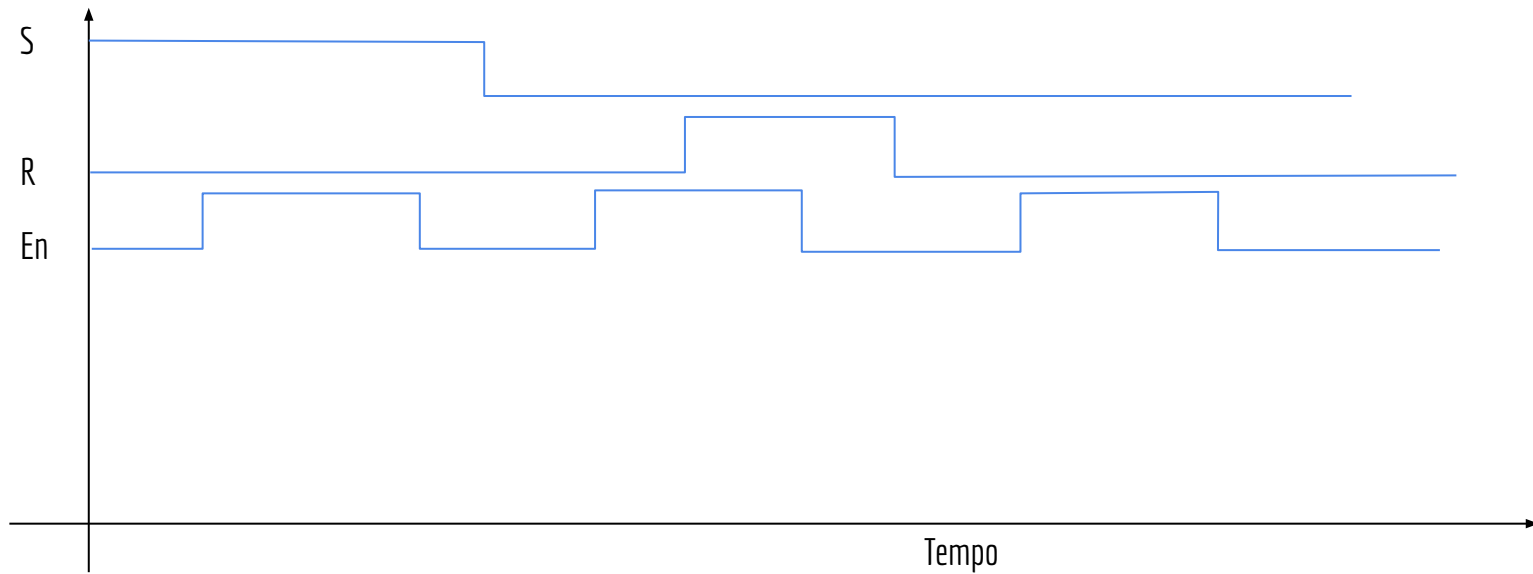
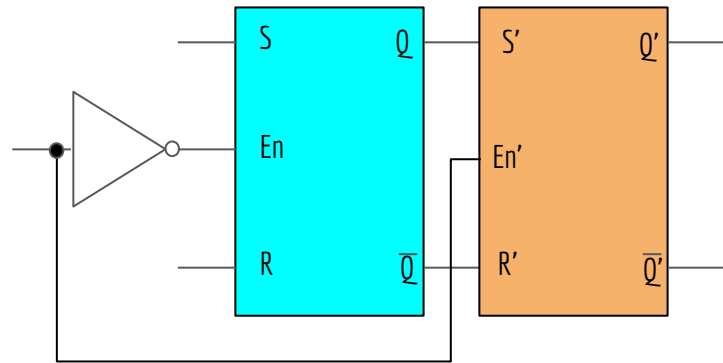
Como sincronizar por borda de subida?

Tente você mesmo. Faça testes.



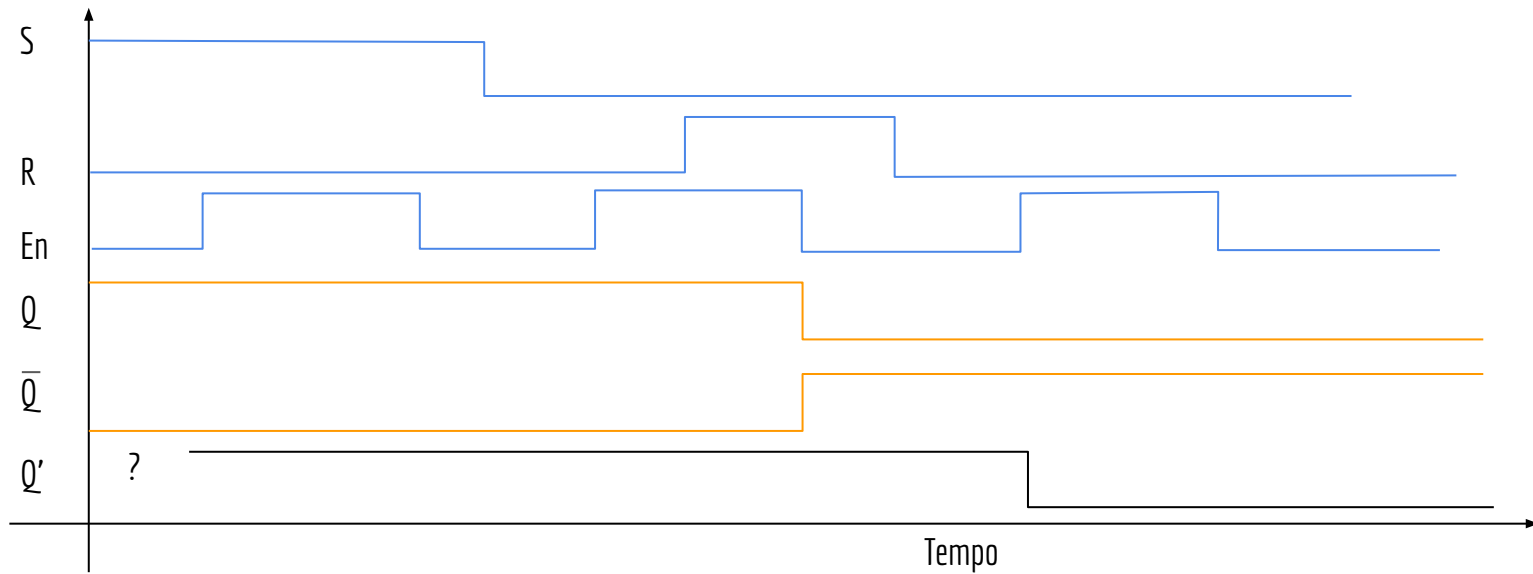
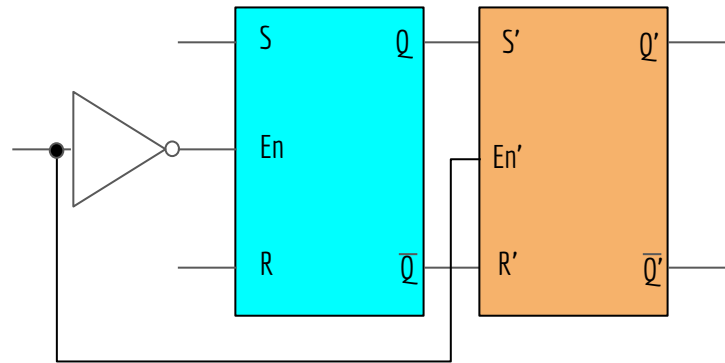
Faça você mesmo

Faça o diagrama de temporização.



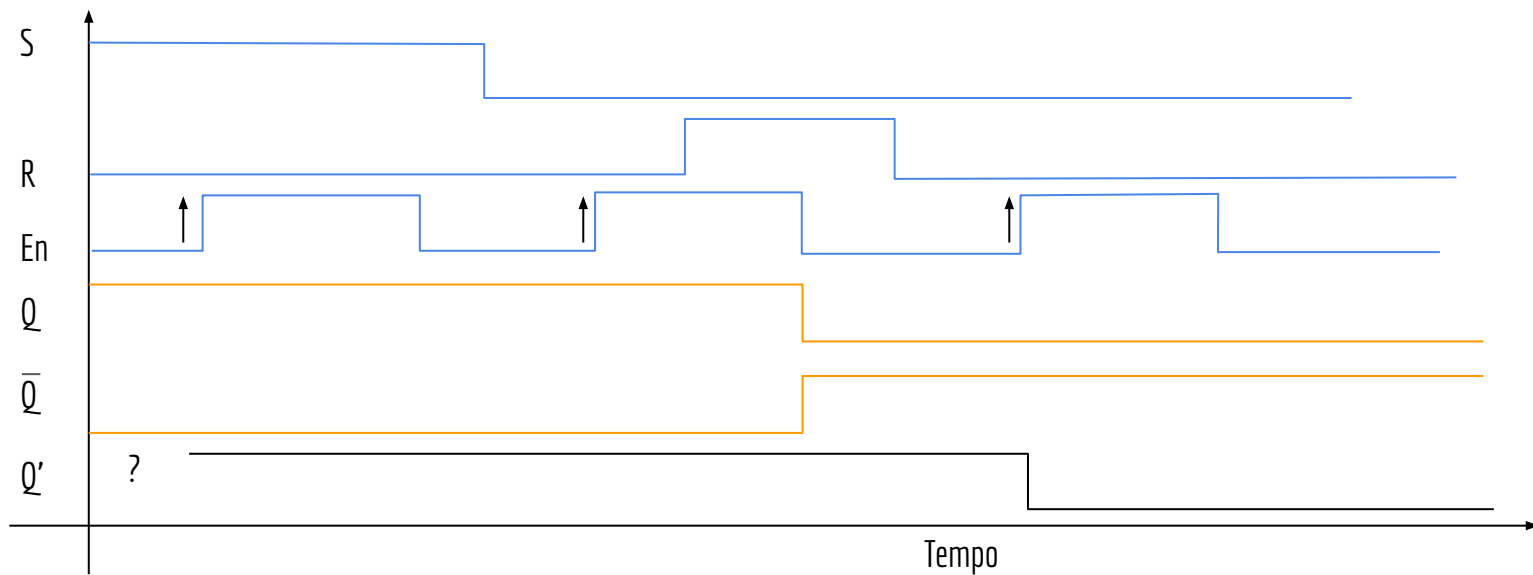
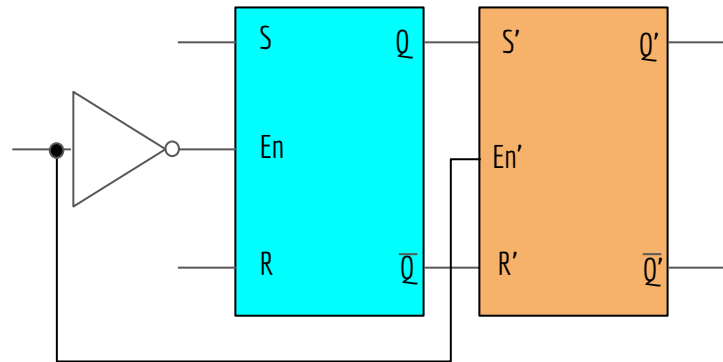
Faça você mesmo

Faça o diagrama de temporização.

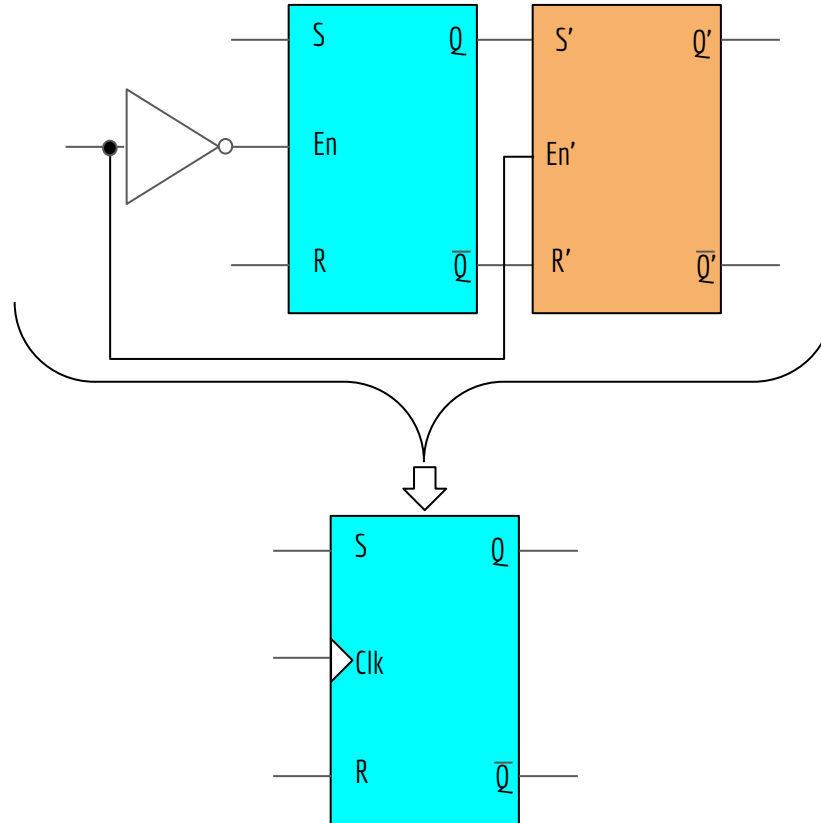


Sincronizado na subida

Flip-Flop sincronizado por borda de subida.

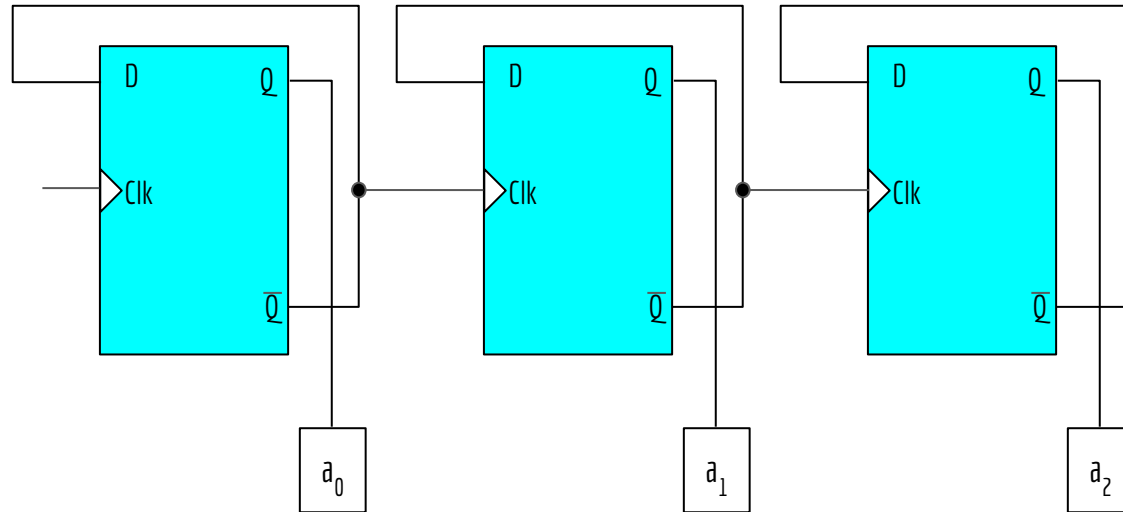


Da mesma forma que na aula passada...

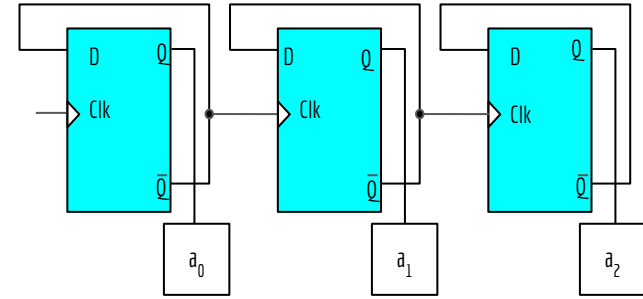
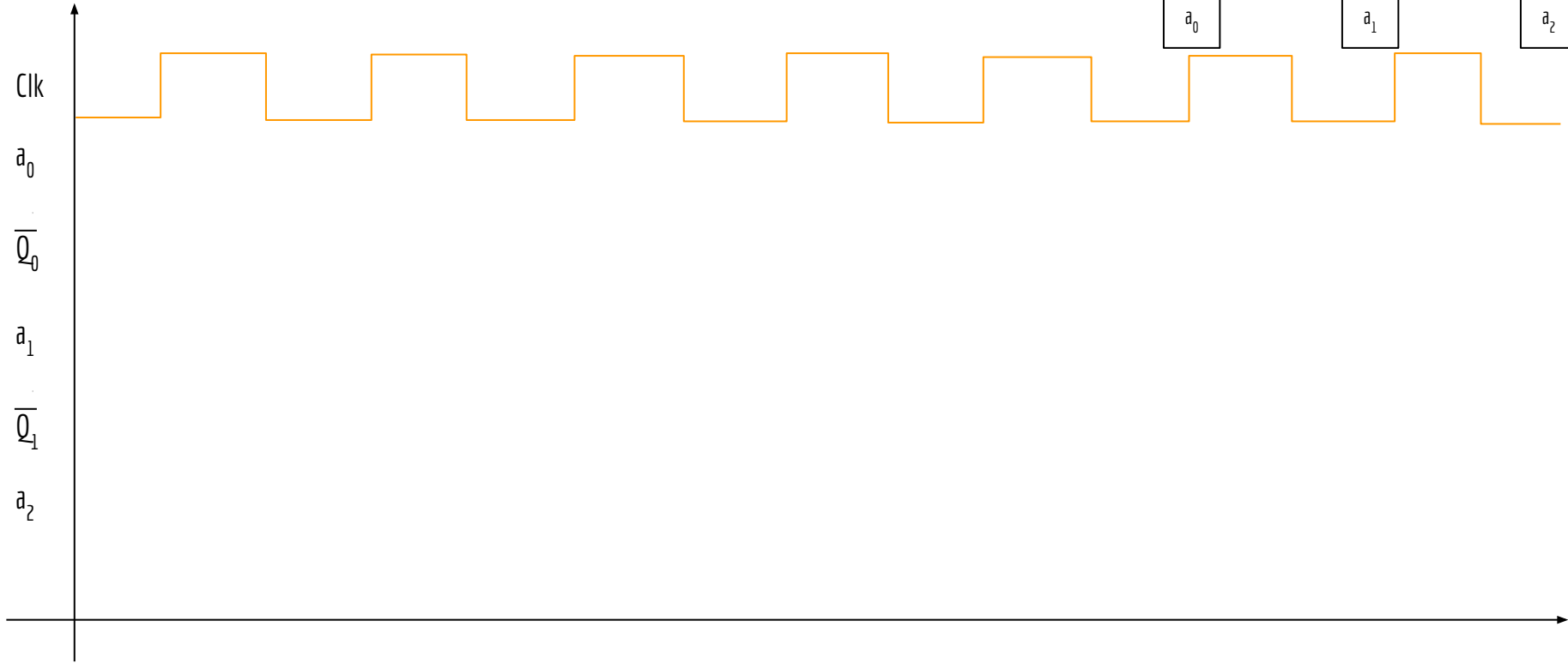


Faça você mesmo

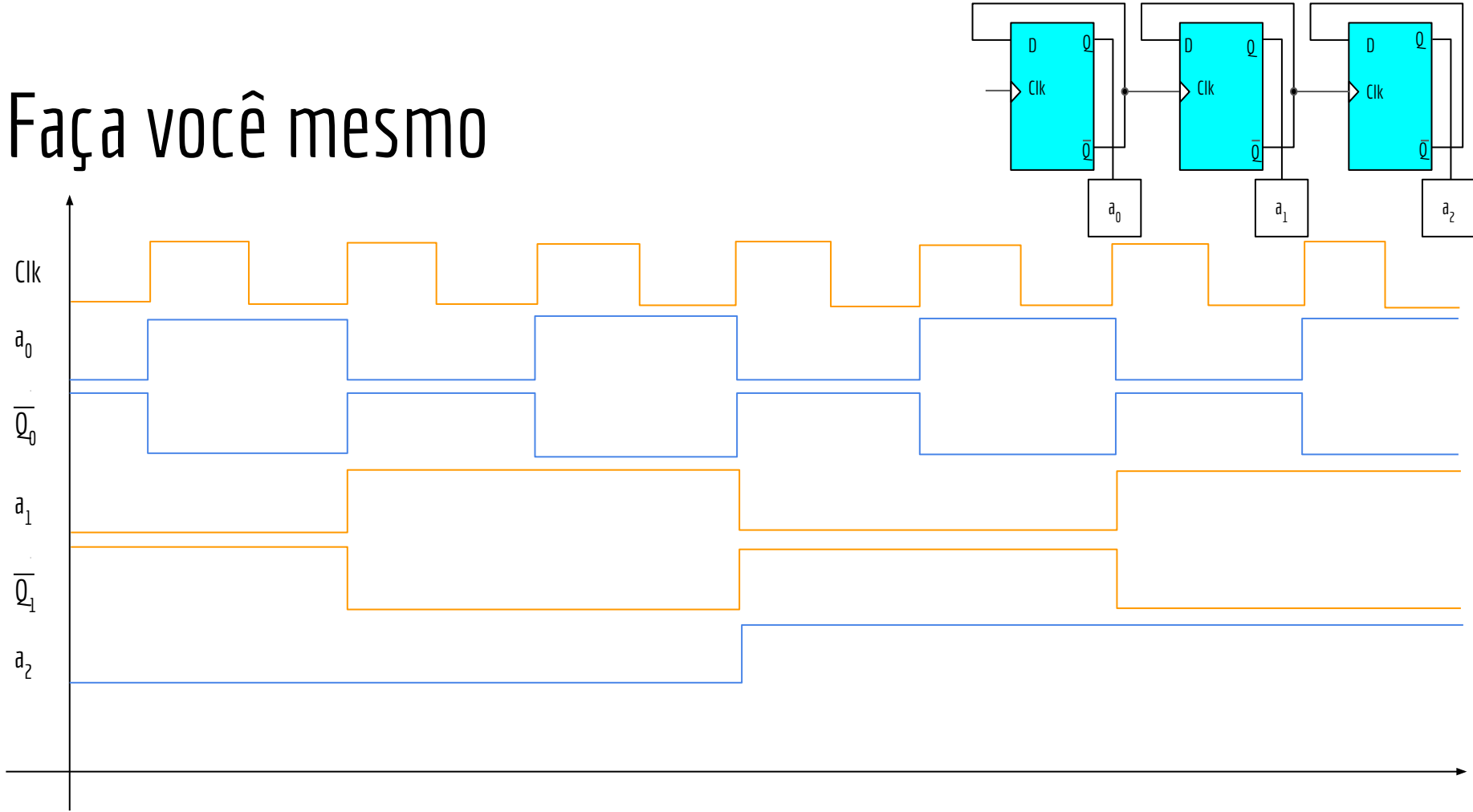
Considere os Flip-Flops do Tipo D a seguir. Assuma que as saídas a_x estão inicialmente em 0.
O que o circuito faz?



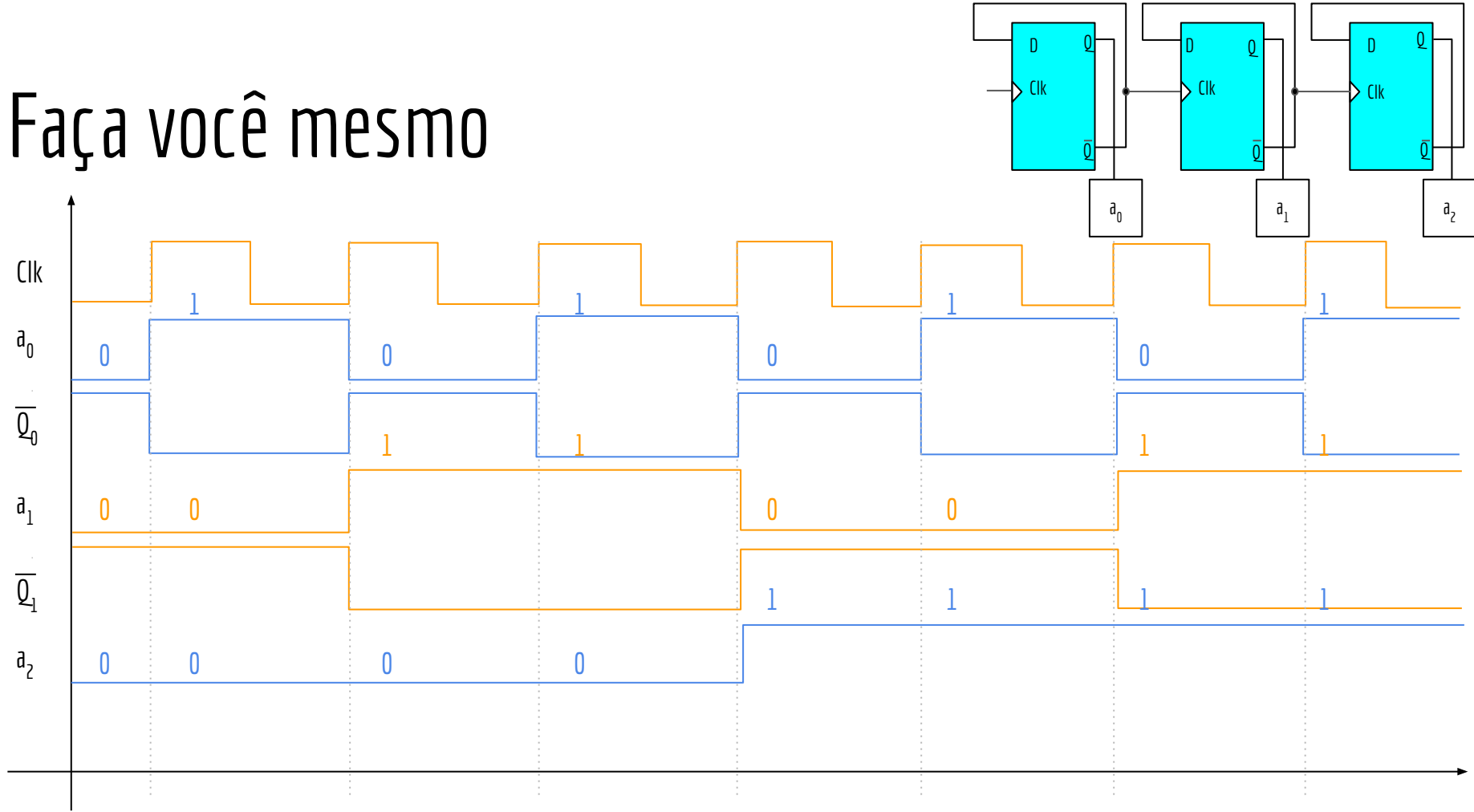
Faça você mesmo



Faça você mesmo

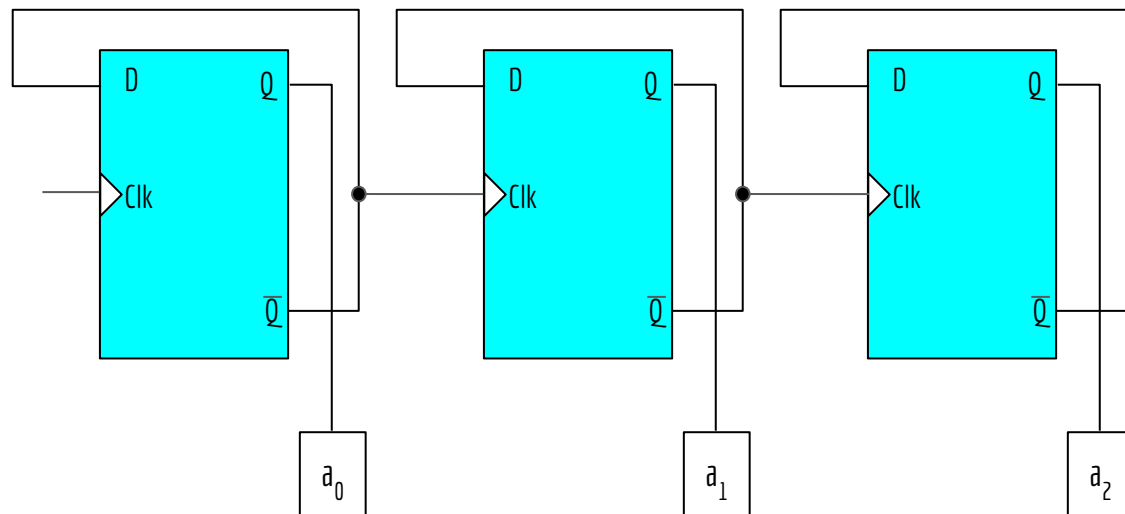


Faça você mesmo



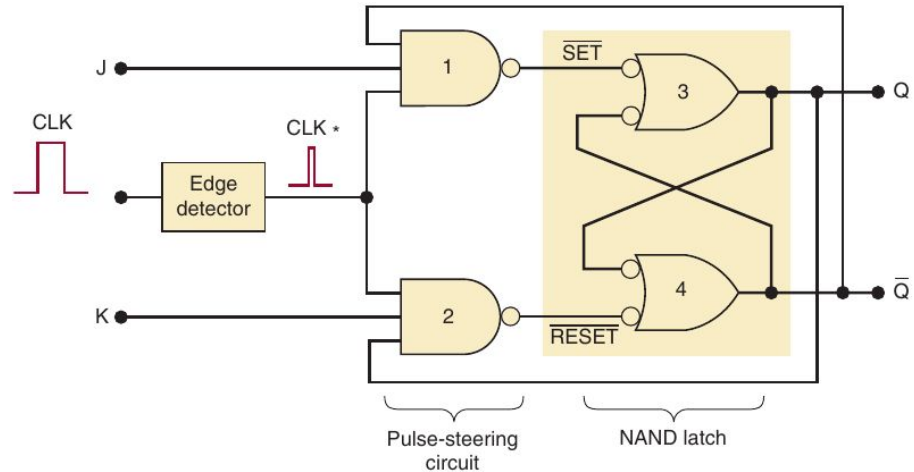
Contador

Isso é um contador de 3 bits!



Exercícios

1. Um Flip-Flop J-K possui o mesmo comportamento de um Flip-Flop S-R, com a diferença de que não existe entrada inválida. A entrada inválida do S-R faz com que o J-K troque de estado (toggle). Estude e entenda o funcionamento de um J-K.



As entradas são uma homenagem a Jack Kilby. Um dos inventores dos circuitos integrados.

Exercícios

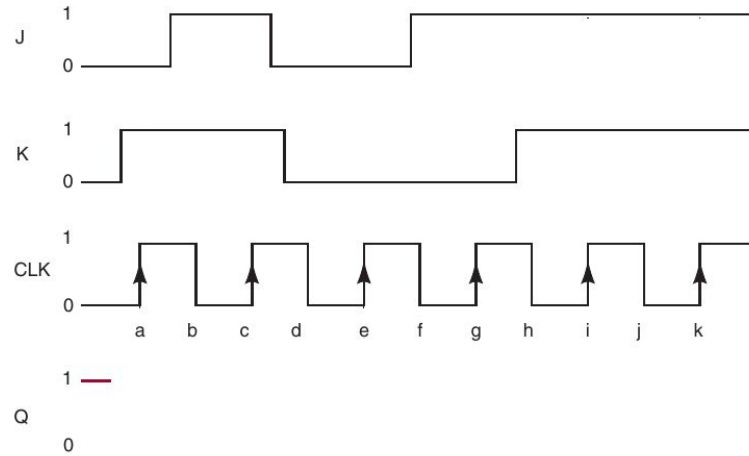
2. Considere um sinal de clock que opera a uma frequência X . Mostre como utilizar um Flip-Flop J-K onde J e K são sempre mantidos em 1 para gerar um sinal com frequência $X/2$ na saída Q.
3. Demonstre como fazer o mesmo circuito anterior, mas utilizando Flip-Flops do tipo D.
4. Relógios (de pulso por exemplo) possuem um multivibrador astável interno geralmente com uma frequência de 32.768Hz. Como essa frequência é utilizada para contar os segundos? Dica: pense em como ligar Flip-Flops nessa frequência.
5. Assista a esses vídeos:

www.youtube.com/watch?v=1pM6uD8nePo

www.youtube.com/watch?v=_2By2ane2I4

Exercícios

6. Considerando um Flip-Flop J-K sincronizado por borda de subida, com Q inicialmente em 1, qual o sinal de onda em Q de acordo com os sinais em J , K e CLK a seguir?



7. Faça o mesmo que no exercício anterior, mas considere que o Flip-Flop é sincronizado por borda de descida.

Exercícios

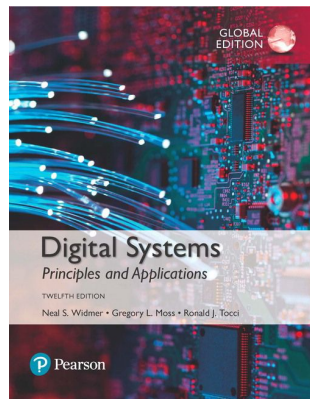
8. Usando a ideia da aula, faça um contador decrescente de 3 bits.

Dica: você pode usar o mesmo contador dado em aula, apenas modificando algumas ligações de lugar.

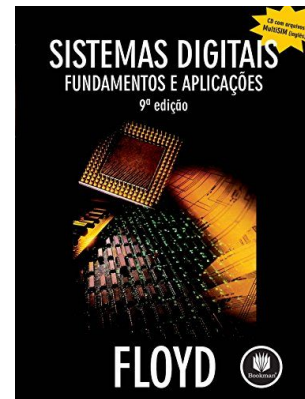
Não é necessário adicionar nenhum outro flip-flop ou porta lógica.

Referências

Ronald J. Tocci, Gregory L. Moss, Neal S. Widmer. Sistemas digitais. 10a ed. 2017.



Thomas Floyd. Sistemas Digitais: Fundamentos e Aplicações. 2009.



Licença

Esta obra está licenciada com uma Licença [Creative Commons Atribuição 4.0 Internacional](https://creativecommons.org/licenses/by/4.0/).