

SEMESTRE 2021-2	INSTITUTO POLITECNICO NACIONAL	ARQ. DE COMPUTADORAS
CUESTIONARIO DE EVALUACIÓN	ESCUELA SUPERIOR DE CÓMPUTO	SEGUNDO PERIODO PARCIAL
3CM12	FECHA: 11 DE MAYO DE 2021	HORA DE INICIO 09:00
NOMBRE DEL ALUMNO:		

I).- Descargar el examen desde la aplicación Microsoft Teams, imprimirlo y responder a mano con letra de molde sobre este mismo documento impreso. Si no cuenta con impresora responder en hojas blancas en el orden que aparece en este documento, con los números respectivos de cada reactivo.

II.- Tiempo de llenado del cuestionario máximo 45 minutos. Empieza a las 09:00 horas. Termina a las 09:45 horas.

III.- Cada reactivo del cuestionario tiene un valor relativo de 1.0 puntos. de manera que la máxima calificación del cuestionario es de 10. Los puntos obtenidos por las respuestas serán pesado por 0.4.

IV.- Al terminar el tiempo especificado escanearlo o fotografiarlo y cargarlo a la aplicación de Teams por el canal "06-3CM12-Canal-Para-Subir-Cuestionario2doParcial".

V.- Las respuestas deberán ser legibles. La respuesta no legible será sumada con valor de 0.0.

VI.- Si termina antes del tiempo especificado puede proceder a cargarlo.

1.- Describa de forma breve "direccionamiento directo con registro":_____

2.- Describa de forma breve direccionamiento directo:

3.- Describa las seis etapas en que es segmentada una instrucción para su encausamiento. La abreviatura y su función.

4.- Seleccione los incisos que responden al enunciado: "Pipeline o encausamiento se refiere a":

- a.- Arquitectura escalar
- b.- Ejecución de la instrucción por etapas.
- c.- Cadena de producción de Instrucciones
- d.- MISD

5.- Atributos de una arquitectura "superescalar".

6.- Atributos de una arquitectura "escalar".

7.- Dos atributos del registro acumulador

8.-En las instrucciones MIPS tipo R Los campos "opcode" y "function" son de seis bit cada uno. Calcule la capacidad de codificación de operaciones con este tipo de instrucciones.

9.- En el modelo MIPS de 32 bits, describir el uso de cada uno de los campos del registro de instrucción, en una instrucción de tipo I, store.

10.- Ubicar al registro de Instrucción en el contexto de la operación del procesador, y describir dos de sus atributos, de operación.