



Instituto Politécnico Nacional

Escuela Superior de Cómputo

Contador Fibonacci

PRACTICA

Materia:

Diseño de Sistemas Digitales

Grupo:

2CV17

Profesora:

Jiménez Ruíz René Baltazar

Alumno:

Castro Cruces Jorge Eduardo



Boleta:

2015080213

Fecha:


viernes, 28 de mayo de 2021

INTRODUCCIÓN


**Baltazar Jiménez**
Administrador · 20 h · 


Hola a todos,
Hoy no habrá clase en línea por lo que te pido realices el siguiente ejercicio.
Obtén las ecuaciones del siguiente bucle:
1, 2, 3, 5, 8, 13, 21
> Usa FF-D
> Programa la secuencia en vhdl. Usa cualquier IDE/tarjeta de desarrollo.
Galaxy y gal están bien. Investiga por favor.
> Simula tu programa y verifica que la secuencia funcione.

Excelente día!!

 4

Visto por 38

 Me gusta

 Comentar

DESARROLLO

El primer paso fue elaborar la tabla de estados:

		Estado Actual					Estado Siguiente					Flip Flop D				
	Valor DEC	Q4	Q3	Q2	Q1	Q0	Q4+	Q3+	Q2+	Q1+	Q0+	D4	D3	D2	D1	D0
1	1	0	0	0	0	1	0	0	0	1	0	0	0	0	1	0
2	2	0	0	0	1	0	0	0	0	1	1	0	0	0	1	1
3	3	0	0	0	1	1	0	0	1	0	1	0	0	1	0	1
4	4	0	0	1	0	1	0	1	0	0	0	0	1	0	0	0
5	5	0	1	0	0	0	0	1	1	0	1	0	1	1	0	1
6	6	0	1	1	0	1	1	0	1	0	1	1	0	1	0	1
7	7	0	1	1	1	0	1	1	1	0	1	1	0	1	0	1
8	8	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
9	9	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
10	10	1	0	0	0	1	0	0	0	0	1	0	0	0	0	1

Al requerir representar el número 21 en binario, necesitamos 5 bits, por eso tenemos 5 estados y 5 FF-D de salida.

Después, calculamos las ecuaciones de los FF-D con los mapas de Karnaugh:

14		Q4	0	0	0	0	1	1	1	1						
15		Q3	0	0	1	1	1	1	0	0						
16	Q1	Q0	Q2	0	1	1	0	0	1	1	0					
17	0	0	X	X	X	0	X	X	X	X						
18	0	1	0	0	1	X	X	X	0	X						
19	1	1	0	X	X	X	X	X	X	X						
20	1	0	0	X	X	X	X	X	X	X						
21																
22		Q4	0	0	0	0	1	1	1	1						
23		Q3	0	0	1	1	1	1	0	0						
24	Q1	Q0	Q2	0	1	1	0	0	1	1	0					
25	0	0	X	X	X	1	X	X	X	X						
26	0	1	0	1	0	X	X	X	0	X						
27	1	1	0	X	X	X	X	X	X	X						
28	1	0	0	X	X	X	X	X	X	X						
29																
30		Q4	0	0	0	0	1	1	1	1						
31		Q3	0	0	1	1	1	1	0	0						
32	Q1	Q0	Q2	0	1	1	0	0	1	1	0					
33	0	0	X	X	X	1	X	X	X	X						
34	0	1	0	1	0	X	X	X	0	X						
35	1	1	1	X	X	X	X	X	X	X						
36	1	0	0	X	X	X	X	X	X	X						
37																
38		Q4	0	0	0	0	1	1	1	1						
39		Q3	0	0	1	1	1	1	0	0						
40	Q1	Q0	Q2	0	1	1	0	0	1	1	0					
41	0	0	X	X	X	0	X	X	X	X						
42	0	1	1	0	0	X	X	X	0	X						
43	1	1	0	X	X	X	X	X	X	X						
44	1	0	1	X	X	X	X	X	X	X						
45																
46		Q4	0	0	0	0	1	1	1	1						
47		Q3	0	0	1	1	1	1	0	0						
48	Q1	Q0	Q2	0	1	1	0	0	1	1	0					
49	0	0	X	X	X	1	X	X	X	X						
50	0	1	0	0	1	X	X	X	1	X						
51	1	1	1	X	X	X	X	X	X	X						
52	1	0	1	X	X	X	X	X	X	X						

$$D4 = \neg Q4 \neg Q3 \neg Q2 \neg Q1 Q0$$

$$D4 = Q3 Q0$$

$$D3 = \neg Q4 \neg Q3 \neg Q2 \neg Q1 Q0 + \neg Q4 \neg Q3 Q2 \neg Q1 Q0$$

$$D3 = \neg Q4 \neg Q3 Q2 + Q3 \neg Q2$$

$$D2 = \neg Q4 \neg Q3 \neg Q2 \neg Q1 Q0 + \neg Q4 \neg Q3 Q2 \neg Q1 Q0 + \neg Q4 \neg Q3 \neg Q2 Q1 Q0$$

$$D2 = Q3 + Q1 Q0$$

$$D1 = \neg Q4 \neg Q3 \neg Q2 \neg Q1 Q0 + \neg Q4 \neg Q3 \neg Q2 Q1 Q0$$

$$D1 = \neg Q4 \neg Q3 \neg Q2 \neg Q1 + Q1 \neg Q0$$

$$D0 = \neg Q4 \neg Q3 \neg Q2 \neg Q1 + \neg Q4 \neg Q3 Q2 \neg Q1 Q0 + \neg Q4 \neg Q3 \neg Q2 \neg Q1 Q0 + Q4 \neg Q3 Q2 \neg Q1 Q0$$

$$D0 = Q1 + Q3 + Q4$$

Una vez que tenemos simplificadas las ecuaciones de los FF-D, pasamos a la programación en VHDL, de la gal 22v10:

```
Name      cont00 ;
PartNo    00 ;
Date      27/05/2021 ;
Revision  01 ;
Designer  Engineer ;
Company   University of Tulsa ;
Assembly  None ;
Location  ;
Device    g22v10 ;

/* Definicion de pines de entrada */
PIN 1 = CLK;
PIN 3 = RST;

/* Definicion de pines de salida*/
PIN 23 = Q4;
PIN 22 = Q3;
PIN 21 = Q2;
PIN 20 = Q1;
PIN 19 = Q0;

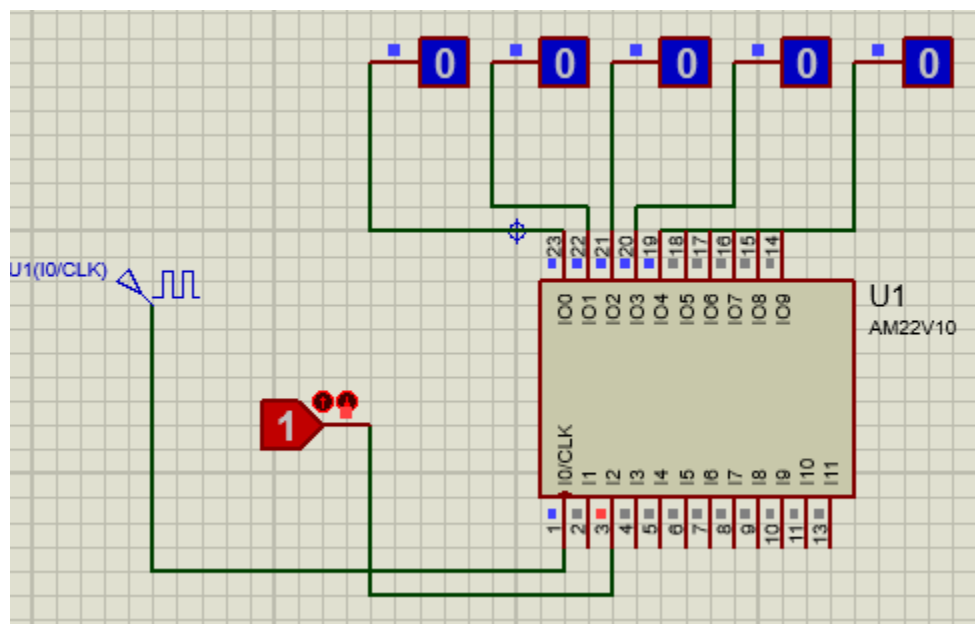
/* Definicion de ecuaciones de los FF-D*/

Q4.D = Q3&Q0;
Q3.D = Q3&!Q2 # !Q4&!Q3&Q2;
Q2.D = Q3 # Q1&Q0;
Q1.D = !Q4&!Q3&!Q2&!Q1 # Q1&!Q0;
Q0.D = Q1 # Q3 # Q4;

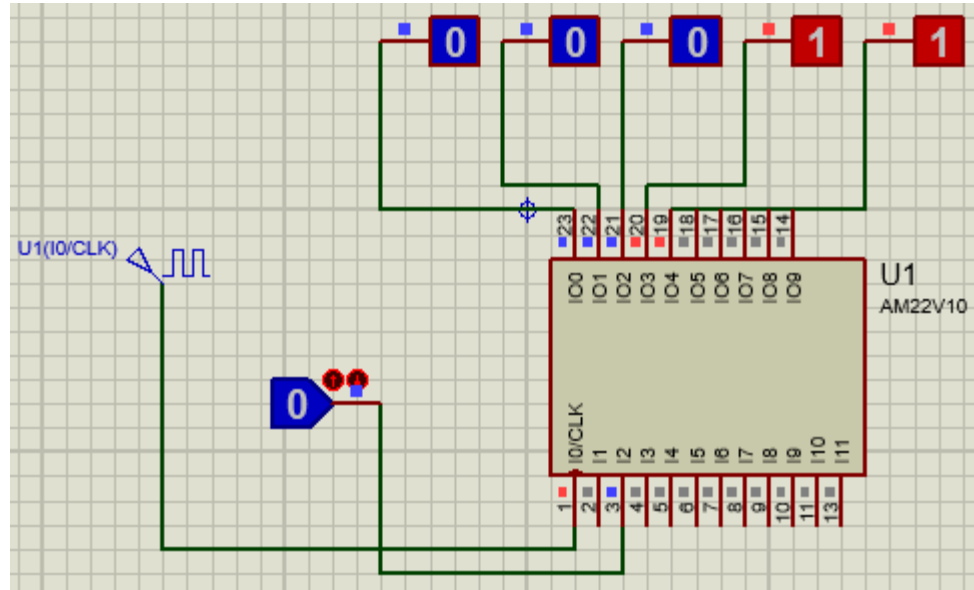
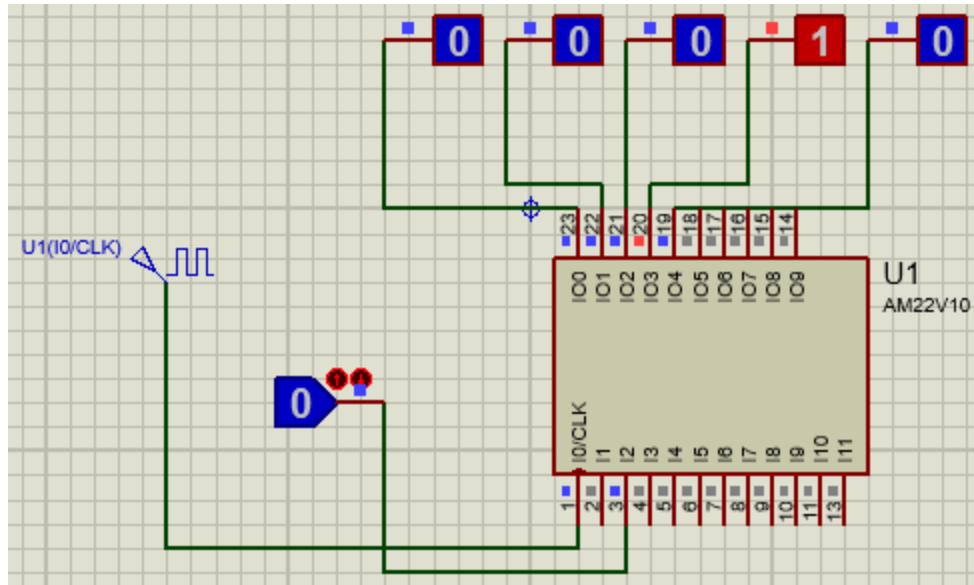
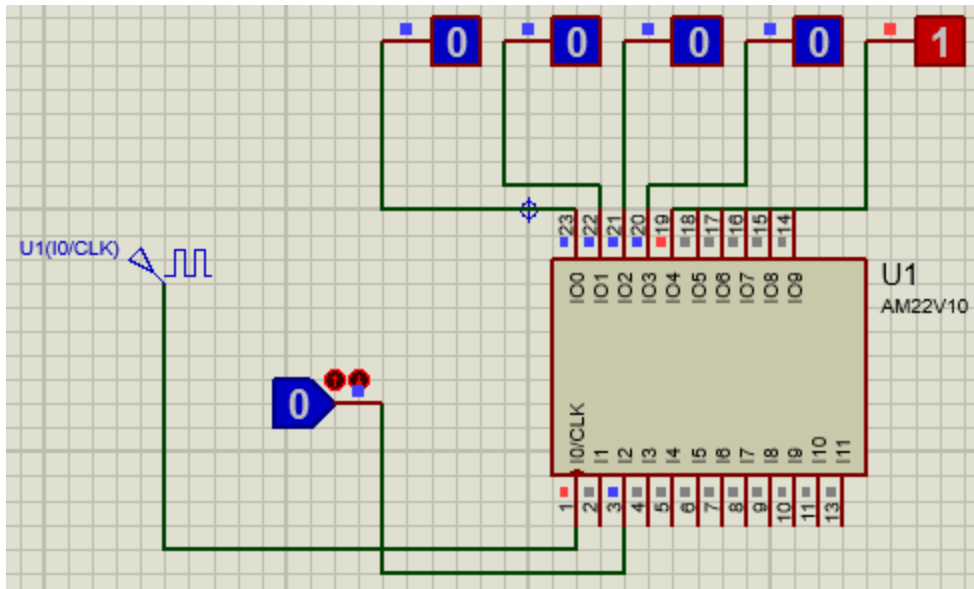
[Q0..Q4].ar = RST;
```

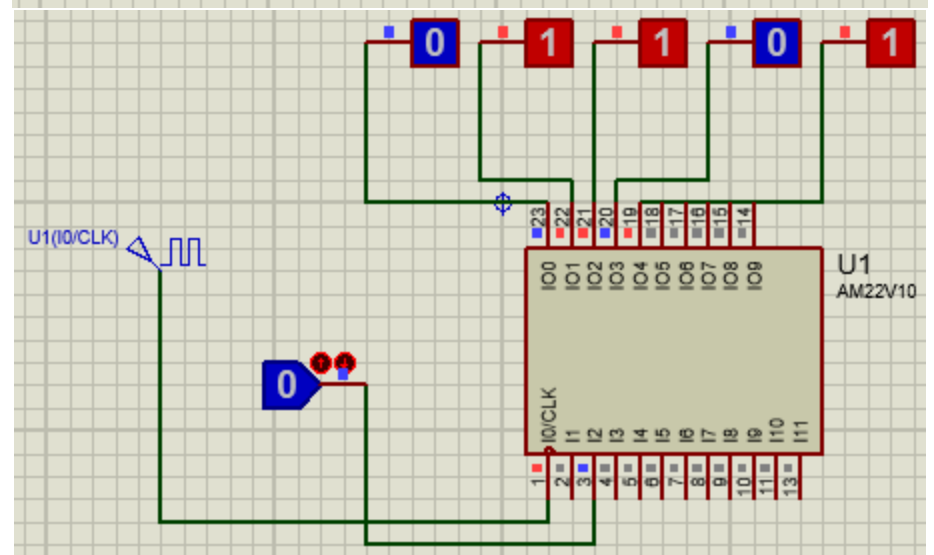
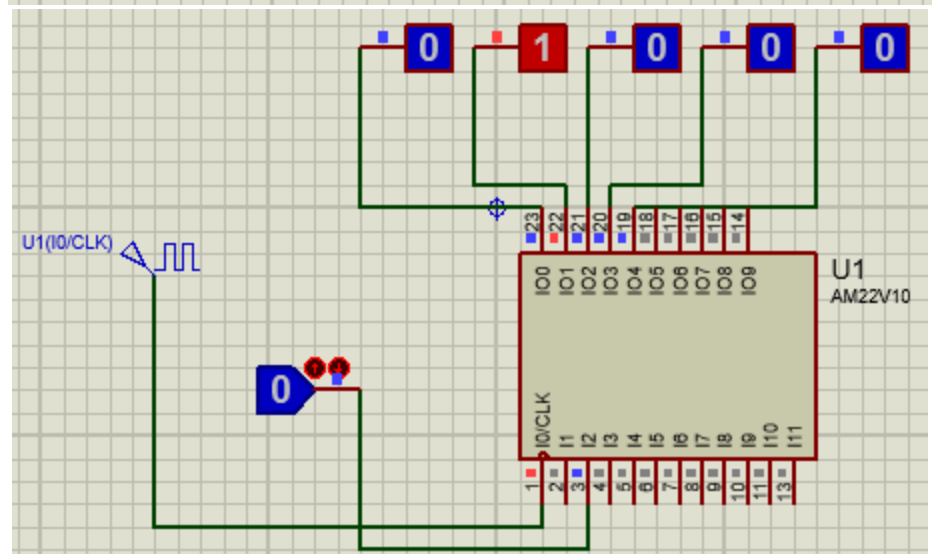
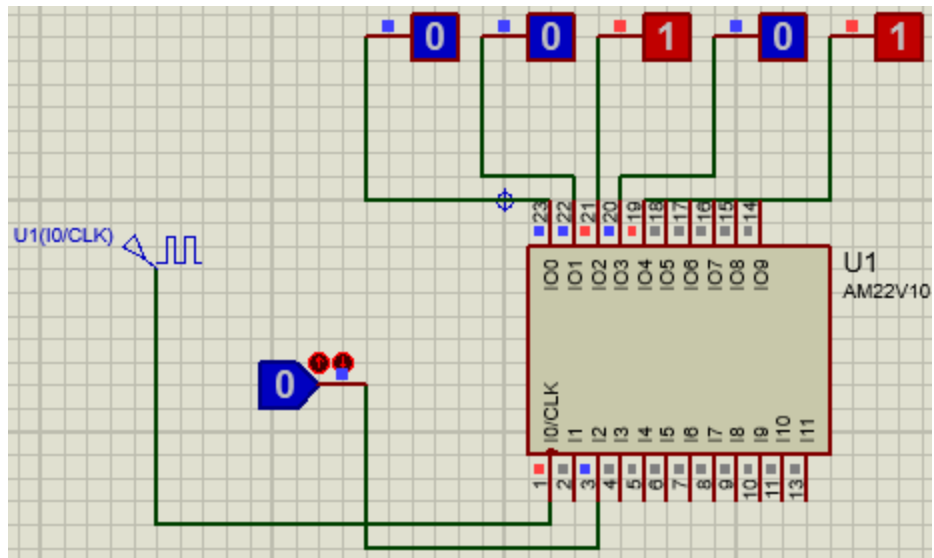
Después, generamos el archivo .jed, el cual nos va a permitir simular la programación de la gal 22v10 en proteus.

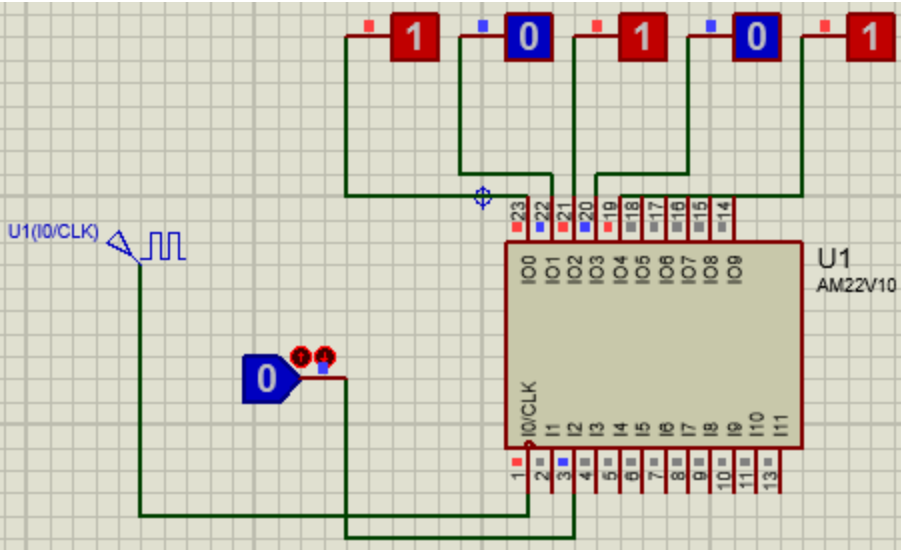
Por último, armamos el circuito en el simulador y realizamos las pruebas pertinentes.



CAPTURAS DE PANTALLA







CONCLUSIONES

En conclusión, se lograron en su totalidad los objetivos de la práctica:

- Diseñar un contador recursivo con la secuencia: 1, 2, 3, 5, 8, 13, 21.
- Usar Flip Flops D.
- Programar la secuencia en VHDL.
- Utilizar el simulador Proteus y la gal 22v10.
- Simular el programa.
- Verificar que funciones.

Cabe hacer las siguientes aclaraciones sobre la simulación:

- La gal 22v10 se encuentra en modo de trabajo en Flanco de Subida.
- El reloj tiene una frecuencia de 1Hz.
- La entrada I2 es un RESET asíncrono, que inhabilita el funcionamiento de la gal 22v10.

Con esto concluye la práctica.