

Electrónica: Anclaje Digital de Fase utilizando un AD4007

September 10, 2018

De forma general este aparato de forma completamente digital genera una señal de error de la diferencia de frecuencia o fase entre dos láseres. Este aparato es sensible a la diferencia de fase de los dos láseres lo que nos permite un mejor anclaje de la frecuencia relativa.

1 ¿Cómo se usa?

La placa compara la señal que contiene la diferencia de las frecuencias ópticas de dos láseres (o batido de frecuencias) con una frecuencia de referencia que puede venir de cualquier generador de frecuencias, por ejemplo un Arduino DDS.

Primero se debe conectar el **batido de frecuencias a RF_{in}**

- El rango de frecuencias va de 500MHz a 7.5GHz
- La amplitud de la frecuencia debe estar entre -10dBm a 5dBm.

RF_{out} es una señal de salida que permite monitoriar el batido de frecuencias, esta señal está atenuada por ≈ 6 dB, se puede conectar directamente a un analizador de espectros o frecuencias para monitorear el batido.

La frecuencia de referencia se debe conectar a REF_{in}

- El rango de frecuencias posibles va de 20 a 240MHz
- La amplitud de la frecuencia debe estar entre -10dBm a 5dBm.

La frecuencia en la cual la señal de error tendrá definido su cero está proporcionado por la fórmula:

$$\frac{f_{ref}}{2} = \frac{f_{batido}}{N}$$

Donde el valor de N se determina con dos jumpers: N1 y N2 en la placa de acuerdo con la tabla 1:

Tabla de verdad de los conectores N		
N2	N1	Valor de N
0	0	8
0	1	16
1	0	32
1	1	64

Table 1:

La señal de error sale de V_{tune} . El PID se debe conectar a esta salida.

- El rango de amplitud va de 0V a 5V o de 0V a 3V dependiendo del conector LK1.
- Para que la señal sea simétrica respecto al cero, se debe hacer un desplazamiento de 2.5V (o 1.5V). Esto se puede hacer con el PID o con un operador amplificador opcional entre la placa y el PID.
- Esta placa únicamente puede proporcionar la señal de error a un aparato de alta impedancia, si el PID que se usa es de baja impedancia (normalmente 50Ω es necesario colocar un op-amp extra como un amplificador inversor de ganancia=1).

Los conectores M1 y M2 tienen dos funciones más.

- Pueden controlar la carga de subida (charge pump, CP), de forma normal el CP esta activo y el anclaje se puede realizar. El CP tambien se puede poner en un "triple estado"en donde el ciclo se abre y el V_{tune} no sirve.
- Pueden controlar la polaridad de detector de fase de la frecuencia (phase frequency detector, PFD) que es positivo para osciladores estándar controlados por volje.
- Determina la salida que se puede leer en el conector MUXOUT. Esta salida es un monitor donde se pueden checar varias cosas de acuerdo con la tabla 2

Tabla de verdad de los conectores M		
M2	M1	Operación
0	0	CP: Activo MUXOUT : V_{DD} polaridad PFD: +ve
0	1	CP: Estado triple MUXOUT : salida divisor R polaridad PFD: +ve
1	0	CP: Activo MUXOUT : salida divisor N polaridad PFD: +ve
0	0	CP: Activo MUXOUT : GND polaridad PFD: -ve

Table 2:

2 Ensamblaje

2.1 Lista de partes

- 1 Evaluation board: Analog Devices EVAL-ADF4007EBZ1 (RS 832-9605)
- 4 SMA conectores
- 1 miniXLR conector
- 4 SMA cable 3 pulgadas (Mini-Circuits 086-3SM+)
- 1 SMA cable 6 pulgadas (Mini-Circuits 086-6SM+)
- 1-2 Amplifier (Mini-Circuits ZX60-6013E-S+)
- 1 SMD capacitor 47nF (o 33nF)
- 1 SMD resistor 150 Ω
- 1 pequeña placa para el regulador de voltaje (and optional op-amp)
- 1 regulador de voltaje +12V(7812)
- 3 capacitores 100nF
- 2 conectores banana

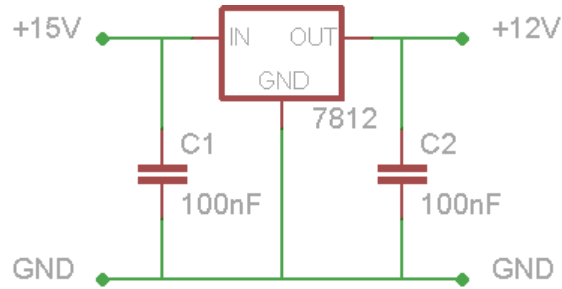


Figura. 1: Diagrama esquemático del circuito para el regulador de 12 V

2.2 ¿Cómo se construye?

- Con los dos conectores banana se administran directamente 15V DC a la placa.
- El el regulador se necesita para suministrar los 12V al amplificador, se utiliza para esto el circuito esquemático que se muestra en la **Figura 1**.
- Es muy probable que la señal del batido tenga que ser amplificada para que pueda ser leída, esto se puede hacer con la cantidad adecuada de amplificadores (Mini-Circuits amplifiers (e.g. ZX60-6013E-S+)) dentro de la caja. Entre +12V que salen del regulador y GND del amplificador un capacitor de 100nF también debe ser utilizado.
- En la placa se debe conectar la etapa PI soldando un cable del PIN 20 directamente a la salida de V_{tune} . Se conecta un cable entre las partes que NO son tierra de C12 y C27 en la placa.
- para completar la generación de la señal de error un capacitor (47nF o 33nF) y una resistencia (150 OHms) en serie deben ponerse entre la señal de la salida y tierra. Esto se puede hacer facilmente con dos elementos de montaje superficial soldados entre los pines de salida y tierra de V_{tune} como un puente, se puede apreciar en la **Figura 2**.

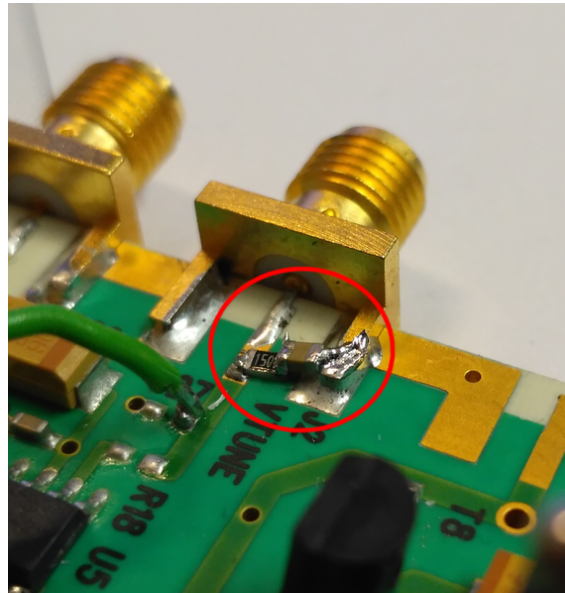


Figura. 2: Puente con capacitor y resistencia en la conexión Vtune

3 ¿Cómo funciona?

El elemento clave es el chip AD4007, que realiza un ciclo de anclaje digital de una fase. La aplicacion estándar de esta placa es para anclar una señal de microondas respecto a una señal de radiofre-

cuencia. En este caso se reemplaza la señal de microondas con la señal del batido de frecuencias de dos láseres en el rango de 1-7GHz. Primero las señales de entrada son convertidas de señales senoidales a pulsos digitales. La señal de la frecuencia que sirve como referencia se divide en 2 por cómo está construida la placa. La señal del batido se divide entre N dependiendo de los valores señalados en la tabla 1. Los trenes de pulso generados son alimentados a un detector de fase / frecuencia, que es un circuito completamente digital echo de varias compuertas flipflop, que se abren y cierran de acuerdo a los pulsos que contiene el tren. Las compuertas flipflop controlan el estatus de la carga de subida. Este componente consiste de dos MOSFETs en una configuración "push/pull". Esto significa que cuando se abre "empuja" carga (electrones) fuera del PIN 20 de todo el chip, mientras que el otro "jala" carga que se encuentra fuera del chip. Para medir esta carga se colocan los capacitores y resistencia entre el pin 2, dependiendo de cuanta carga es empujada/jalada por unidad de tiempo, el voltaje entre estos dos elementos cambia. Esta es la señal de error. Un aspecto importante es que incluso para dos señales exactamente a la misma frecuencia, pero fuera de fase, la carga es empujada/jalada. Los bordes de las señales digitales de los dos pulsos, se encuentran fuera de fase lo que resulta en una cantidad diferente de carga que se empuja y que se jala. Esto hace que el detector sea sensible a la fase. Un segundo aspecto que es importante es que dado que se colocó un capacitor a la salida, la señal sí esta siendo integrada. Para una diferencia de fase o frecuencia fija, la carga de subida incrementa la cantidad de carga en el capacitor por unidad de tiempo, esto implica que incluso para el error más pequeño posible, la señal de error se irá al máximo o mínimo del voltaje después de unos segundos, el comportamiento típico del integrador es abrir el ciclo, esto cambia el funcionamiento de todo el circuito. Junto con el integrador del PID ahora se tiene un doble integrador, lo importante es que este asunto no nos importa para nuestros propósitos, los integradores afectarán cuando nos encontremos en frecuencias muy bajas de la señal de referencia. El adelgazamiento del ancho de banda se hace con la parte de alta frecuencia, donde el integrador no tiene ningun juego. Otra forma de ver esto es que el ciclo cerrado corrige cualquier problema antes de que suceda, es decir, que en la constante de tiempo del capacitor, la señal de error es proporcional al error instantáneo.