



Nome: GABARITO

Matrícula: 09/1234567

Prova 1

(5.0) 1) Dado o trecho de mapa de memória ao lado, a rotina MAIN apresentada e sabendo que o label PROC corresponde ao endereço 0x00400030:

0x00400030	3C010040
0x00400034	34220000
0x00400038	8C420020
0x0040003c	00021700
0x00400040	1080FFFB
0x00400044	23FF0004
0x00400048	03E00008

```
.text
MAIN: la $a0,0xd0d1d2d3d4d5d6d7
jal PROC
bne $a0,$zero,EXIT
mtc1 $v0,$f0
cvt.w.s $f0,$f0
mfc1 $v0,$f0
EXIT: addi $v0,$v0,12
syscall
jr $ra
```

(2.0)a) Desmonte o código de máquina ao lado em instruções do Assembly MIPS.

(2.0)b) Monte a rotina MAIN em código de máquina (hexadecimal) a partir do endereço 0x00400000

(1.0)c) Ao final da execução do código o que o programa escreve na tela? Qual o número real em decimal (float, IEEE754) presente no registrador \$f0?

(3.0)2) Responda:

(1.0)a) A arquitetura x86 utiliza instruções cujos tamanhos podem variar de 8 a 560 bits. Comente 2 vantagens e 2 desvantagens desta forma de codificação quando comparada com a forma com que a arquitetura MIPS codifica suas instruções.

(1.0)b) Uma das características da arquitetura ARM é a existência do *modo Thumb*, que reduz e compacta a codificação das instruções em 16 bits. Proponha uma codificação de instruções de 16 bits para a arquitetura MIPS, indicando quais as modificações devem ser feitas na arquitetura MIPS original e como seriam os campos dos formatos de instruções tipo-R, tipo-I e tipo-J nesta nova arquitetura MIPS16.

Obs.: Continua sendo um processador de 32 bits.

(1.0)c) O que são máquinas CISC e RISC? Considerando o desempenho como o inverso do tempo de execução de um trecho de código do usuário, qual tipo de máquina possui maior desempenho?

(2.0) 3) A arquitetura ARM, mesmo sendo uma arquitetura tipicamente RISC, apresenta diversas instruções bastante poderosas que facilitam bastante o trabalho dos programadores. Implemente o equivalente das instruções ARM abaixo com instruções da ISA MIPS.

(1.0)a) LBPC ~~\$2~~,0x1234 # \$1=byte lido da memória do endereço [PC+0x1234], com extensão de sinal

(1.0)b) LDM ~~\$2~~,0b00110101 # Salva os registradores \$n na memória em sequência a partir do # endereço armazenado no registrador \$1, caso o bit(n) = 1 do imediato;

Assim, os registradores \$0,\$2,\$4 e \$5 são salvos na memória nos endereços ~~\$2~~, ~~\$2~~+4, ~~\$2~~+8 e ~~\$2~~+12, respectivamente.

(1.0)4) Você concorda com a afirmação $1.9927677 \times 10^{-32}$ escrita em IEEE754 Precisão Simples? Por quê?

COMENTANDO A IEEE 754
 $1,9927677 \times 10^{-32} \rightarrow 0x0ACEF0DA$
 RESPOSTAS POSSÍVEIS:
 SIM, O VALOR É MUITO PEQUENO!
 NÃO, SEU UM ALUNO MUITO CRIATIVO!

BOA SORTE!

OAC-A

1. Prova

2014/17

GABARITO

1) a) 0x00400030 : lui \$a1, 0x0040
 0x00400034 : or \$v0, \$a1, 0x0000
 0x00400038 : lw \$v0, 32(\$v0)
 0x0040003C : sll \$v0, \$v0, 28
 0x00400040 : beq \$a0, \$zero, PROC
 0x00400044 : addi \$r9, \$ra, 4
 0x00400048 : jr \$ra

b) 0x00400000 : 3C010912 # lui \$a1, 0x0912
 0x00400004 : 34243456 # ori \$a0, \$a1, 0x3456
 0x00400008 : 0C10000C # jal 0x00400030
 0x0040000C : 14800003 # bne \$a0, \$0, 3
 0x00400010 : 44320000 # mtc1 \$v0, \$f0
 0x00400014 : 46000024 # cvt.w.s 1/2, 1/2
 0x00400018 : 44020000 # mfc1 \$v0, \$f0
 0x0040001C : 2042000C # addi \$v0, \$v0, 12
 0x00400020 : 0000000C # syscall
 0x00400024 : 03500008 # jr \$ra

c) cond \$v0 = -2
 $\$v0 = \$v0 + 12$
 $\$v0 = 10$

1050 syscall EX. T

// NÃO ESCREVA NADA NESTA LINHA //

$\$f0 = \text{FFFF FFFE} \rightarrow \text{NaN}$

Exponent = 255

Mantissa $\neq 0$

2) a) VANTAGENS: - Permite o uso de Endereços de 32 bits como imediato

- Permite o uso de números de 32 bits como imediato

DESVANTAGENS: - Próximo endereço precisa ser calculado

- Hardware mais complexo

Exemplo com 4 tamanhos

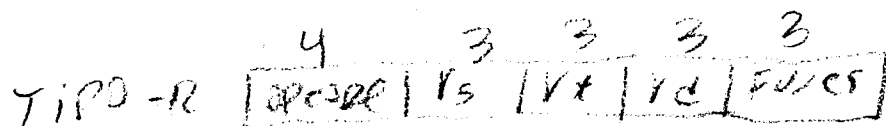
b) O Banco de Registradores deve ser reduzido de 8 Regs

O Opcode e o Func Code ser reduzidos

4 bits

3 bits

3 bits/Reg



as instruções

SLL, SRL, SRA

seção TIPO I



c) CISC = computador com conjunto complexo de instruções

RISC = computador com conjunto reduzido de instruções

* Apenas com base na ISA não se pode afirmar qual possui

melhor desempenho pois $T = I \times CPI \times T$

ISA define

implementação de hardware

3) a) lui \$at, %HI(PC)

ori \$at, %LO(PC)

lb \$2, 0x1234(\$at)

b) sw \$0, 0(\$2)

sw \$2, 4(\$2)

sw \$4, 8(\$2)

sw \$5, 12(\$2)