

# Arquitectura de Computadores

curso 2022-2023

## Instalación y Uso de QuestaSim

3º de grado en Ingeniería Informática y

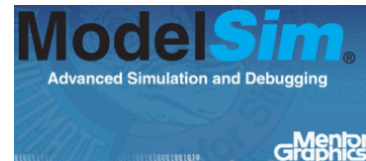
3º de doble grado en Ing. Informática y Matemáticas

# Generalidades



- Esta presentación describe el uso básico de QuestaSim\*
- Se trata de entorno de simulación HDL (*Hardware Description Languages*) en varios lenguajes (VHDL, Verilog y SystemC) de Siemens EDA (Anteriormente Mentor Graphics).
- QuestaSim se puede utilizar de forma independiente o junto con otras herramientas de diseño hardware como Intel Quartus, Xilinx ISE o Xilinx Vivado.
- La simulación se realiza mediante la interfaz gráfica (GUI- *Graphical User Interface*) o automáticamente mediante scripts.

\* Dentro del portfolio de Siemens EDA existe una versión de menores características denomina ModelSim



# Generalidades

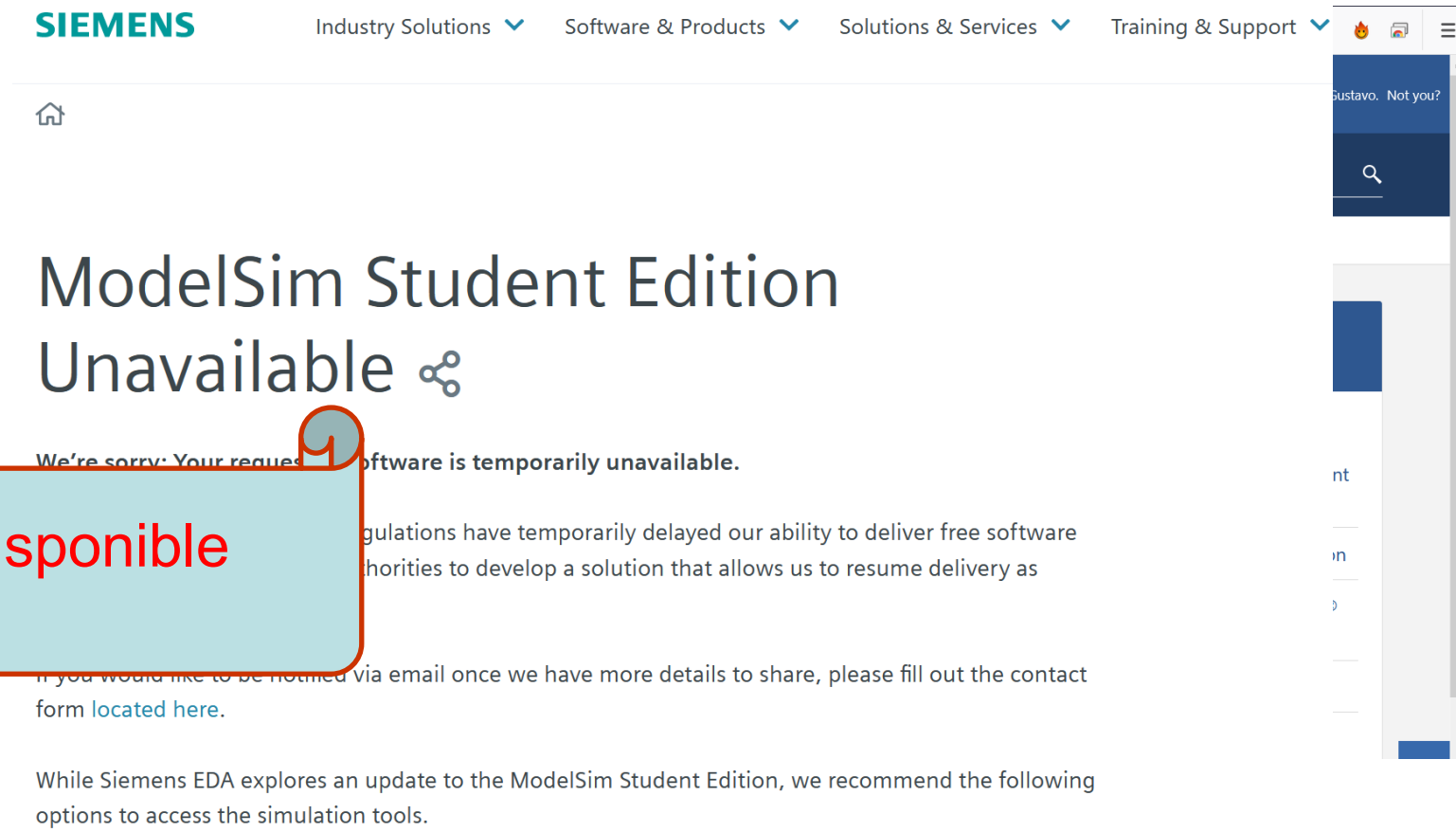
- En la EPS-UAM existen instalaciones de QuestaSim (o Modelsim)
  - Se trata de versiones completas que utilizan licencias desde un servidor y no pueden usarse fuera del entorno de la universidad
  - En las imágenes Linux de los laboratorio existe QuestaSim (recomendado)
  - En algunas imágenes Windows, existen instalaciones de ModelSim SE.
- Para trabajar desde casa:
  - Versión gratuita (ModelSim PE Student Edition) de Modelsim. **De momento no está disponible.**
  - Versión prueba provista por Intel, Microsemi o Lattice.
  - Máquina Virtual provista por la asignatura. Necesita VPN

# Instalación de ModelSim Student Edition

1. Buscar en internet “modelsim student” o seguir el enlace

[https://www.mentor.com/company/higher\\_ed/modelsim-student-edition](https://www.mentor.com/company/higher_ed/modelsim-student-edition)

Se trata de una versión  
solo Windows



De Momento no está disponible

# ModelSim Altera/Microsemi/Lattice Edition

- Para usuarios avanzados. Versiones Linux y Windows.
- Licencia de prueba de algunos meses
- Ejemplo Intel (Antiguamente Altera):

<https://www.intel.es/content/www/es/es/software/programmable/quartus-prime/model-sim.html>

<b>ModelSim - Intel FPGA Edition (includes Starter Edition)</b> Size: 176.2 MB MD5: 76FA490F4E4013F13C32E4401D9C170A	↓
<b>ModelSim - Intel FPGA Edition (includes Starter Edition) Part 2</b> Size: 7.6 GB MD5: 3BDA2FF7B1630A372D072069D4B66B3E	↓
<b>Questa - Intel FPGA Edition (includes Starter Edition)</b> Size: 461.9 MB MD5: 21913DECC7E81CF15121D4704504253D	↓
<b>Questa - Intel FPGA Edition (includes Starter Edition) Part 2</b> Size: 4.3 GB MD5: 3FC5E17D7ED03991BE6A5D1FCEF57AA0	↓

The screenshot shows the Intel website's page for downloading ModelSim\*-Intel® FPGA Edition Software. The page has a blue header with the Intel logo and navigation links: PRODUCTOS, ASISTENCIA, SOLUCIONES, and MÁS +. Below the header, the main heading is "ModelSim\*-Intel® FPGA Edition Software". There are links for "Benefits", "FAQ", and "Support". A large blue button says "Download ModelSim\*-Intel® FPGA edition software →". Below this, there are two columns of text. The left column is titled "ModelSim\*-Intel® FPGA Edition Software" and lists features: Recommended for simulating all Intel® FPGA designs (Intel® Arria® FPGA, Intel® Cyclone® FPGA, and Intel® Stratix® FPGA designs, and Intel® MAX® CPLDs), 33 percent faster simulation performance than ModelSim\*-Intel® FPGA starter edition software, and No line limitations. The right column is titled "ModelSim\*-Intel® FPGA Starter Edition Software" and lists features: Support for simulating small Intel® FPGA designs, 10,000 executable line limitations, Free no license required, and Mixed language support.

ModelSim\*-Intel® FPGA Edition Software

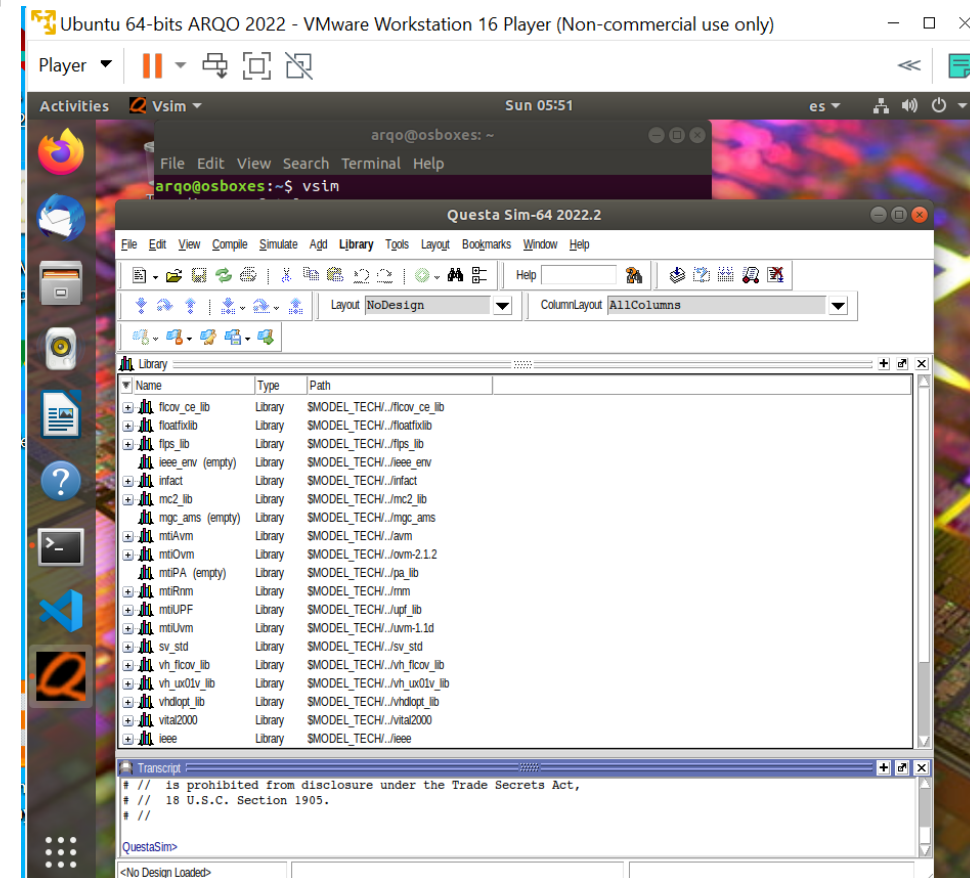
- Recommended for simulating all Intel® FPGA designs (Intel® Arria® FPGA, Intel® Cyclone® FPGA, and Intel® Stratix® FPGA designs, and Intel® MAX® CPLDs)
- 33 percent faster simulation performance than ModelSim\*-Intel® FPGA starter edition software
- No line limitations

ModelSim\*-Intel® FPGA Starter Edition Software

- Support for simulating small Intel® FPGA designs
- 10,000 executable line limitations
- Free no license required
- Mixed language support

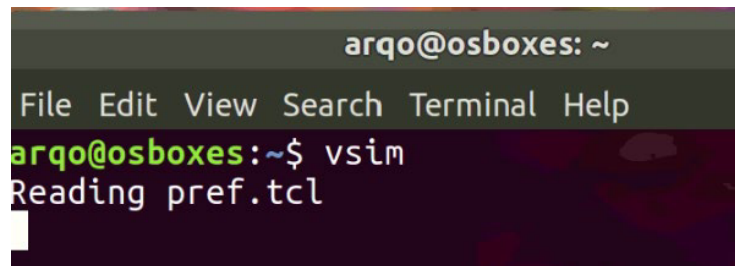
# Uso Máquina Virtual con QuestaSim

- Se provee un máquina virtual VMWare
  - Debes tener instalado VMWare Player
- La MV es un Ubuntu 18.04 con QuestaSim instalado
  - Usuario: arqo, passw: arq2022
  - Es necesario usar la VPN
  - Se lanza desde línea de comandos

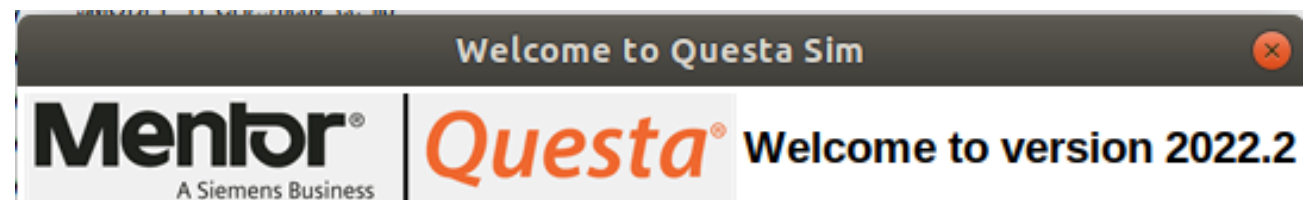


# Recordatorio uso QuestaSim (o ModelSim)

- El flujo de trabajo es igual en ambos (al menos lo que se utilizará en arquitectura de ordenadores)
- Se puede crear un proyecto, o usar script (recomendado en arqo)
- Para iniciar Model/Questa
  - ***vsim*** en Linux Shell

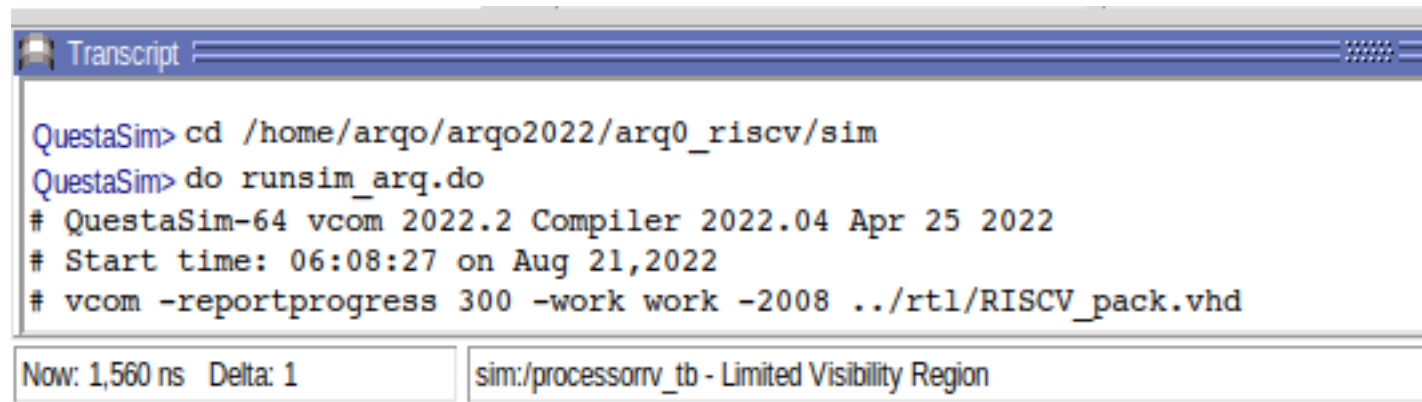


```
arqo@osboxes: ~  
File Edit View Search Terminal Help  
arqo@osboxes:~$ vsim  
Reading pref.tcl
```



# Ejecutar script

- Desde la consola de modelSim/QuestaSim
- Ir a la carpeta donde está el script (extensión .do)
  - cd ruta\_a\_arq2022/arq\_ejerc\_xx/sim (o usar file-> change directory ...)
  - Asegurarse estar donde queremos (pwd)
- Ejecutar el script (comando “do”)
  - **do** run\_sim\_arq.do



```
Transcript

QuartaSim> cd /home/arqo/arqo2022/arq0_riscv/sim
QuartaSim> do runsim_arq.do
# QuartaSim-64 vcom 2022.2 Compiler 2022.04 Apr 25 2022
# Start time: 06:08:27 on Aug 21,2022
# vcom -reportprogress 300 -work work -2008 ../rtl/RISCV_pack.vhd

Now: 1,560 ns Delta: 1 sim:/processorv_tb - Limited Visibility Region
```



# ¿Que hace el script?

```
-----
# Script QuestaSim para la simulacion del procesador Risc V ArqO 2022
-----

# Crear library, borrando cualquier compilacion previa:
if [file exists work] {vdel -lib work -all }
vlib work

# Compilar RTL:
vcom -work work -2008 ../rtl/RISCV_pack.vhd
vcom -work work -2008 -explicit -check_synthesis ../rtl/reg_bank.vhd
vcom -work work -2008 -explicit -check_synthesis ../rtl/alu_RV.vhd
vcom -work work -2008 -explicit -check_synthesis ../rtl/alu_control.vhd
vcom -work work -2008 -explicit -check_synthesis ../rtl/control_unit.vhd
vcom -work work -2008 -explicit -check_synthesis ../rtl/Imm_Generator.vhd
vcom -work work -2008 -explicit -check_synthesis ../rtl/processorRV.vhd

# Compilar testbench:
vcom -work work -2008 -explicit memory_data.vhd
vcom -work work -2008 -explicit memory_instr.vhd
vcom -work work -2008 -explicit processorR5_tb.vhd
---

# Lanzar la simulacion, hasta
run -all
-----
```

- Borra compilación Previa
- Crea biblioteca work
- Compila los fuentes del procesador (vcom)
- Compila los fuentes de la simulación (vcom)
- Elabora el diseño (lanza simulación) usando processor\_tb como top
  - -g para los generics del toplevel
- Abre las formas de onda del archivo wave\_Arq.do
- Simula hasta el final (run -all)

# ¿Que hace el script?

```
-----  
# Script QuestaSim para la simulacion del procesador Risc V Arq0 2022  
-----
```

```
# Crear library, borrando cualquier compilacion previa:
```

- Borra compilación Previa
- Crea biblioteca work
- Compila los fuentes del procesador (vcom)
- Compila los fuentes de la simulación (vcom)
- Elabora el diseño (lanza simulación) usando processor\_tb como top
  - -g para los generics del toplevel
- Abre las formas de onda del archivo wave\_arq.do
- Simula hasta el final (run -all)

```
rm -f all }
```

```
# Elaboracion:
```

```
vsim -gINIT_FILENAME_INST="instrucciones.txt"
```

```
-gINIT_FILENAME_DATA="datos.txt"
```

```
-gN_CYCLES=150 processorRV_tb
```

```
synth
```

```
synth
```

```
synth
```

```
synth
```

```
synth
```

```
# Opcion para guardar todas las ondas:
```

```
log -r /*
```

```
# Mostrar las ondas:
```

```
do wave_arq.do
```

```
vhd
```

```
or_tb
```

```
# Opcion del simulador para evitar warnings tipicos en tiempo 0 :
```

```
set StdArithNoWarnings 1
```

```
run 0 ns
```

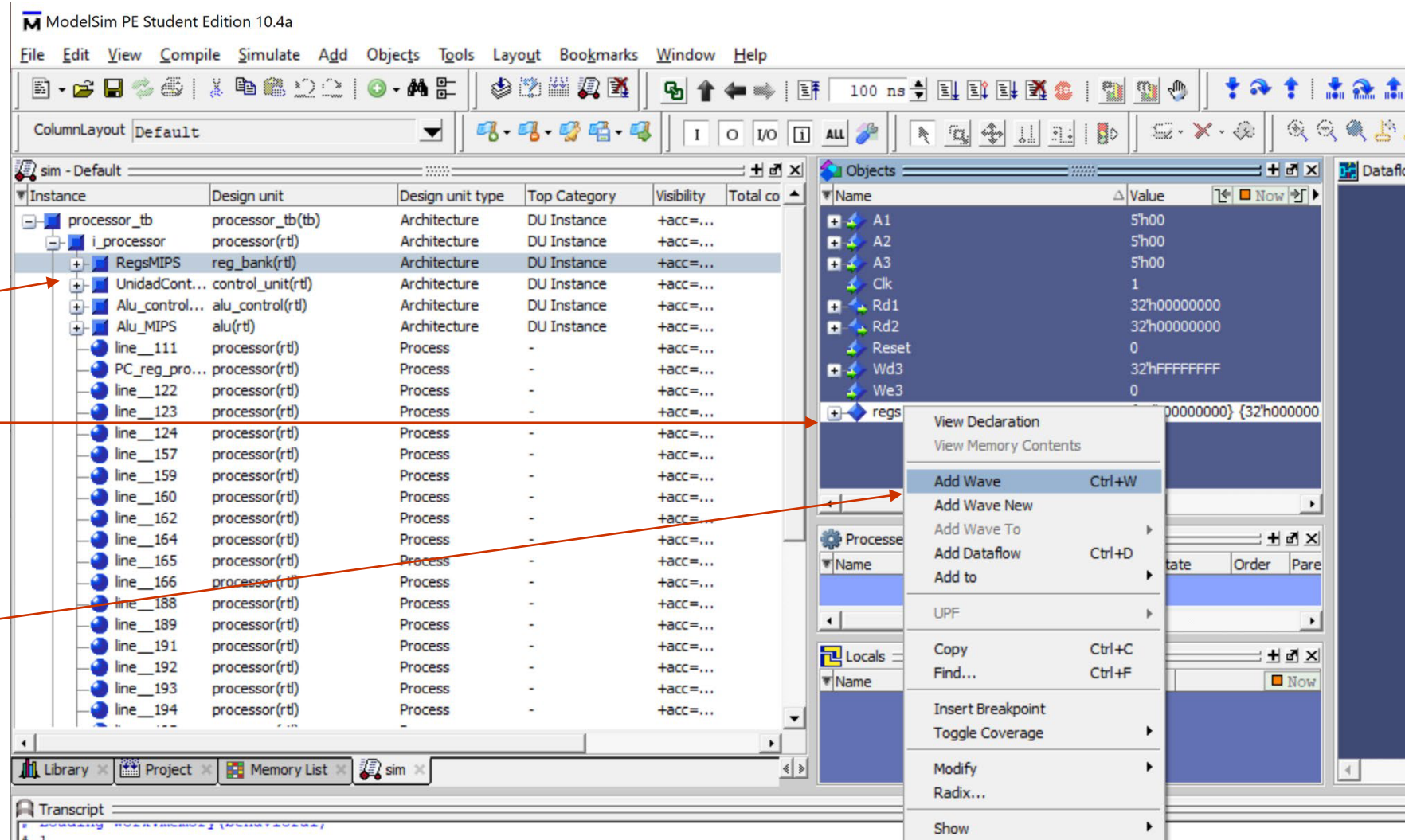
```
set StdArithNoWarnings 0
```

```
# Lanzar la simulacion, hasta que pare sola:
```

```
run -all  
-----
```

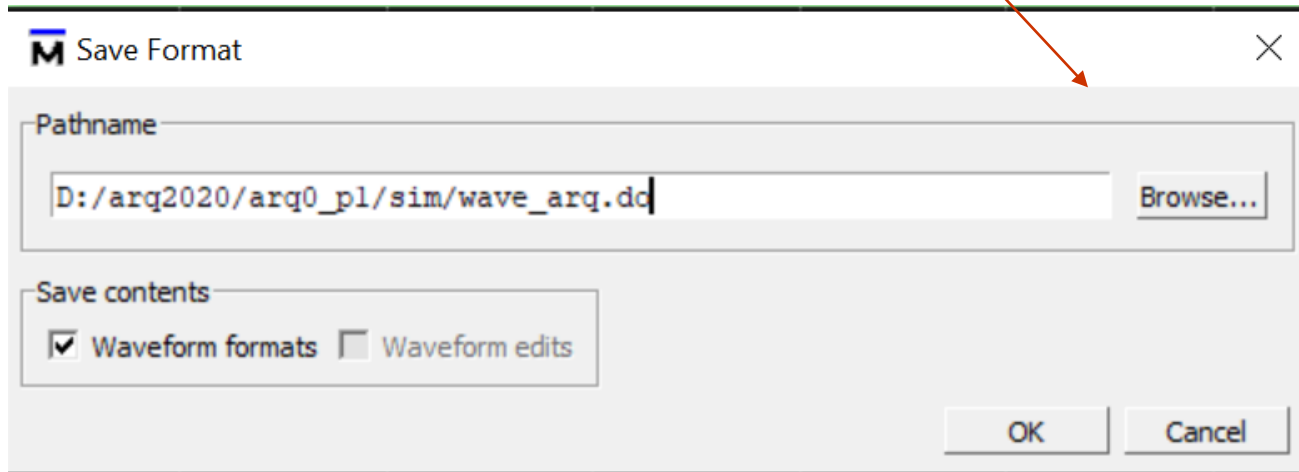
# Visualizar más formas de ondas

- Seleccionar el elemento en la jerarquía de componentes, luego la(s) señales, botón derecho “add wave”



# Configurar vista y guardar para futuras simulaciones

- Mover, cambiar base (radix), formato (color), agregar separadores, etc.
- Guardar la forma de ondas
  - File -> “save format...” (ctrl+s)



- La próxima vez que se simule, se visualizarán los cambios en el formato

