



通信电路原理

第八章 频率合成技术



第7章附：反馈控制系统

- **自动增益控制 (AGC) 电路**
 - 在输入信号幅度变化很大的情况下，其输出信号幅度保持恒定或仅在较小范围内变化的一种自动控制电路（放大器的输出信号为参考电平所控制，参考电平固定，放大器的输出信号幅度几乎保持恒定不变）：AGC电路控制的是信号的幅度
- **自动频率控制 (AFC) 电路**
 - 是一种频率反馈控制系统，VCO输出信号的频率跟踪输入参考信号的频率变化：AFC电路控制的是信号的频率
- **自动相位控制 (APC) 电路**
 - 又叫锁相环路(Phase Locked Loop,简称PLL)，是一种相位反馈控制系统，VCO输出信号的相位跟踪输入参考信号相位的变化：锁相环路控制的是信号的相位



频率/相位反馈系统

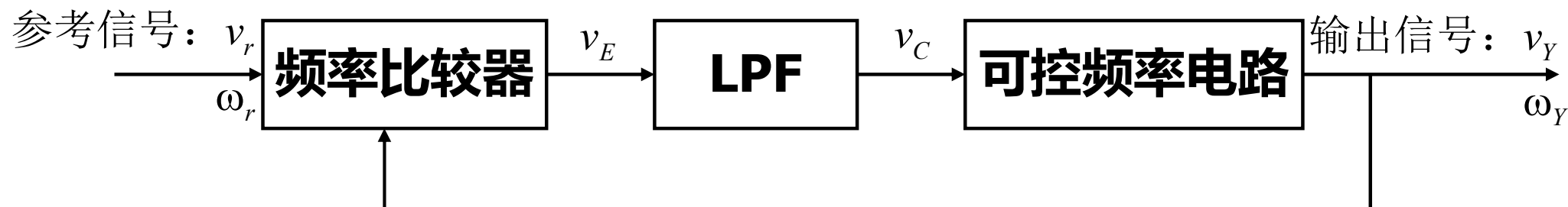
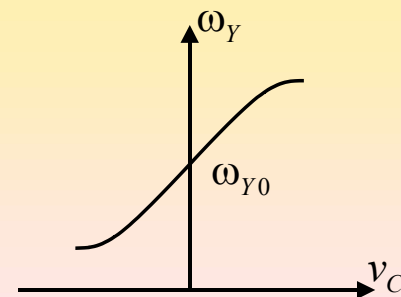
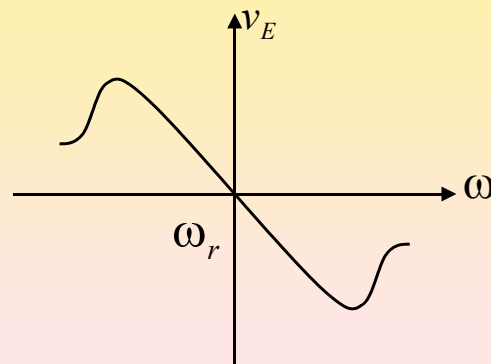
■ AFC

- VCO控制电压是频率之差的函数，环路稳定后输出和输入信号之间存在频差

■ PLL

- VCO控制电压是相位之差的函数，环路稳定后输出和输入信号之间只有相差
- 精准的频率控制：广泛应用于各个领域
 - 通信系统中，可用于窄带跟踪滤波、频率综合、调制解调、信号检测等方面

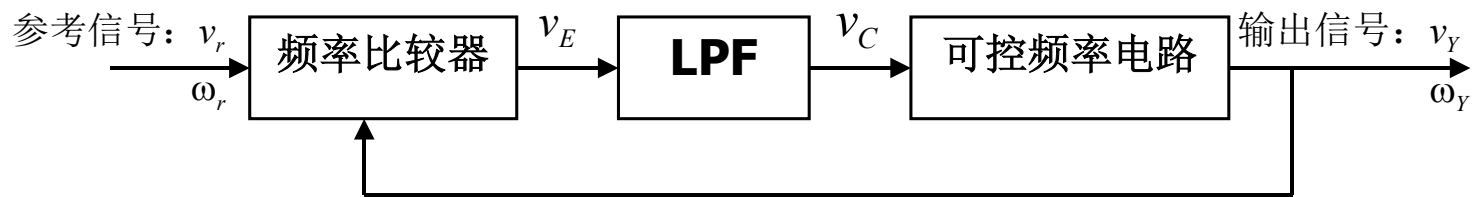
AFC方框图



频率比较器: $v_E = f(\omega_r - \omega_Y)$ 鉴频器: $v_E = K_d(\omega_r - \omega_Y)$

低通滤波器: $v_C(s) = H_F(s)v_E(s)$

可控频率电路: $\omega_Y = g(v_C)$ 压控振荡器: $\omega_Y = K_o v_C + \omega_{Y0}$



AFC线性分析

- 在一定范围内，AFC各个部件的输出输入关系可以近似为线性网络关系，因而可以在复频域内分析

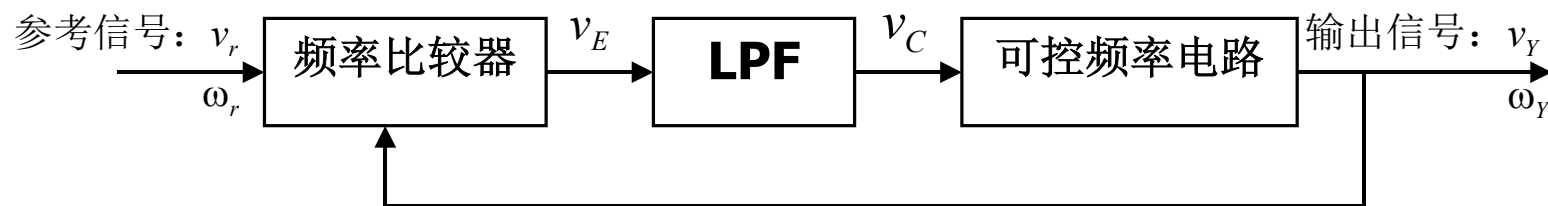
$$v_E = K_d(\omega_r - \omega_Y) \quad v_E(s) = K_d(\omega_r(s) - \omega_Y(s)) = K_d(\Omega_r(s) - \Omega_Y(s))$$

$$\text{其中: } \Omega_Y(s) = \omega_Y(s) - \omega_{Y0} \quad \Omega_r(s) = \omega_r(s) - \omega_{r0} \quad \omega_{r0} = \omega_{Y0}$$

$$v_C(s) = H_F(s)v_E(s) = K_d H_F(s)(\Omega_r(s) - \Omega_Y(s))$$

$$\omega_Y = K_o v_C + \omega_{Y0} \quad \Omega_Y(s) = K_o v_C(s) = K_o K_d H_F(s)(\Omega_r(s) - \Omega_Y(s))$$

$$\text{闭环传递函数: } T(s) = \frac{\Omega_Y(s)}{\Omega_r(s)} = \frac{K_d K_o H_F(s)}{1 + K_d K_o H_F(s)}$$



AFC误差传递函数

闭环传递函数: $T(s) = \frac{\Omega_Y(s)}{\Omega_r(s)} = \frac{K_d K_o H_F(s)}{1 + K_d K_o H_F(s)}$

误差传递函数: $T_E(s) = \frac{\Omega_E(s)}{\Omega_r(s)} = \frac{\Omega_r(s) - \Omega_Y(s)}{\Omega_r(s)} = \frac{1}{1 + K_d K_o H_F(s)}$

- 如果参考信号角频率发生了幅值为 $\Delta\omega$ 的阶跃变化, 那么AFC的稳态频差是该幅度的 $1/(1+K_d K_o)$ 倍

$$\delta_\omega = \Omega_E^{\text{稳态}} = \lim_{s \rightarrow 0} s \Omega_E(s) = \lim_{s \rightarrow 0} s T_E(s) \Omega_r(s)$$

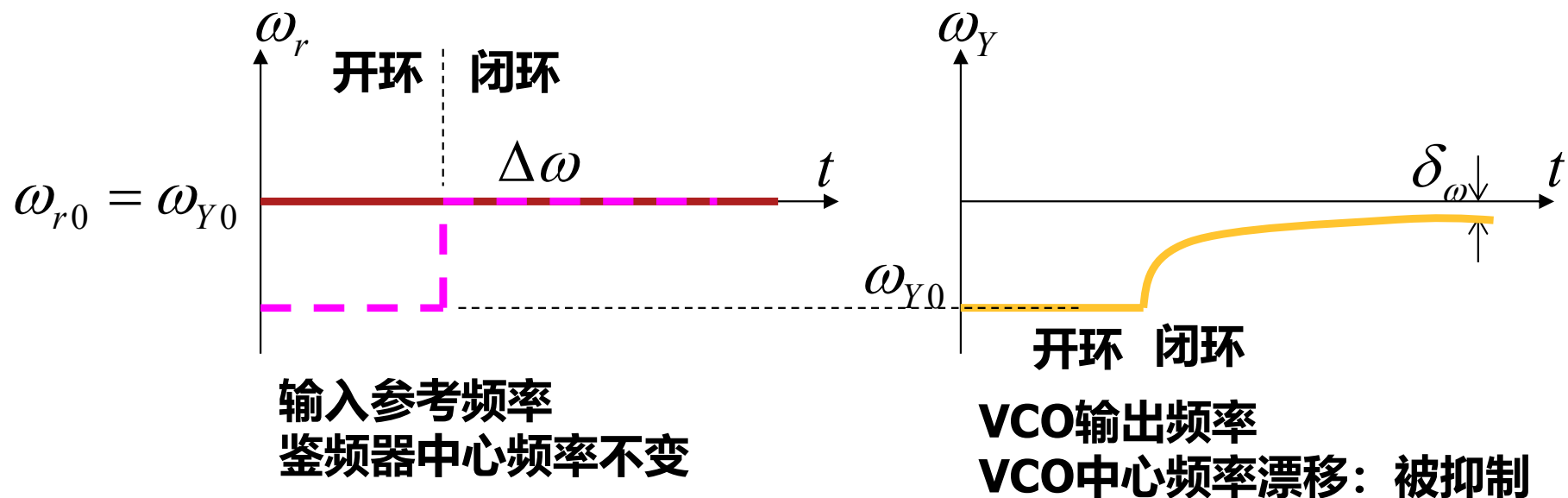
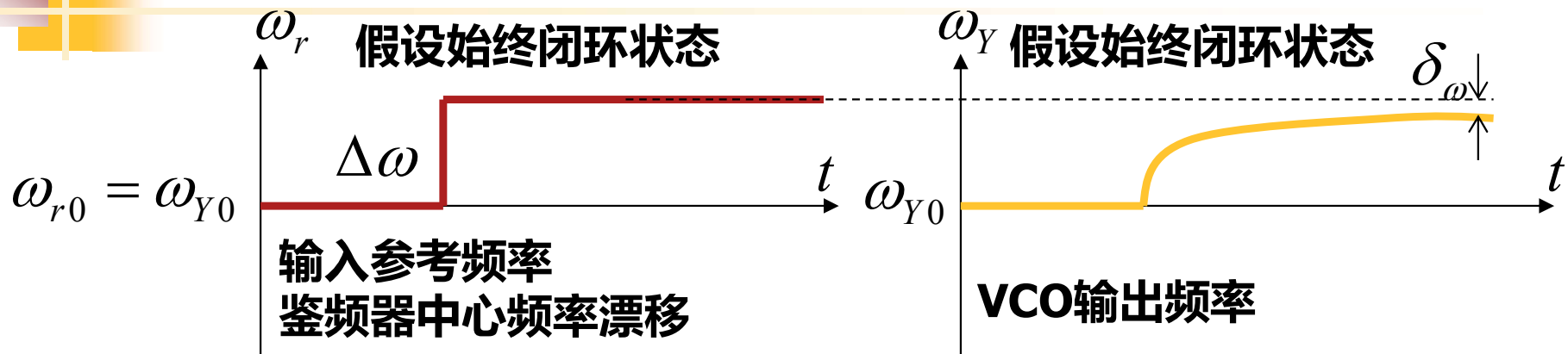
$$\Omega_E = \Omega_r - \Omega_Y = \omega_r - \omega_Y = \delta_\omega$$

$$= \lim_{s \rightarrow 0} \frac{s}{1 + K_d K_o H_F(s)} \frac{\Delta\omega}{s} = \frac{\Delta\omega}{1 + K_d K_o A_0} = \frac{\Delta\omega}{1 + K_d K_o}$$

低通滤波器
直流增益为1

$$\delta_{\omega} = \Omega_E^{\text{稳态}} = \frac{\Delta\omega}{1 + K_d K_o A_0}$$

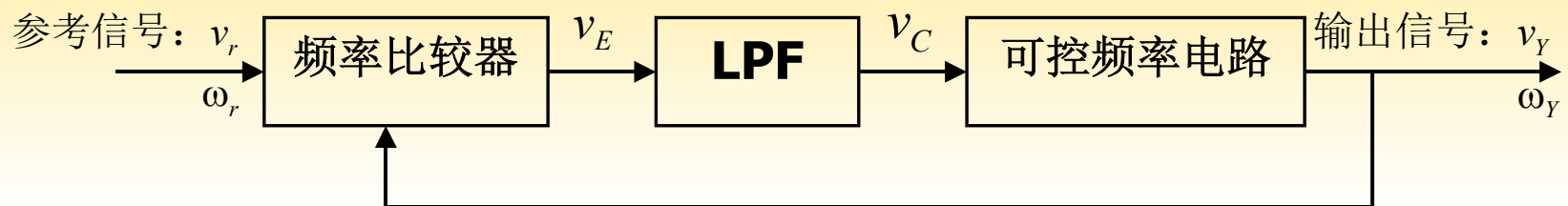
输出频率是如何跟踪输入频率的？



$$\delta_{\omega} = \Omega_E^{\text{稳态}} = \frac{\Delta\omega}{1 + K_d K_o A_0}$$

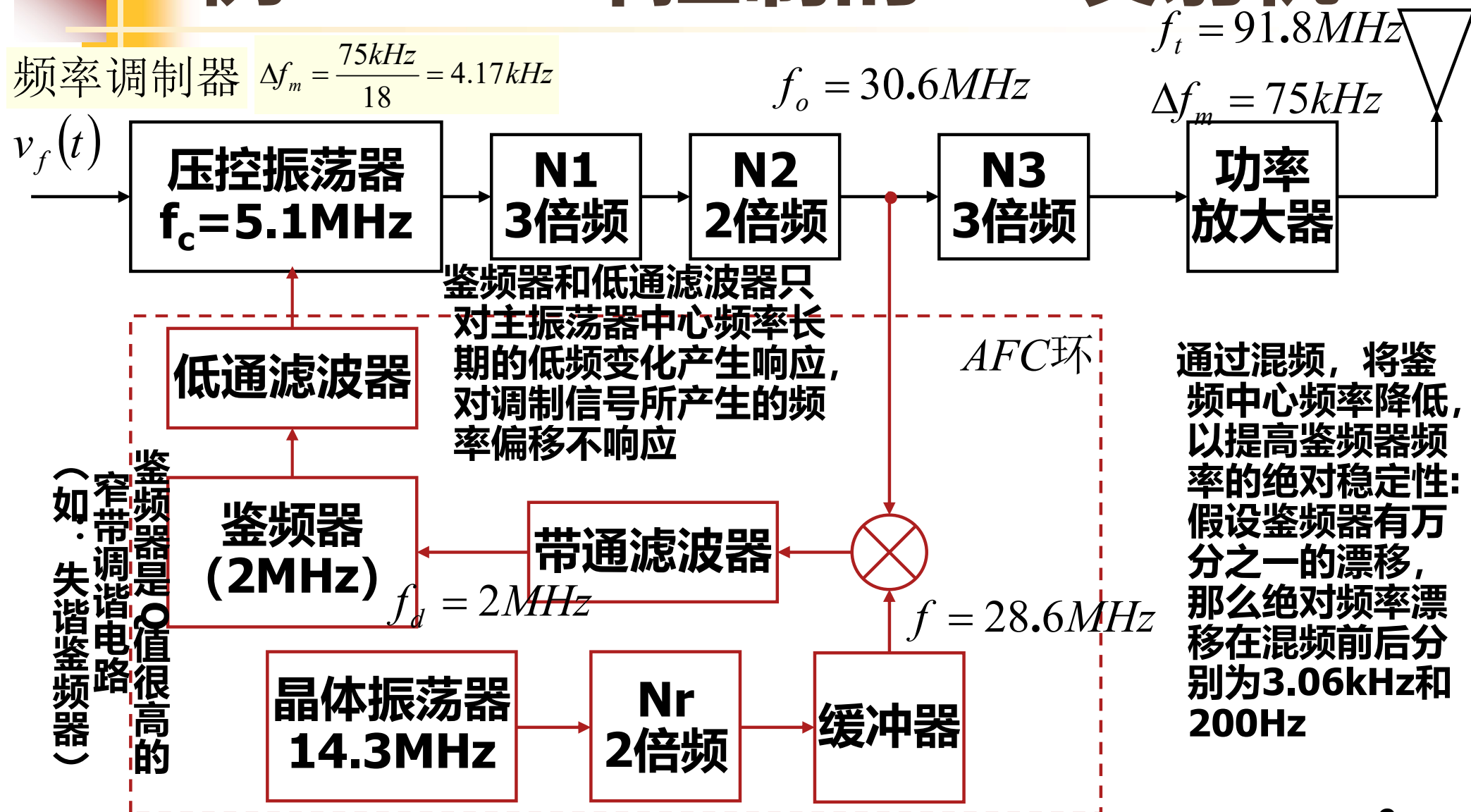
用AFC减小振荡器的频率漂移

- 为了减小振荡器输出频率的频漂
 - (1) 提高环路增益可有效抑制VCO中心频率漂移
 - 可在鉴频器后接放大器
 - (2) AFC对参考频率频漂没有抑制作用，因此要求参考频率源（即鉴频器中心频率）具有高稳定性
 - 可通过降低鉴频器的中心频率以提高其绝对稳定性



- 直接调频中，因频率可控器件直接加在振荡回路中，使得调频波的中心频率稳定度很低，为了提高中心频率稳定度，可采用AFC环

例：AFC环控制的FM发射机



$$\delta_{\omega} = \Omega_E^{\text{稳态}} = \frac{\Delta\omega}{1 + K_d K_o A_0}$$

VCO的频漂得到AFC环的矫正

- 例如，VCO因温度变化引起的频漂为 $\pm 40\text{ppm}/^\circ\text{C}$ ，那么每摄氏度所引起的VCO的频漂为 $\pm 204\text{Hz}$ ($= 40 * \underline{5.1}$)，如果没有AFC环，该频漂在天线端的表现表现为 $\pm 3672\text{Hz}$ ($= 204 * \underline{18}$)
- 现加上AFC环，如果鉴频器和晶体振荡器十分稳定，那么第2倍频器输出端的闭环漂移为开环漂移的 $1/(1 + N1 * N2 * Kd * Ko)$
 - 例如： $Kd = 2\text{V/kHz}$, $Ko = 10\text{kHz/V}$ 。第2倍频器后开环漂移为 1224Hz ($= 204 * \underline{6}$)，加入AFC环后，第2倍频器后的闭环漂移为 $1224/(1 + 3 * 2 * 2 * 10) = 10.1\text{Hz}$ ，天线端频漂为 30.3Hz ($= 10.1 * \underline{3}$)，是没有AFC环频漂 3672Hz 的 $1/121$ 。

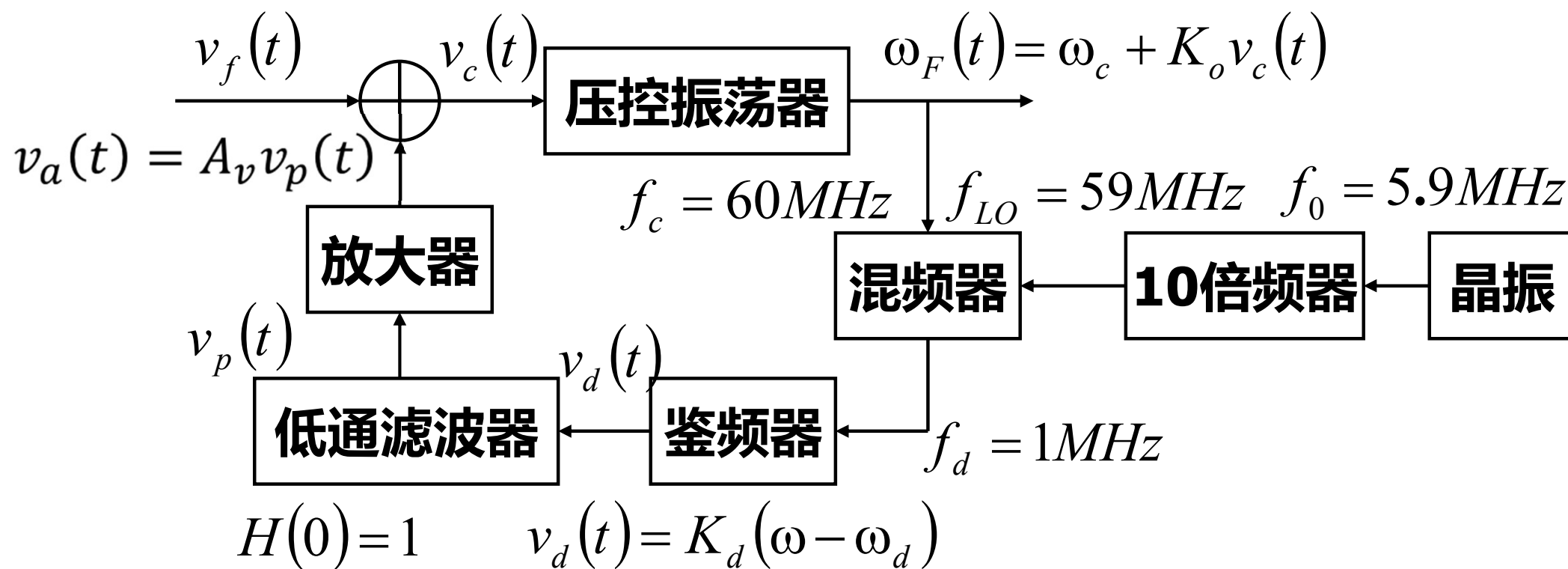
晶体和鉴频器不稳引入的频漂

几乎全部反映到输出端

$$\frac{K_d K_o A_0}{1 + K_d K_o A_0} \Delta\omega \approx \Delta\omega$$

- 鉴频器很容易漂移，最坏的情况是鉴频器、晶振和VCO的频率漂移方向相同
 - 鉴频器的漂移数量级一般为 $\pm 100\text{ppm}$ ，这也是为什么要混频到2MHz再鉴频的缘故
 - 因此鉴频器要经过仔细的调整和设计，应保证鉴频器中心频率的稳定性
 - 鉴频器的频漂 Δf_d 在第2倍频器输出端的表现 $N_2 N_1 K_o K_d \Delta f_d$
 - 晶体的频漂 Δf_o 在第2倍频器输出端的表现 $N_2 N_1 K_o K_d N_r \Delta f_o$
 - VCO的频漂 Δf_c 在第2倍频器输出端的表现 $N_1 N_2 \Delta f_c$
 - 第2倍频器输出端最大开环频漂为上述三者之和

作业





作业题

- 这是一个提高频率调制器载波频率稳定度的AFC电路方框图
 - 已知振荡器中心频率为60MHz，因频率不稳引起的最大频漂为200kHz
 - 晶体振荡器的振荡频率为5.9MHz，因频率不稳引起的最大频漂为90Hz
 - 鉴频器中心频率为1MHz，最大频漂为130ppm
 - 低通滤波器的增益为1，其带宽小于调制信号的最低频率
 - 已知 $K_o K_d A_v = 100$
 - 试求调频信号载波偏离中心频率60MHz的最大值。



第八章 频率合成技术

- 8.1 概述
- 8.2 主要技术指标
 - 相位噪声
- 8.3 直接频率合成
- 8.4 锁相频率合成
- 8.5 直接数字频率合成



8.1 概述

- 为了实现高质量的无线电通信，减少各种外界因素对传输信号的干扰，近代通信系统往往要求通信机具有大量的、可供用户选择和迅速更换的载频振荡信号
 - 短波通信：要求通信机能在2 ~ 30MHz频段内，提供以100Hz为间隔的28万个频率点
 - 移动通信：要求在150、400、900、1800MHz频率附近提供上百个频率点
- 这些频率点的载波振荡频率稳定度与精度，都应满足系统的性能要求，并能迅速变换
 - 显然，一般的晶体振荡器无法满足上述要求
 - 频率合成技术是能够实现上述要求的一种电路技术



频率合成技术

- **通过一定的处理过程，将一个或数个基准频率变换为一系列等间隔的离散频率**
 - **这些离散频率的频率稳定度和精度与基准频率相同，而且能在很短时间内，可由其中的某一频率点变换到另一频率点**
 - **频率合成技术：通过很少的频率基准源产生尽可能多的频率，而且产生的每个频率都具有相同的精确度和稳定度**
- **频率合成方法大体上可分为三类**
 - **直接频率合成法**
 - **锁相频率合成法**
 - **直接数字频率合成法**

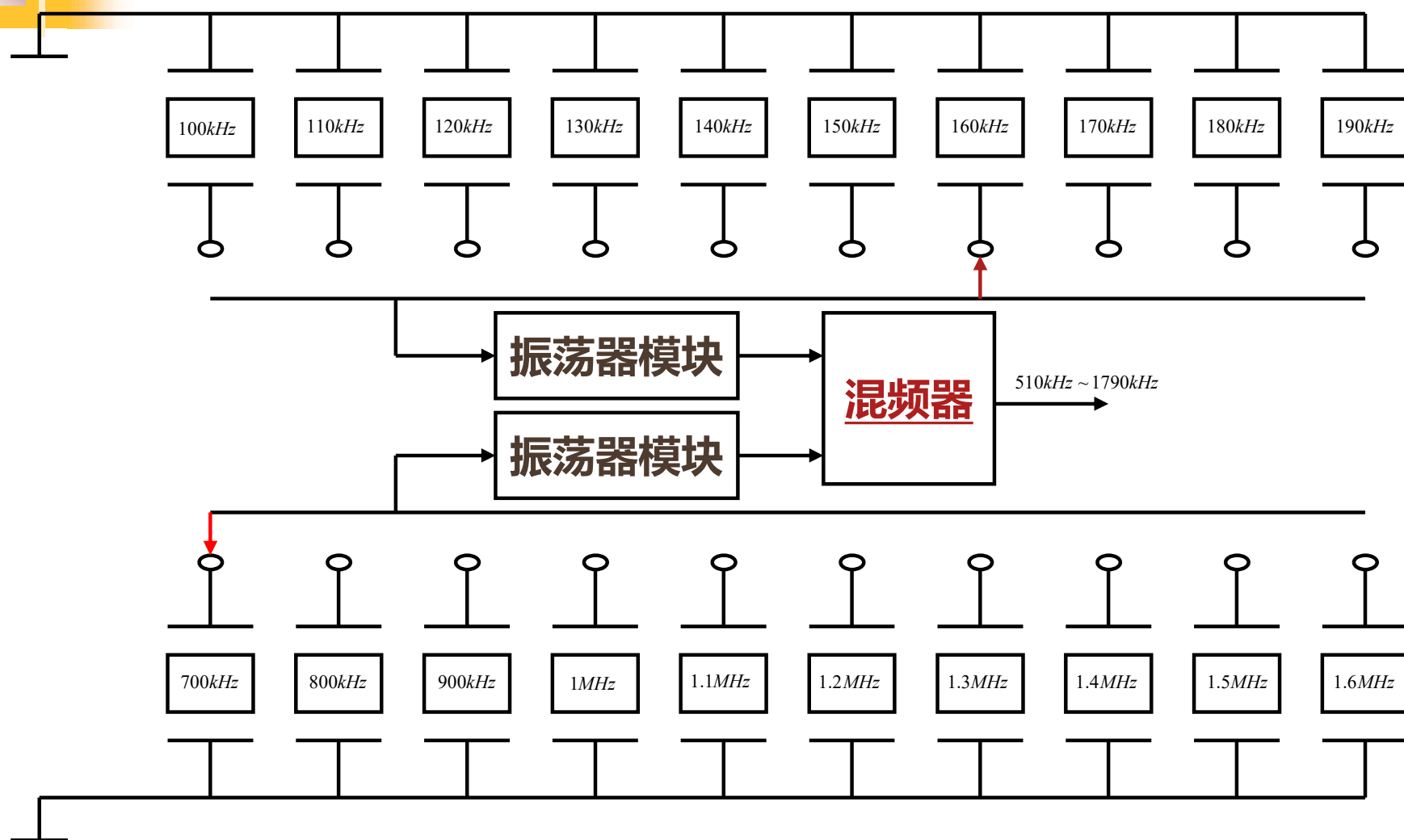
直接频率合成法

Direct Synthesis

- 利用对频率具有**加减**功能的**混频器**，**乘除**功能的**倍频器**和**分频器**，以及具有**选频**功能的**滤波器**，通过不同的组合，来实现对晶体振荡基准频率的合成
 - 优点：频率转换时间短
 - 缺点：离散频率数目不能太多
 - 如果太多，则过多的滤波器使得电路十分庞大和复杂
 - 由于采用大量的倍频器、分频器、和混频器，使得输出信号中的寄生频率分量和相位噪声显著增加
 - 直接频率合成器的发展受到限制，可用锁相环**间接**实现频率合成

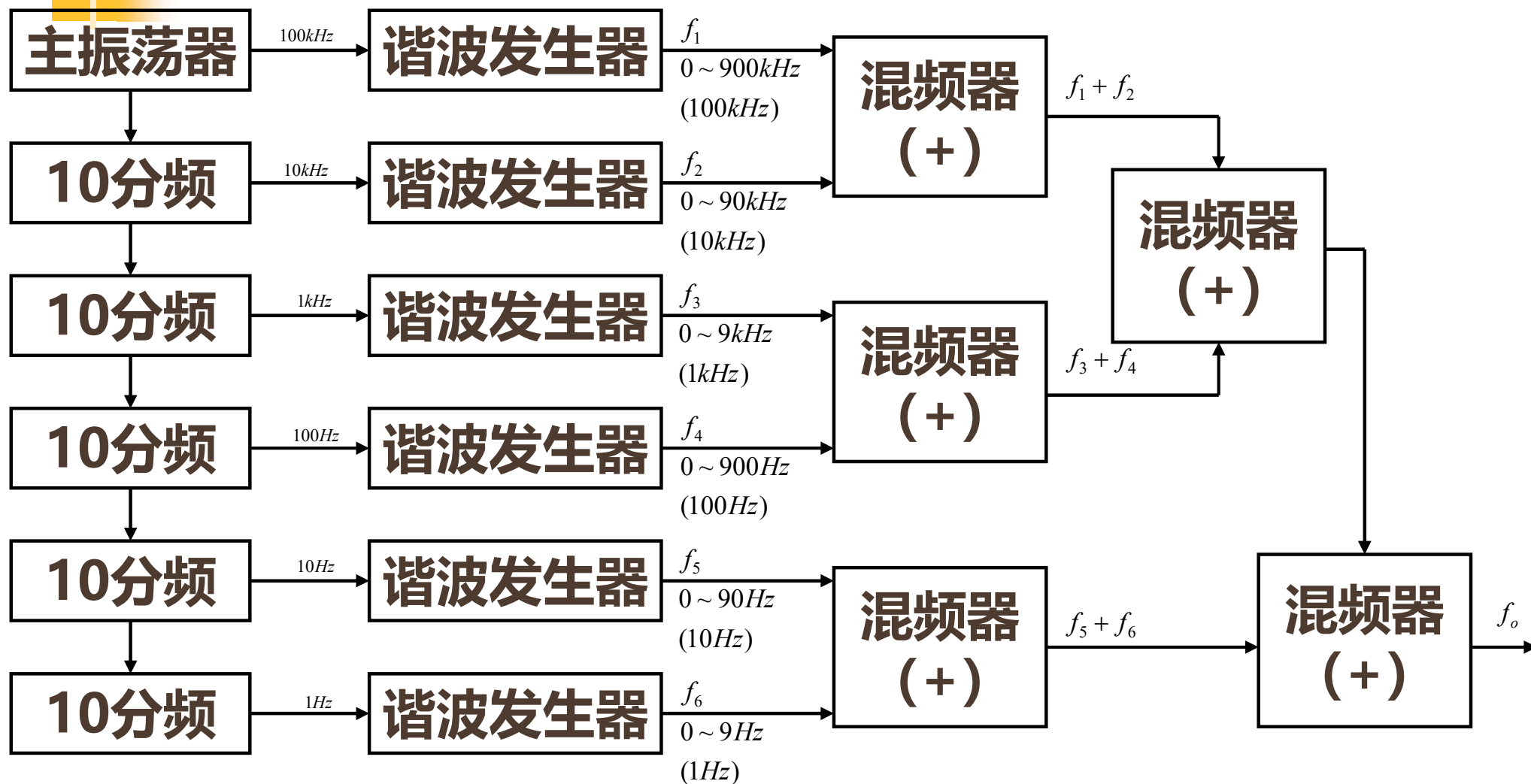
- 从20个晶体中产生129个间隔为10kHz的频率
- 产生106个AM广播电台的载频 (540kHz-1600kHz)

多晶体直接频率合成



- 产生1-999,999Hz，间隔为1Hz的频率

单晶体直接频率合成



锁相频率合成技术

- 用一个或几个参考频率源，然后用锁相环将压控振荡器的频率锁定在某一谐波或组合频率上，由压控振荡器间接产生所需要的频率输出
 - 输出频率不是由参考源经过变换直接得到，而是由PLL控制的压控振荡器间接得到
- 锁相环路具有良好的窄带滤波特性，故其输出信号质量得到明显的改善
 - 主要优点：系统结构简单；输出频率成分的频谱纯度高；易于得到大量的离散频率；易于集成化
 - 主要缺点：频率转换时间长



直接数字频率合成

Direct Digital Synthesis

- **DDS是近年来发展起来的一种将先进的数字处理理论与方法引入信号合成领域的一项新技术**
- **在存储器中存入合成波形的M个均匀间隔的样点，以均匀速率把这些样点输出到DAC，变换成模拟阶梯信号，经低通滤波器平滑，便得到所需波形**
 - **主要优点：相位连续；分辨力高（可达0.001Hz）；工作频率范围宽，容易做到极低的频率；转换频率的时间短（几乎是即时的频率转换），成本低、控制灵活等**
 - **主要缺点：输出频率上限不太高，受限于器件可用的最高时钟频率；总输出噪声电平可能很高**



8.2 频率合成器的主要技术指标

- 1. 工作频率范围
 - 频率合成器最高与最低输出频率所确定的频率范围，称为频率合成器的工作频率范围
- 2. 频率间隔
 - 每个离散频率（或信道）之间的最小间隔称为频率间隔，又称分辨力
- 3. 频率转换时间
 - 由一个工作频率转换到另一个工作频率并使后者达到稳定工作所需的时间



频率稳定度、准确度和频谱纯度

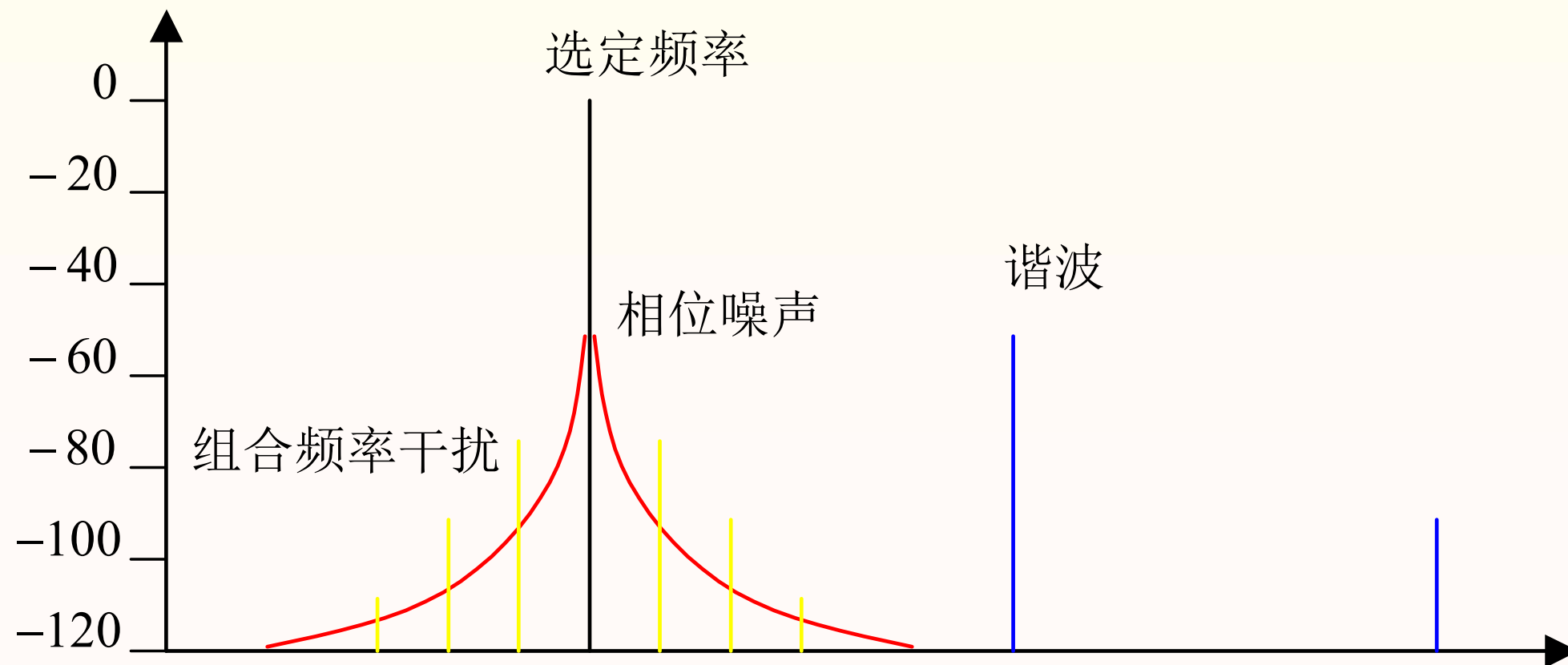
■ 4. 频率稳定度与准确度

- 频率稳定度是指在规定的观测时间内，合成器输出频率偏离标称值的程度
- 频率准确度则表示实际工作频率与其标称值之间的偏差
- 事实上，稳定度与准确度有着密切的关系，因为只有频率稳定度高，频率准确度才有意义

■ 5. 频谱纯度

- 频谱纯度是指输出信号接近正弦波的程度。可以用输出端的有用信号电平与各寄生频率总电平之比的分贝数表示
 - 有用信号频率成分
 - 各寄生信号频率成分
 - 有用信号的各次谐波成分
 - 各种周期性干扰（鉴相器的鉴相频率的谐波分量）
 - 随机干扰（相位噪声）

相对幅度(dBc)



- 振荡器实际的输出信号是调幅调相波，由于振荡器正反馈的自限幅作用，抑制了振幅噪声，因此这里只考虑相位噪声的影响

相位噪声在振荡器输出信号中的表示

$$v(t) = V_{om} (1 + a_n(t)) \cos[\omega_c t + \theta_n(t)]$$

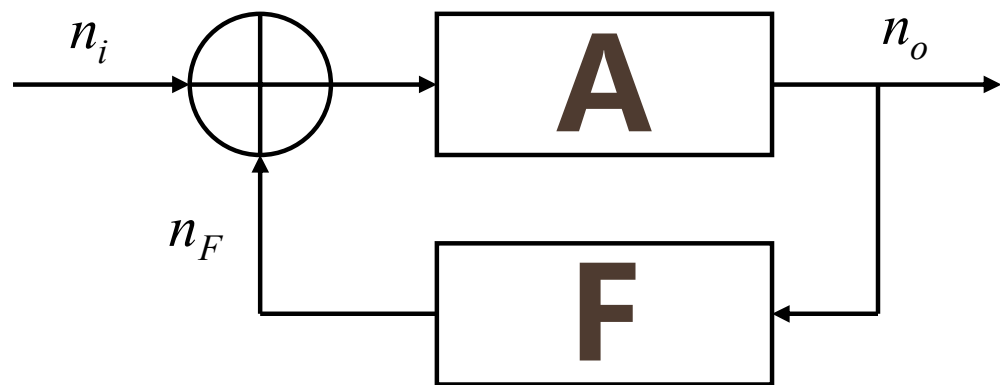
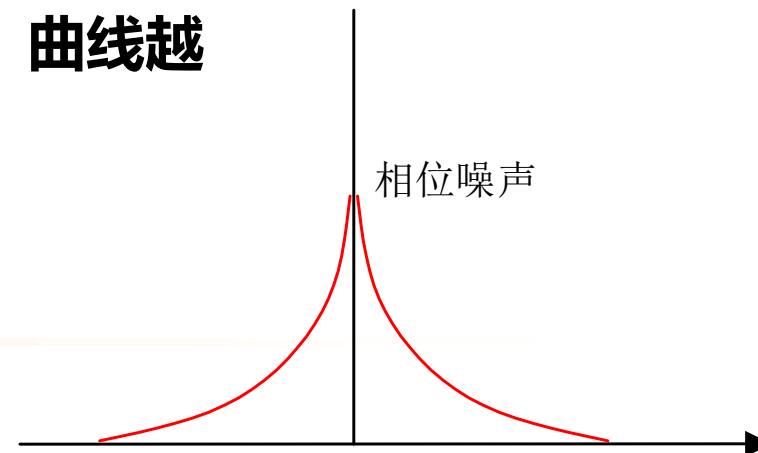
$$v(t) = V_{om} \cos[\omega_c t + \theta_n(t)]$$

$$\begin{aligned} v(t) &= V_{om} \cos \omega_c t \cos \theta_n(t) - V_{om} \sin \omega_c t \sin \theta_n(t) \\ &\approx V_{om} \cos \omega_c t - V_{om} \theta_n(t) \sin \omega_c t \end{aligned}$$

- 第一项为载波电压 $V_{om} \cos \omega_c t$ ，第二项为载波信号 $V_{om} \sin \omega_c t$ 受到相位噪声 $\theta_n(t)$ 调制的双边带信号，因此振荡器输出信号的频谱是一条载波频谱和被搬移到载波两边的相位噪声频谱的叠加

- 在 $\omega = \omega_{osc}$ 处为无穷大，距离中心频率越远，其值越小
- 噪声频谱与谐振回路有载Q值有关，Q值越大，曲线越尖锐，相位噪声衰减得越快

相位噪声的特点



$$H_n(\omega) = \frac{n_o}{n_i} = \left| \frac{A(j\omega)}{1 - A(j\omega)F(j\omega)} \right|^2 = \frac{1}{|F|^2} \left| \frac{T}{1 - T} \right|^2$$

$$H_n(\omega_{osc} + \Delta\omega) = \frac{1}{|F(\omega_{osc} + \Delta\omega)|^2} \left| \frac{T(\omega_{osc} + \Delta\omega)}{1 - T(\omega_{osc} + \Delta\omega)} \right|^2 \approx \frac{1}{|F|^2} \left| \frac{T(\omega_{osc}) + \left(\frac{dT}{d\omega} \Big|_{\omega_{osc}} \right) \Delta\omega}{1 - T(\omega_{osc}) - \left(\frac{dT}{d\omega} \Big|_{\omega_{osc}} \right) \Delta\omega} \right|^2$$

$$\approx \frac{1}{|F|^2} \left| \frac{1 + \left(\frac{dT}{d\omega} \Big|_{\omega_{osc}} \right) \Delta\omega}{-\left(\frac{dT}{d\omega} \Big|_{\omega_{osc}} \right) \Delta\omega} \right|^2 \approx \frac{1}{|F|^2} \frac{1}{\left| \left(\frac{dT}{d\omega} \Big|_{\omega_{osc}} \right) \Delta\omega \right|^2} \approx \frac{1}{|F|^2} \frac{1}{\left| \left(j \frac{d\phi_{Z_o}}{d\omega} \Big|_{\omega_{osc}} \right) \Delta\omega \right|^2} = \frac{1}{|F|^2} \left(\frac{\omega_{osc}}{2Q_L} \right)^2 \frac{1}{\Delta\omega^2}$$



相位噪声和频率稳定度

- **振荡器的相位噪声直接影响振荡器的瞬时频率稳定度**
 - **对接近载频的低频噪声，不易由频谱分析仪测出**
 - **频域测量相位噪声能够较好地反映高频相位噪声对频率稳定度的影响**
 - **时域测量（用阿仑方差来描述，pp276）能够较好地反映低频相位噪声对频率稳定度的影响**



频谱纯度对通信系统的影响

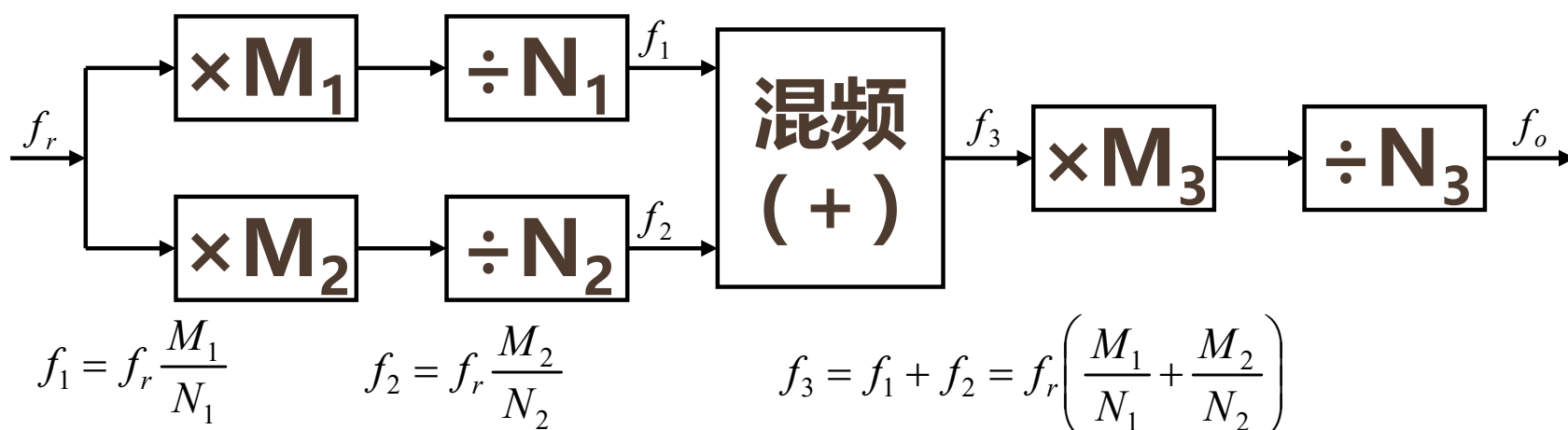
- **频率合成器输出信号频谱不纯，对接收机和发射机都会产生不良影响**
 - **频谱不纯的发射信号将对临道信号产生干扰**
 - **接收机的混频器可将本振噪声转移到中频段，将降低中频信号的信噪比**
 - **如果接收信号中有强干扰信号，强干扰信号会将和它差一个中频频率的本振中的噪声转移到中频段，使中频信噪比降低，甚至淹没有用信号**
 - **本振噪声会干扰数字通信**
 - **载波信号中的相位噪声和本振中的相位噪声直接影响数字调制系统的误码率**
 - **相位噪声和杂散是频率合成器（振荡器）最重要的性能指标之一**

已知： $f_o = 2.2$, $f_r = 1$ 。则分频比为： $\frac{f_o}{f_r} = 2.2 = 2 + 0.2 = 2 + 2 \times 0.1$

可取 $M_1 = 2$, $N_1 = 1$, $M_2 = 2$, $N_2 = 10$, $M_3 = 1$, $N_3 = 1$

8.3 直接频率合成法

- 例：某频率合成器的输出频率为2.2MHz，分辨力为0.1MHz。如果参考晶振频率为1MHz，试给出图中的倍频数和分频数。



$$f_o = f_3 \frac{M_3}{N_3} = f_r \left(\frac{M_1}{N_1} + \frac{M_2}{N_2} \right) \frac{M_3}{N_3}$$



8.4 锁相频率合成法

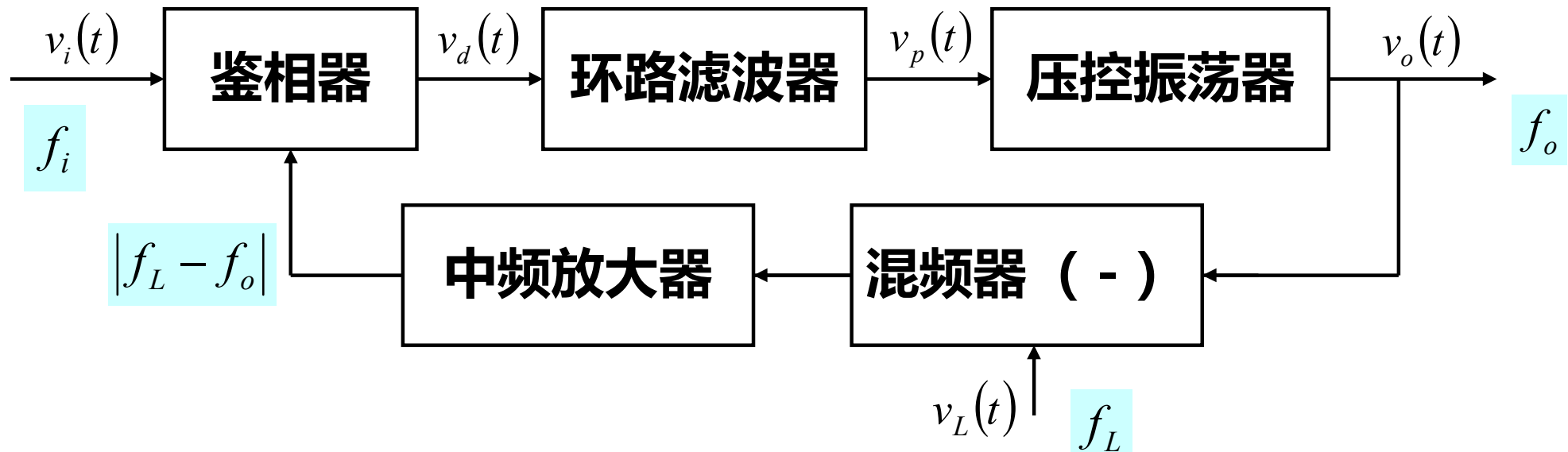
- **锁相频率合成器，由基准频率产生器和锁相环路两部分组成**
 - **基准频率产生器为合成电路提供一个或几个高稳准的参考频率**
 - **锁相环路利用其良好的窄带跟踪特性，使频率准确地锁定在参考频率上，并使被锁定的频率具有与参考频率一致的频率稳定性和较高的频谱纯度**
 - **锁相频率合成器的性能，取决于这两部分的性能，尤其是环路的跟踪特性、滤波特性和噪声特性**

- 锁相频率合成器中，锁相倍频和锁相混频电路是两种最基本的形式
 - 都是用来降低鉴相器的工作频率的

锁相混频电路

$$f_o = f_L \pm f_i$$

$$(f_L \gg f_i)$$

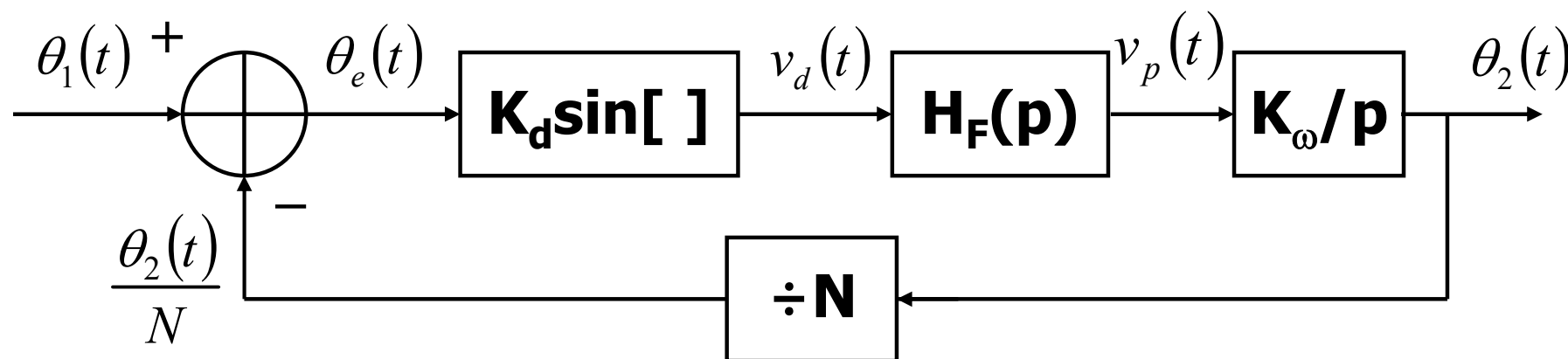
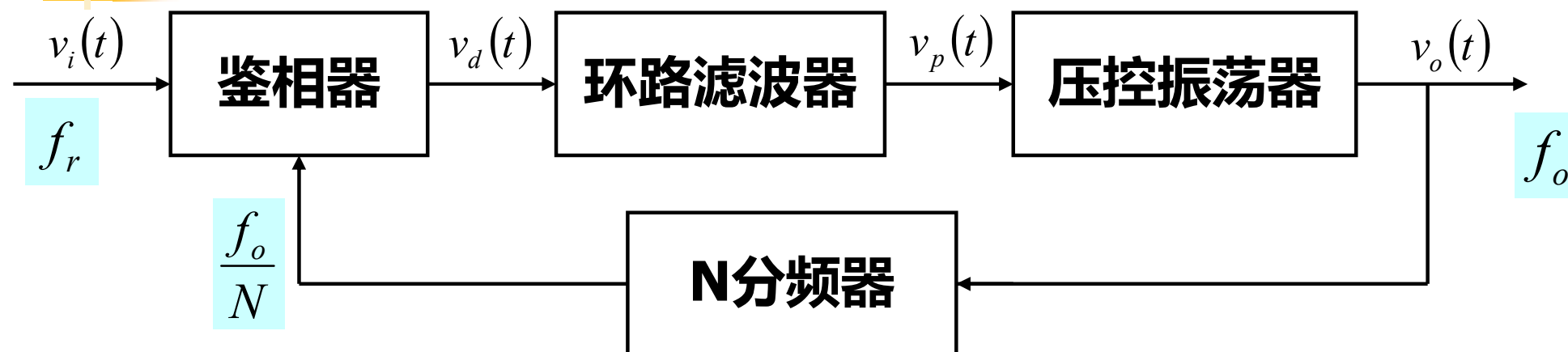


- 锁定后，要求鉴相器两个输入端频率相等，因此有 $f_o = f_L \pm f_i$
- 混频器输出和频与差频，如果和频 $2f_L \pm f_i$ 与差频 f_i 距离较远，混频器输出滤波器也就越容易实现，因此要求 $f_L \gg f_i$

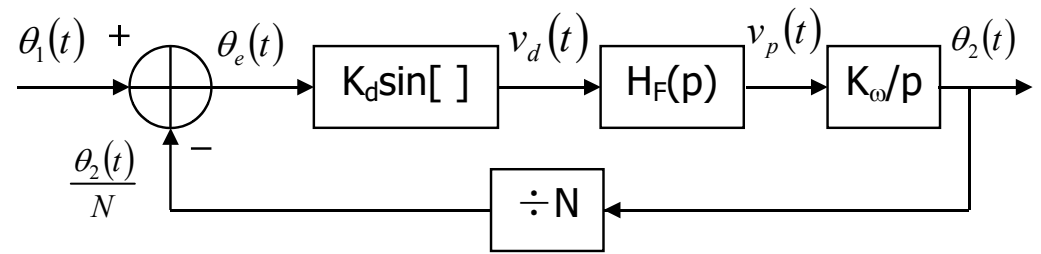
- 环路锁定后，要求进入鉴相器的两个输入信号频率相等，所以VCO的输出频率 f_o 是输入参考频率 f_r 的 N 倍， $f_o = Nf_r$ ： N 分频器一般是可编程分频器，改变 N 的数值，即可改变输出信号的频率：分辨力为 f_r

锁相倍频电路

$$f_o = Nf_r$$



- 只考察线性模型
- 以理想积分滤波器为例



N分频的影响

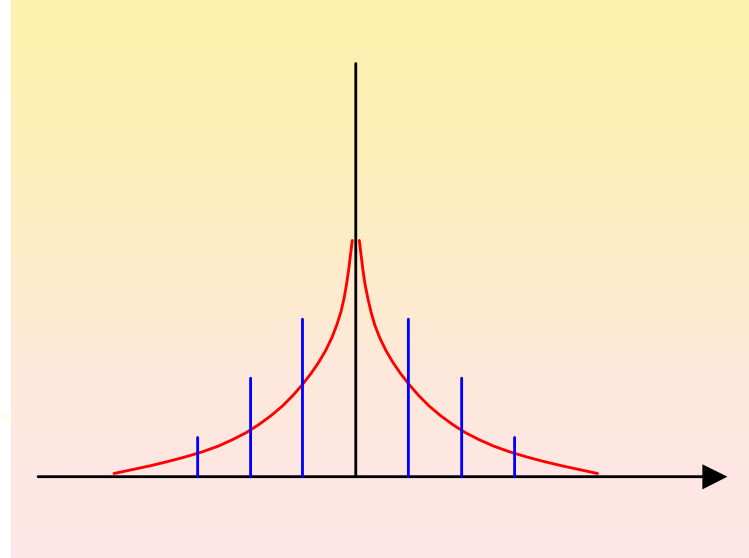
$$H(s) = \frac{\frac{K_d K_\omega H_F(s)}{s}}{1 + \frac{1}{N} \frac{K_d K_\omega H_F(s)}{s}} = \frac{K_P H_F(s)}{s + \frac{1}{N} K_P H_F(s)}$$

$$\omega'_n = \frac{\omega_n}{\sqrt{N}} \quad \xi' = \frac{\xi}{\sqrt{N}}$$

$$\Delta\omega'_H = N \frac{K_{P0}}{N} = K_{P0} = \Delta\omega_H$$

$$\Delta\omega'_P = N \left(2\sqrt{\xi' \omega'_n K'_{P0}} \right) = 2\sqrt{\xi \omega_n K_{P0}} = \Delta\omega_P$$

锁相倍频电路的分辨力

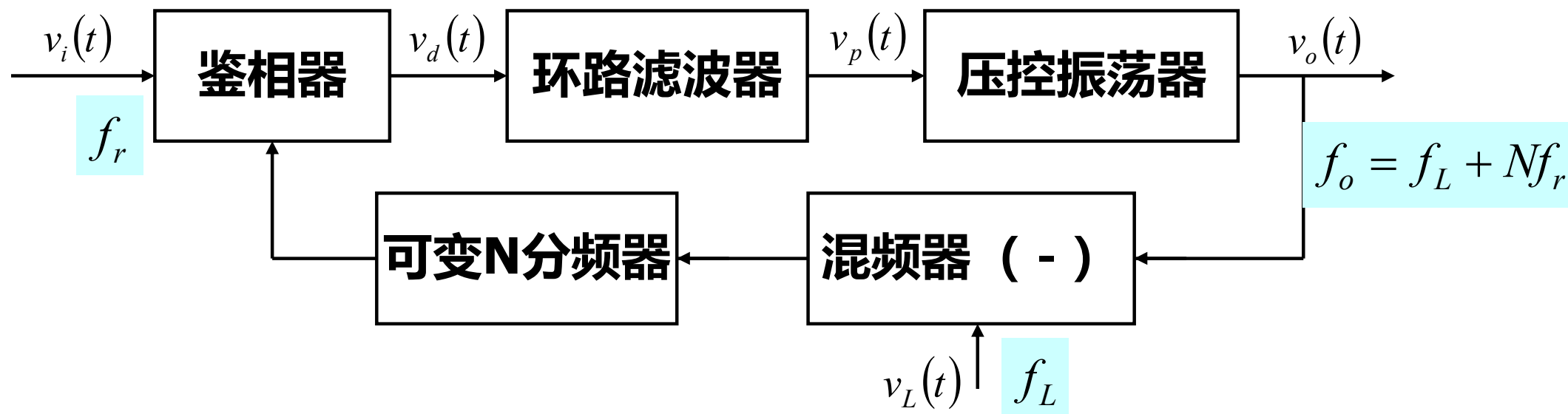


- 分辨力为 f_r
 - 要增强分辨力，就要减小参考频率 f_r
 - 降低 f_r ，环路滤波器的带宽也必须相应减小，才能够滤除鉴相器输出电压中的无用频率分量（ f_r 及其谐波分量）
 - 频率转换时间 t_s 近似和参考频率 f_r 成反比关系： $t_s = (25 \sim 30) / f_r$ 《经验公式》
 - 因此，增强分辨力和减小频率转换时间是相互矛盾的两个要求

- 分辨力未改变，输出频率随本振频率的提高而提高
- 混频器的加入导致输出信号频谱纯度有所下降

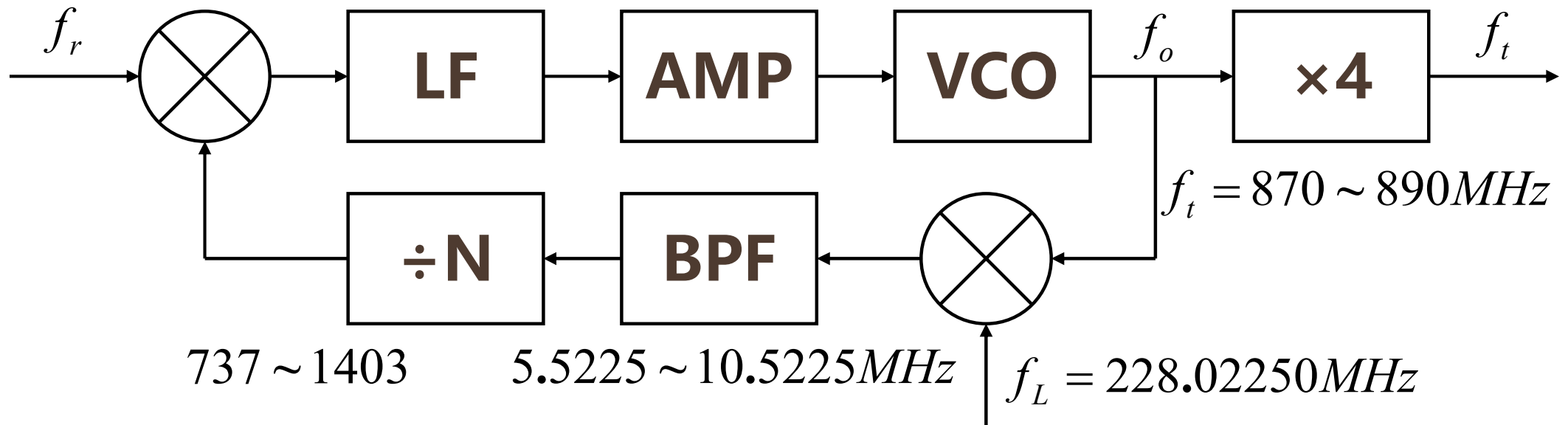
带前置混频器的锁相频率合成器

- 由于工作方式和结构不同，可变分频器（可编程分频器）的最高工作频率比固定分频器低很多
 - 固定分频器的工作频率在GHz量级
 - 可变分频器的上限频率为100MHz
- 为了保证可变分频器正常工作，对于振荡频率较高的VCO，可在可变分频器前置一个混频器



例

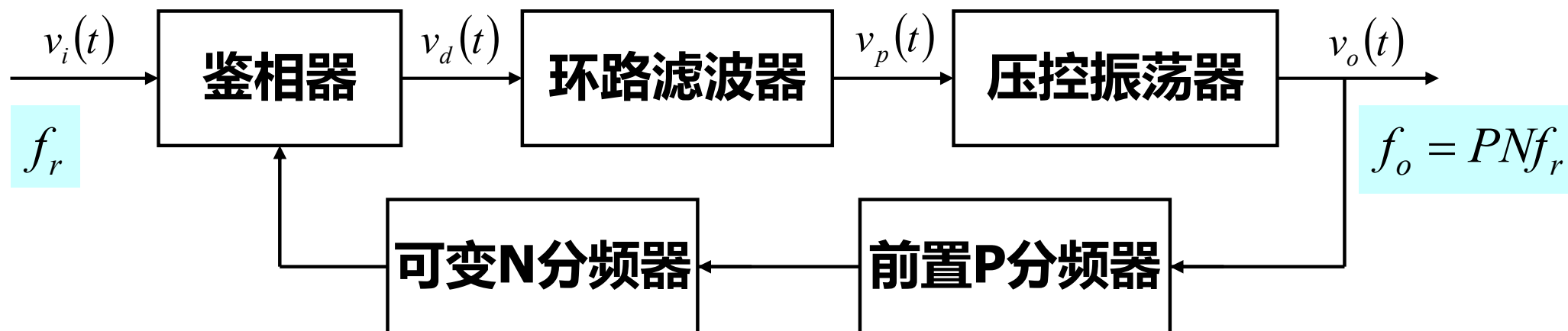
- 这是一个移动通信接收机中的频率合成器，其工作频率在870 ~ 890MHz，信道间隔为30kHz
- 为了降低VCO的工作频率，将VCO经4倍频后作为频率合成器输出，问：
 - VCO的频率变化范围 $f_o = 217.5 \sim 222.5MHz$
 - 参考信号频率 $f_r = 7.5kHz$
- 为了降低可变分频器的工作频率，将VCO信号与频率为228.02250MHz的本振信号混频，问：
 - 带通滤波器的通带频率范围
 - 可变分频器的分频比范围



- 分辨力为 Pf_r : 以降低分辨力为代价换取输出频率的提高

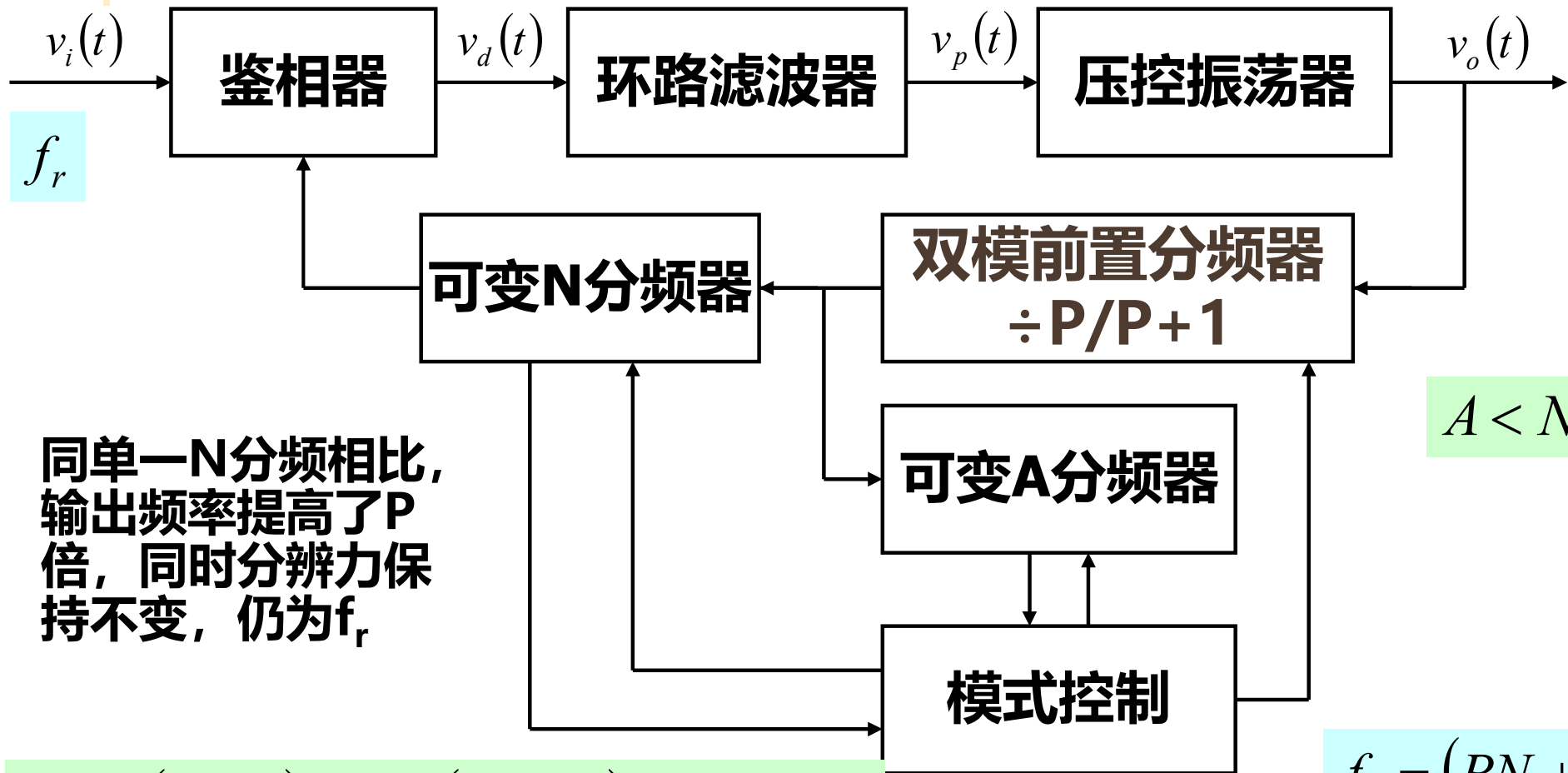
带前置分频器的锁相频率合成器

- 为了提高频率合成器的输出频率，也可在可变分频器前置一个固定分频器



- 第一个计数循环开始，双模分频器分频比为 $P+1$ ，分频器输出令两个可变分频器同时计数，当分频器A计满 A 个脉冲时，停止计数，同时令双模分频器分频比为 P ，此后， N 分频器继续工作，计满后 $N-A$ 个脉冲，其输出作为鉴相器的一个输入，开始第二个计数循环

双模前置分频锁相频率合成器



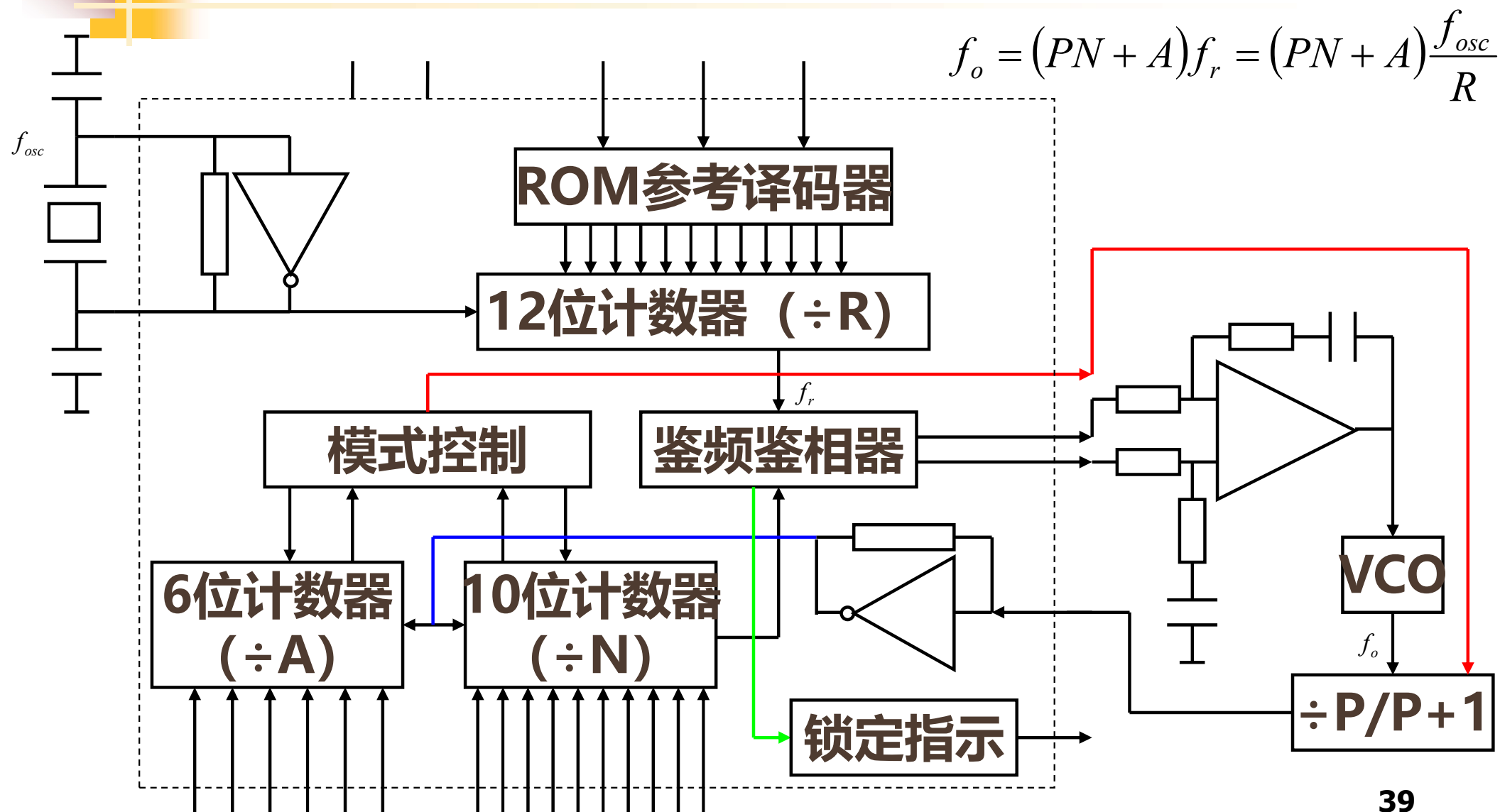
- 同单一 N 分频相比，输出频率提高了 P 倍，同时分辨力保持不变，仍为 f_r

$$N_t = (P+1)A + P(N-A) = PN + A$$

$$f_o = (PN + A)f_r$$

- MC145152工作频率为20MHz

集成电路芯片MC145152



例

- 已知晶体振荡频率为8MHz, R=64, P=64。 现要求VCO振荡在1.5GHz处, N和A的取值为多少?

$$f_r = \frac{f_{osc}}{R} = \frac{8M}{64} = 125kHz$$

$$N_t = \frac{1.5G}{125k} = 12000$$

$$N_t = PN + A = 64N + A$$

$$\frac{N_t}{P} = N + \frac{A}{P} = \frac{12000}{64} = 187.5$$

$$N = 187 \quad \frac{A}{P} = 0.5$$

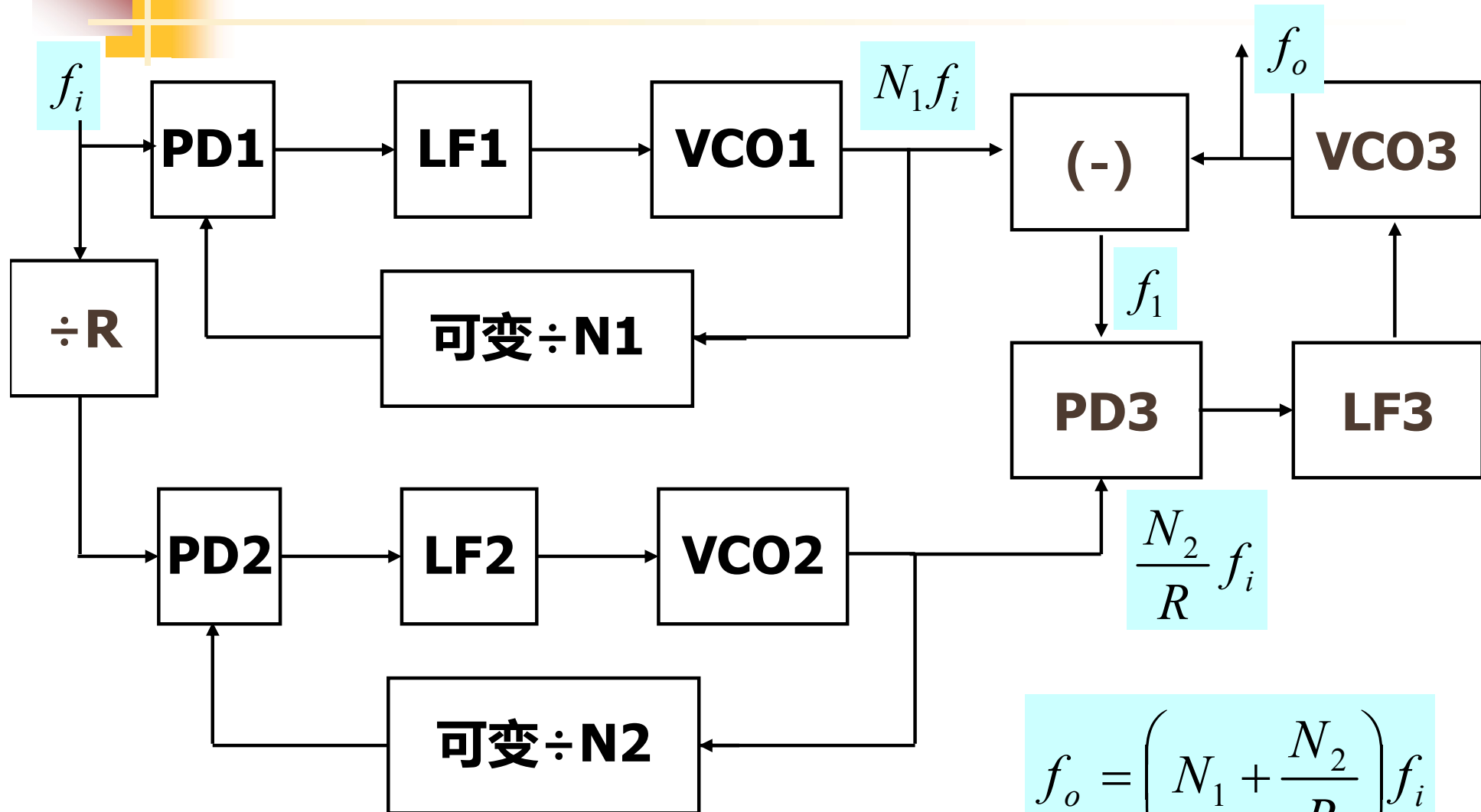
$$A = 32$$

$$N : 0010111011$$

$$A : 100000$$

- 由一个锁相环构成的单环频率合成器的频率间隔受到限制，可采用多环合成，解决这个问题

多环频率合成器



$$f_o = \left(N_1 + \frac{N_2}{R} \right) f_i$$



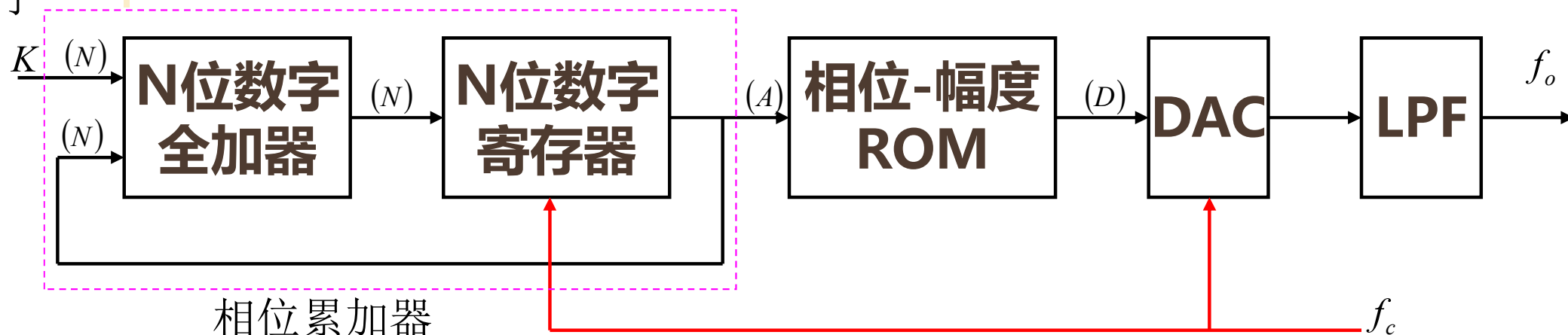
8.5 直接数字频率合成

- 直接数字频率合成技术不是通过对频率的加、减、乘、除运算来实现频率合成，而是通过对相位的运算进行频率合成
- 它的思路是：按一定的时钟节拍从存放有正弦函数表的ROM中读出这些离散的代表正弦幅值的二进制数，然后通过DA变换并滤波，得到一个模拟的正弦波波形，改变读数的节拍频率或者取点的个数，就可以改变正弦波的频率

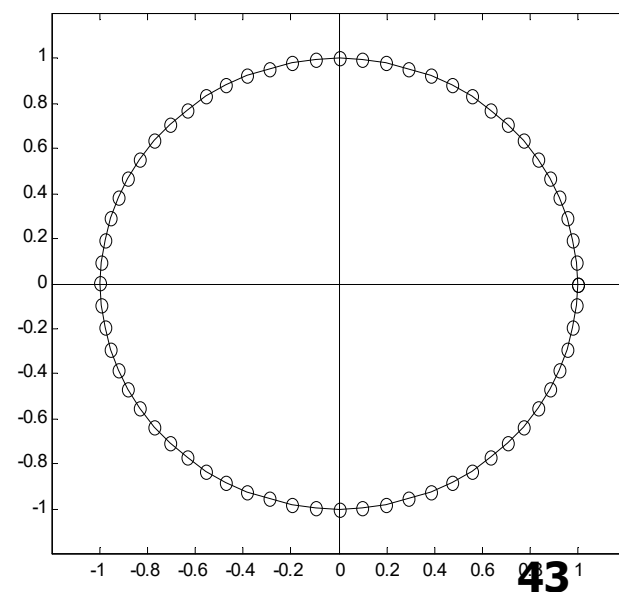
原理框图

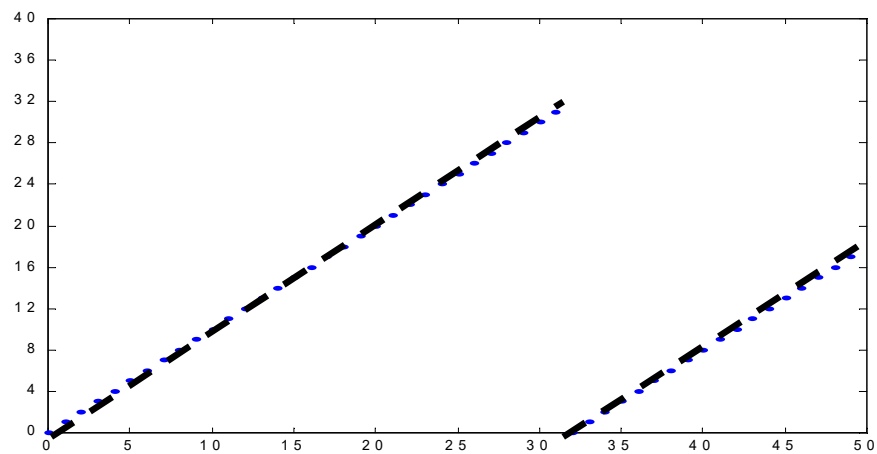
$$\Delta\varphi = \frac{2\pi}{2^N} K \quad T_o = T_c \frac{2\pi}{\Delta\varphi} = \frac{2^N}{K} T_c$$

$$f_o = \frac{1}{T_o} = K \frac{f_c}{2^N}$$

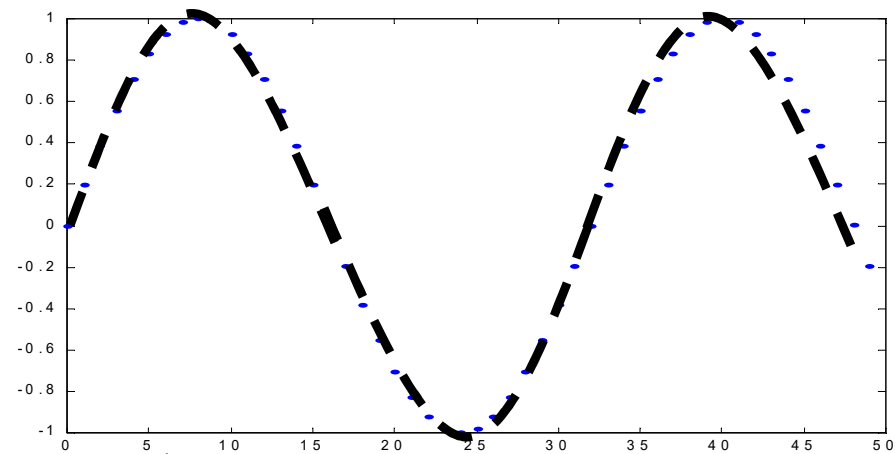


- 寄存器每接受一个时钟，它所存的数就增加K，此数对应的地址代表了相位，通过读取该地址（相位）对应的（正弦）幅度二进制数，并通过DA转换和滤波，即可获得一个连续变化的正弦波

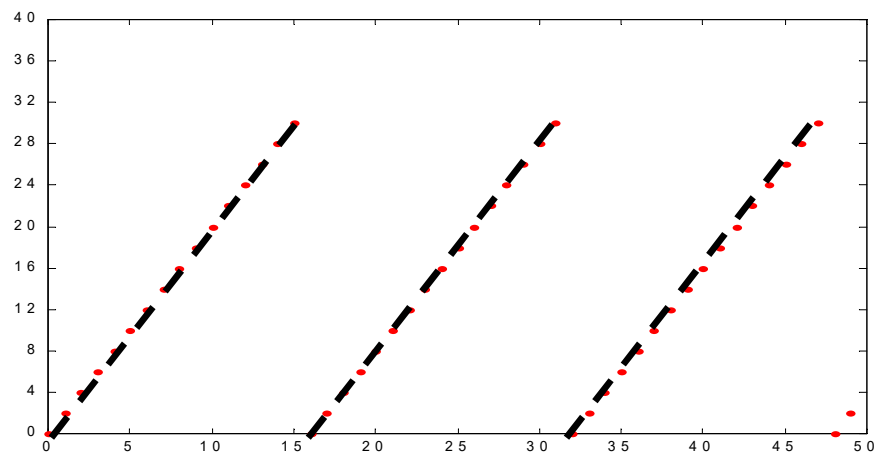




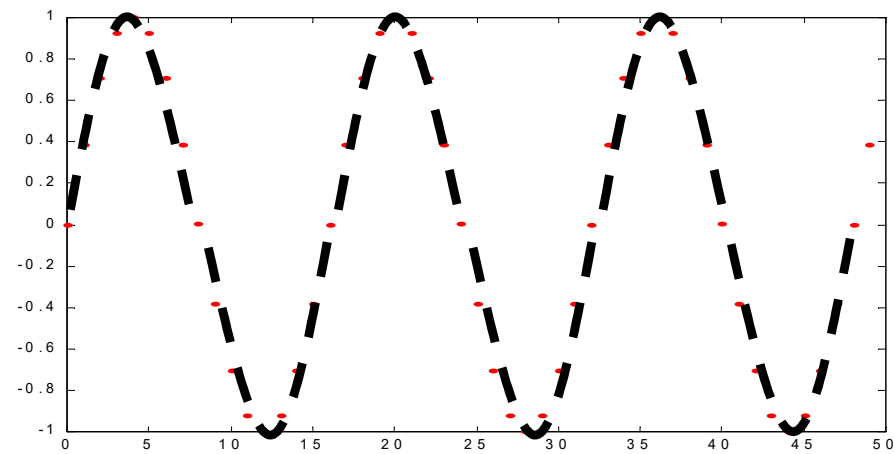
$N = 5$



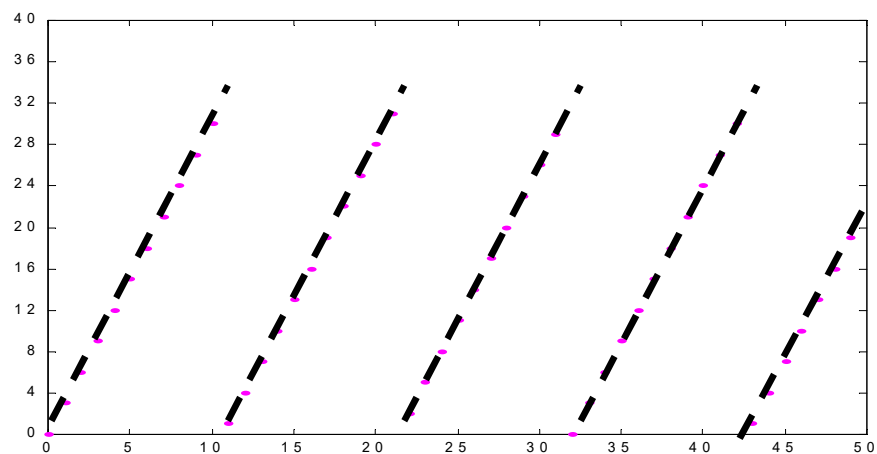
$K = 1$



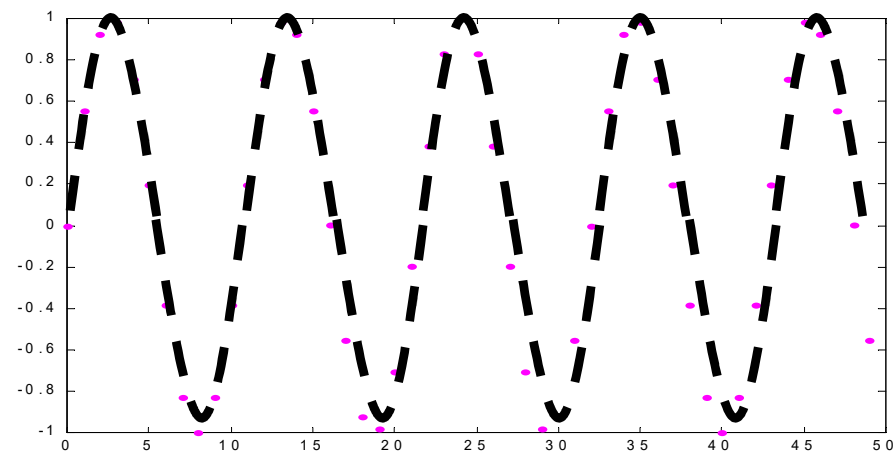
$N = 5$



$K = 2$



$N = 5$



$K = 3$

$$f_o = \frac{1}{T_o} = K \frac{f_c}{2^N}$$

DDS特点

- 改变时钟频率 f_c 和频率控制字 K ，可以改变输出信号频率
- DDS最低输出频率为 $K=1$ 时， $f_{\text{omin}} = f_c/2^N$
- 最高频率，根据奈奎斯特取样定理，可达 $f_{\text{omax}} = f_c/2$ ，一般要求不大于 $f_c/4$ ，即一个正弦波周期，至少取4个点
- DDS输出频率的分辨力就是它的最小输出频率：只要 N 足够大，DDS的分辨力就足够的高
- DDS依靠DAC的位数 D （以及ROM的地址线位数 A ）来保证正弦波的幅度精度，靠相位累加器的位数 N 来保证其分辨力



DDS优点

- **工作频率范围宽**
 - $f_c/2^N - f_c/4$: $N = 32$, $2^{30} \sim 10^9$ 量级
- **极高的分辨力**
 - $f_c/2^N$: ($f_c = 50\text{MHz}$, $N = 48$: $0.18 \times 10^{-6}\text{Hz}$)
- **极短的频率转换时间**
 - 开环系统, 无反馈环节, 取决于器件速度, 可达ns量级
- **可方便地进行各种数字调制**
 - 改变频率控制字K, 即改变输出信号的频率和相位, 因此可方便地实现数字调频和调相, 附加电路后也可实现调幅功能



DDS缺点

- **工作频率受限**
 - 理论上，其时钟频率至少为输出信号频率的2倍，实际要求在4倍以上，不易实现；而且，器件速度，尤其是DAC的速度，限制了DDS的工作频率
- **杂散信号较多**
 - DDS相当于对正弦波进行抽样
 - ROM容量有限，其地址线位数A比相位累加器位数N小很多，由此产生的相位舍入误差会引入很多杂散频率分量
 - DAC的非线性也是DDS杂散分量的来源



期末

- **作业**

- 助教确认补交作业，在15周前补交完毕

- **Project: 如果有的话**

- 15周前提交全部文档文件
 - guolinli@tsinghua.edu.cn

- **复习**

- 本周周三最后一堂课

- **考试时间**

- 06.16 周四下午14:30-16:30 一教102
 - 暂定，考试周看网络学堂通知

- **答疑**

- 06.15 周三全天