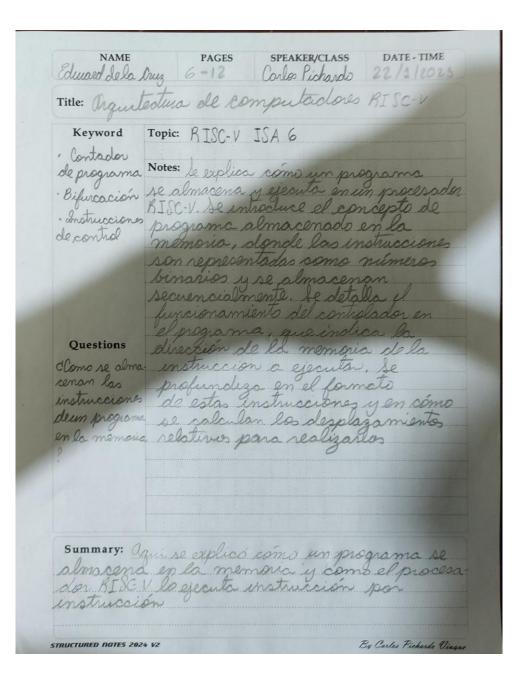


V 1	T	ectura de Computadores RISC-V				
Keyword AND	Topic	BISC-V	ISA 2			
AN D OR	AT .	1	1 1 .	+		
XOR .		: Se aborde				
masoara de	, K.C	entrandos	en open	aciones	aritmética	
bits	Sen	ma y nesta	-) y logic	as CAND,	OR,XOK).	
Suma (ADD)	1					
Operaciones	Diano.	(muuccus)	us ripe i	10 mpe	nien in	
SUB)	jon	tras un	corme, on	There is	nten un un registro rte. El nstruccio,	
	200	lina majo	uina do	entone	nstruccio	
	nea	se organ	nisa con	32 hits	1020000000	
		gui	0			
Questions	Las	pplacion	es lógicas	se exp	licom	
Mudlesel	en	operación ejemplos	practio			
bormate		0				
basico	· AND	Du uso	pouro one	on mon	canas	
delas	On r	7 7	1.4		,	
notheronic	6 UK. F	Permite activ	ior bels sel	rccionao	los	
nes tipe	. VOD	. 11.		1 1.+	1. 1. 1	
9	VAL.	roce una	inversion	de bus	olependiendi	
	aer	vour ene	u sigunoi	o negesire	2	
Commence						
Summary:						

Keyword	Topic: RTSC-V TSA 3		
·VHDL ·berilog	Notac:		
· Simplicidad	Notes: y su implementacion en lenguajes como VHDL o verilog. Mois registros implican mayor logico, apotanto la relocidad y conficación de las		
	implican mayor losses alectoris		
	la velocided is codificación delas		
	instrucciones, la que requiere		
	compremisor en el diseño.		
	elt to line to let		
	El tutoval se centro en la arquitec- tura de hardware y no en la		
	programación de alto nivel,		
Questions	destacando principios de		
· Rol tiene	diservi como mantener operaciones		
les compe	frecuentes nápidos y simples.		
Funct3y			
Funct 40			
	o organtesturo tiene un micles minimo-		
Cummari			

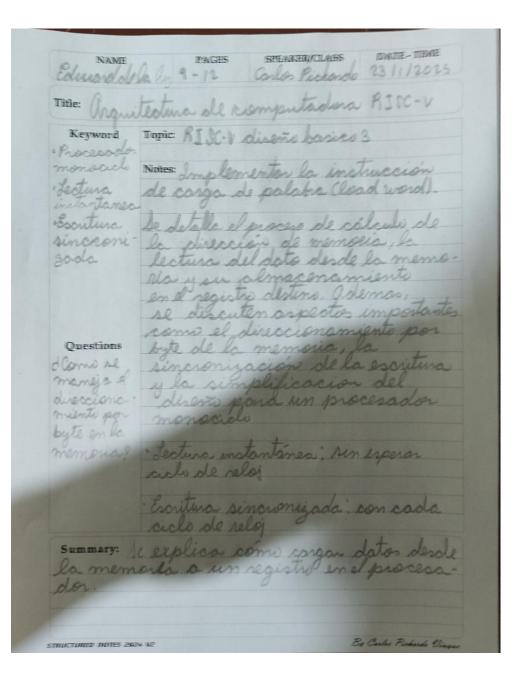
Keyword	Topic: RISC-V ISA 4
Complemento	
adas	Notes: Le explica los instrucciones de
desplazar-	Notes: Le explica las instrucciones de compilto con constantes en el procesador BISC-V.
miento	RISC-V
logico	
· Cooligo	li diferencia de las instrucciones que
moquina	operan solo con registros, estas permiten
	sumar, restar, comparar y realizar
	operaciones logicas con un valor
	constante directamente codificado
Ouestions	en la instrucción El formato
d Como se	de estas instrucciones es similar
representa	a las que usan solo registros, pero
un número	el campo des segundo del segundo
negativo en	registro la reemplazado por el inme
formato,	de las instrucciones con importancia
immediate?	para optimizar el código y hacer
	mas eficientes las seperaciones comu-
	mes.
	las instrucciones RISC-V que permiten operacio- ores constantes se detallam el formatio
Cummari	

Keyword	Topic: BISC-VISA 5
Instrucciona	
le corgo.	Notes: Se explican las instrucciones de
Instrucciones	carga y almacenamiento, complementan
le almacena-	do las instrucciones oritméticas y
mento memoria	lógicos violas.
offset	Estas instrucciones permitan moves data
	Estas instrucciones permiten mover datos entre la memoria y los registros del
byte	procesados, siendo fundamentales
	para sualquer programa El forma-
	to de estas instrucciones es similar
Questions	a las instrucciones de tipo l, con
Cuólesla	un registro base, un offset y un
diferencia	registro destino o fuente
instrucción	RISC-V permite acceso o memoria no
lecargo y una	alineador la ana brinda Mexibilidad
le almacons.	en el manejo de datos.
niento?	
Summary:	omo el procesador interactica con la memoria las instrucciones de earga y almacera
10	a de la companya de l

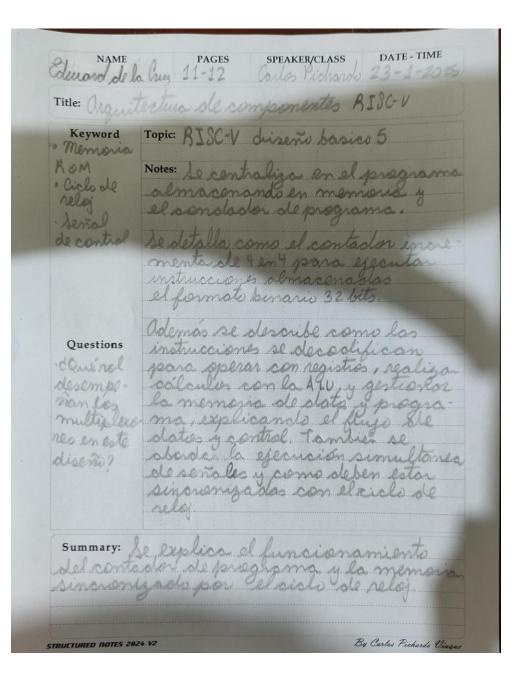


Educard dela Cruz 7-12 SPEAKER/CLASS DATE - TIME Carlos Pichardo 22/1/2025 Title: Propritectura de computados RISC-V Topic: BISC-V diserio 1 Keyword · ALU · Unidad outmelica Notes: Se introduce el diseño de un procesador RISC-V, comenzando por logica la implementación de las instrucciones · Diseno ale tipo R, que opera entre registros digital Le explica cómo el conjunto de instrucciones define las operaciones and pulale realizon of processador y como de traduce esto enuna organtectura hardware de detalla el diseño del bonco de registros, que Questions almacenon los datos, y la unidad antmetica lógica (ALU) ccome se implementa que realiza las operaciones, tombien un banco se enfatiza la importancia deregistro de adoctificación de las en hardwarez instrucciones para selecciono la operación sonecta en la ALV. Summary: le enfocé en las instrucciones de Tipo K. Se explica cómo implementos el proceso de registro y la ALU, así como el proceso de devolificación de los instrucciones poro seleccionar la operación a realizar STRUCTURED NOTES 2024 V2 By Carles Pichardo Vinga

DATE - TIME SPEAKER/CLASS Carlos Pichardo 22/1/2025 Eduard de la Cruz 8-12 Title: Orquitectura de computadores RISC-V Topic: BISC-V diseño básico 2 Keyword · Inmediatos opcode Notes: Implementames las instrucciones multiplexores type L. complementando el disens se las instrucciones de tipo R. Las instrucciones tipo Linnyolucran operaciones entre un registro y una constante. Se explica como odaptar el diseño del pomos de registro y ALV spara manejar trantos registro como inmediatos. Questions operasion Codigo 0000 diferencia 0001 entre una instrucción 0010 typo By una 0100 0110 1011 Le opplice como implementa las instruccione de tipo L en un procesador RISC-V, se detallo el diserso del hordinare incluyendo el borno de registro do ALV y el multiplacor By Carles Pichardo Vingue STRUCTURED NOTES 2024 V2



Keyword	Topic: RISC-V diseño 4
Processolor Monociclo ALV BISC-V	Notes: Le complenon los instruccions del testoriol omberson
	Peass posson la disession de coercera. Detende d'impediate Servinder et ingra del incoediate Servinder et registre base y et inmedia
Questions Cubil es la diferencia entre carga y almace- namiento?	Tomoria sh enjolizon de la emportan criam de la dispersante la compania de la compania del compania del compania de la compania del compania del la compania del c
Summary:)	le explica como quandos un un negistro en una dirección en soprentico.



Keyword dristruccion	tectura de componentes RISC-V Topic: RISC-V diseño básico b
SLT Salton	Notes: Le charde la implementación de instrucciones de sontrale monociclo. Explica como creas instrucciones tupo branch semo:
Questions dans venta- fas tiene crear nueve operaciones en la ALU?	Branchil lesstron Branchil equal Utilizando esperaciones en la AU composi Det less thom XOR
instrucció	le constige comun processoor fun- cione de contrel el explica somo implementar en somo branch if less thom, noto operaciones en la ALU.