

강의	정보처리 필기	강사	조대호
차시 명	[CA-11강] 新 유형 문제 특강 및 에필로그	차시	11차시

학습내용

☞ 최근 기출 문제 분석 특강

학습목표

☞ 최근 기출 문제 분석을 통해 앞으로의 문제를 예상할 수 있다

학습내용

최근기출문제분석

- 캐시메모리 쓰기정책<1205><1303>
 - 연속 기입 방식(write through)
 - 데이터를 쓰기(write) 하고자 할 때 캐시와 주기억장치 동시에 쓰기(write) 하는 방식으로 주기억장치와 캐시기억장치가 항상 동일한 내용을 기록.
 - 기억장치들간의 접근이 빈번하게 일어나 쓰기 (write) 동작에 걸리는 시간이 길어짐.
 - 후 기입 방식(write back)
 - 데이터를 쓰기(write) 하고자 할 때 캐시에 먼저 기록된 후, 특정 조건 발생 시 주기억장치로 쓰기(write) 하는 방식
 - 쓰기 (write) 동작에 걸리는 시간이 짧음.
 - 복잡한 하드웨어 구조.
 - 주기억장치의 내용이 무효상태인 경우가 발생.
 - 단일기입 방식(write once)
- 캐시의 적중률 구하는 공식 <1106><1303><1308>
 - 캐시의 적중률
 - 적중률
 - 캐시에 찾는 내용이 있을 확률
 - $$\frac{\text{적중횟수}}{\text{총 액세스 횟수}} = \frac{\text{적중횟수}}{\text{적중횟수} + \text{실패횟수}}$$
 - 캐시의 적중률은 평균적으로 90%이상
 - 미스율
 - 캐시에 찾는 내용이 없을 확률
 - $$1 - \frac{\text{적중횟수}}{\text{총 액세스 횟수}}$$

3. 캐시 메모리의 주소 매핑 방법<1205>

1) 직접 매핑 (Direct Mapping)

- ① 직접적인 매핑
- ② Block 단위로 나눈 주소를 오직 한 군데만 저장
- ③ 장점 : 구조 자체가 간단
- ④ 단점 : 비효율적인 캐시 사용 (적중률이 낮아 질 수 있음)

2) 연산 매핑 (Full associative Mapping)

- ① 순서에 상관없이 저장
- ② 메인 데이터 주소와 data까지 모두 저장
- ③ 장점 : 직접 매핑보다 빠르게 원하는 데이터를 찾을 수 있음

4. 채널 명령어와 파이프라인 기법

1) 채널 명령어(CCW : Channel Command Word) <1306>

- ① 입·출력 명령어
- ② 주 기억장치 내에 기억된 각 블록들의 정보
- ③ 채널 명령어가 가질 네 가지 요소
 - 동작을 나타내는 명령으로 입력이나 출력을 지시
 - 주기억 장치에 접근할 블록의 위치를 표시
 - 블록의 크기
 - 다음 채널 명령어의 위치를 연결하는 표시 비트

2) 파이프라인 기법 <1306>

- ① 한 명령어의 수행이 끝나기 전에 다른 명령어의 수행을 시작하는 연산 방법
- ② 명령어의 동시 수행 가능
- ③ 컴퓨터의 처리 속도를 향상시키는 것이 아닌 처리율(프로그램의 처리 속도) 를 향상시키는 방법<1009><1103><1203><1308>
- ④ 현재 디지털 컴퓨터의 처리 능력을 크게 향상 시킴
- ⑤ 명령어 파이프라인이 정상적인 동작에서 벗어나게 하는 일반적인 원인 <1208>
 - 자원 충돌, 데이터 의존성, 분기 곤란

3) 세트-연산 매핑 (set Associative Mapping) - 위 두가지 방법의 장점을 섞어 만든 방법

5. 마이크로 프로그래밍 (Micro Programming) <1205><1303>

1) 수직적 마이크로 프로그래밍 (Vertical microprogramming)

- ① 마이크로 명령어의 연산 필드에 적은 수의 코드화된(encoded) 비트들을 포함 시킴으로써 제어 기억 장치의 용량을 줄이고, 해독기를 이용하여 그 코드를 필요한 수 만큼 제어 신호들로 확장하는 방식
- ② 장점 : 마이크로 명령어의 비트수가 감소
- ③ 단점 : 해독 시간 만큼의 지연 시간이 발생

2) 수평적 마이크로 프로그래밍 (Horizontal microprogramming)

- ① 연산 필드의 각 비트와 제어 신호를 1:1로 대응시켜, 그 수 만큼의 비트들로 이루어진 마이크로 명령어를 사용하는 방식

- ② 장점 : 하드웨어가 간단하고, 해독에 따른 지연시간이 없음
- ③ 단점 : 마이크로 명령어 비트수가 길기 때문에 더 큰 용량의 제어 기억장치가 필요

6. 프로세서 제어 동작과 연산 동작

1) 제어 주소 레지스터 (Control Address Register) <1208>

- ① 다음에 제어 장치에서 수행할 수 있는 명령어의 주소를 가진 레지스터
- ② 제어 주소 레지스터에 적재되는 내용
 - 사상(mapping)의 결과 값, 주소 필드(address field), 서브루틴 레지스터(subroutine register)

2) 제어 장치 모델에서 제어 장치로 입력되는 항목 <1208>

- ① 클럭 ② 명령어 레지스터 ③ 플래그

3) 프로그램에 의해 제어되는 동작 <1205>

- ① 입출력(input/output)
- ② 분기 단위 산술 연산자(branch)
- ③ 상태 처리(status sense)

4) 직렬 연산과 병렬 연산 <1306>

	직렬 연산 방식	병렬 연산 방식
처리 시간	많음	적음
처리 속도	느림	빠름
하드웨어 구조	간단	복잡

* DMA의 데이터 전송 절차<1203>

- ① 버스 사용 요구 (bus request)
- ② 버스 사용 허가 (bus grant)
- ③ 데이터 전송 (data transfer)
- ④ 인터럽트 (interrupt)

* PLA (Programmable Logic Array) <1203> : 프로그램이 가능한 논리소자로, n개의 입력에 대해 2n개 이하의 출력을 만들 수 있음

* 매가플롭스 (MFLOPS) <1203> : 1초 간 실행되는 부동 소수점 연산의 수를 100만을 단위로 하여 나타낸 수

* BLU-RAY 디스크 <1208> : 고선명(HD) 비디오 데이터를 저장 하기 위해 짧은 파장(405 나노미터)을 갖는 레이저를 사용하는 광 기록 방식 저장 매체

1강 전자계산기 구조의 개념과 불대수

논리식의 간소화

$$\textcircled{1} A + A \cdot B = A \cdot (1 + B) = A \cdot 1 = A$$

$$\textcircled{2} A + A \cdot \bar{B} = A \cdot (1 + \bar{B}) = A \cdot 1 = A$$

$$\textcircled{3} A + \bar{A} \cdot B = (A + \bar{A}) \cdot (A + B) = 1 \cdot (A + B) = A + B$$

$$\textcircled{4} A \cdot (A + B) = A \cdot A + A \cdot B = A + A \cdot B = A \cdot (1 + B) = A \cdot 1 = A$$

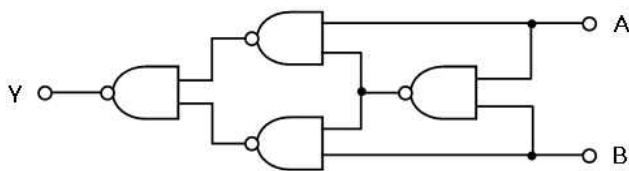
$$\textcircled{5} A \cdot (\bar{A} + B) = A \cdot \bar{A} + A \cdot B = 0 + A \cdot B = A \cdot B$$

$$\textcircled{6} A \cdot (\bar{A} + A \cdot B) = A \cdot \bar{A} + A \cdot A \cdot B = 0 + A \cdot B = A \cdot B$$

$$\begin{aligned} \textcircled{7} Y &= AB + A\bar{B} + \bar{A}B \\ &= A(B + \bar{B}) + \bar{A}B = A(1) + \bar{A}B = A + \bar{A}B = (A + \bar{A})(A + B) = 1 \cdot (A + B) = A + B \end{aligned}$$

$$\begin{aligned} \textcircled{8} Y &= A + AB + AC \\ &= A(1 + B + C) = A(1) = A \end{aligned}$$

2강 논리회로-조합논리회로



$$\begin{aligned} F &= \overline{(A \cdot \bar{A} \bar{B})} \cdot \overline{(B \cdot \bar{A} \bar{B})} = \overline{(A \cdot \bar{A} \bar{B})} + \overline{(B \cdot \bar{A} \bar{B})} = (A \cdot \bar{A} \bar{B}) + (B \cdot \bar{A} \bar{B}) \\ &= (A \cdot (\bar{A} + \bar{B})) + (B \cdot (\bar{A} + \bar{B})) = (A\bar{A} + B\bar{B}) + (B\bar{A} + A\bar{B}) \\ &= 0 + A\bar{B} + B\bar{A} + 0 = A\bar{B} + \bar{A}B = A \oplus B \end{aligned}$$

3강 조합논리회로, 순서논리회로

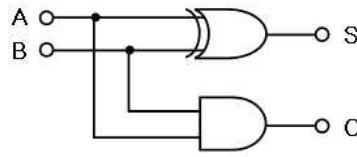
조합논리회로

정의 : 이전 입력과 관계없이 현재의 입력조합(0 또는 1)으로부터 결정되는 논리회로

종류 : 반가산기, 전가산기, 병렬가산기, 반감산기, 전감산기, 디코더, 인코더, 멀티플렉서, 연산기, 디멀티플렉서, 다수결회로, 비교기

반가산기(Half Adder) : 1bit 짜리 2진수 2개를 가산한 합과 올림수를 구하는 조합논리회로

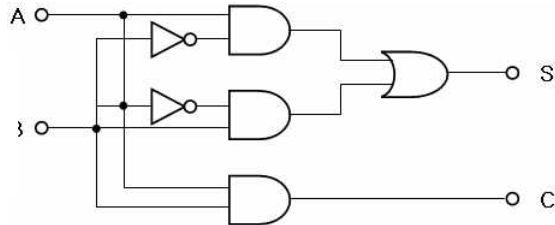
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



예> 1 0 0 1
0 0 1 1

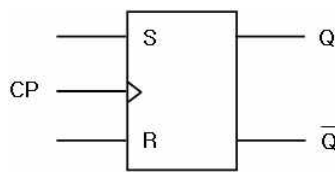
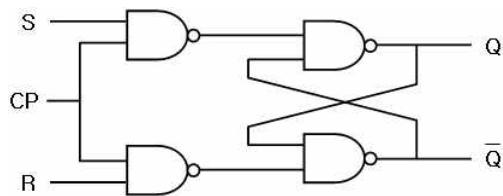
$$S = A\bar{B} + \bar{A}B = A \oplus B$$

$$C = AB$$



RS 플립플롭(Reset-Set FF)

S와 R선의 입력을 조절하여 임의의 Bit값을 그대로 유지시키거나 무조건 0 또는 1의 값을 기억시키기 위해서 사용되는 플립플롭



블록 다이어그램

특성표(조합논리회로의 기능)

S	R	$Q_{(t+1)}$
0	0	$Q_{(t)}$
0	1	0
1	0	1
1	1	동작 안 됨

불변
Reset
Set
부정

여기표 (순서회로의 기능)

$Q(t)$	$Q(t+1)$	S	R
0	0	0	X
0	1	1	0
1	0	0	1
1	1	X	0

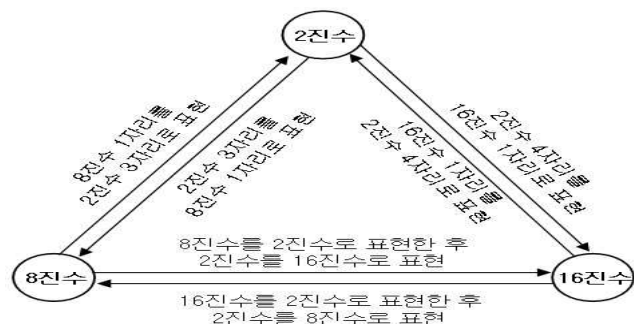
4강 진법과 보수

2진수 ⇨ 8진수

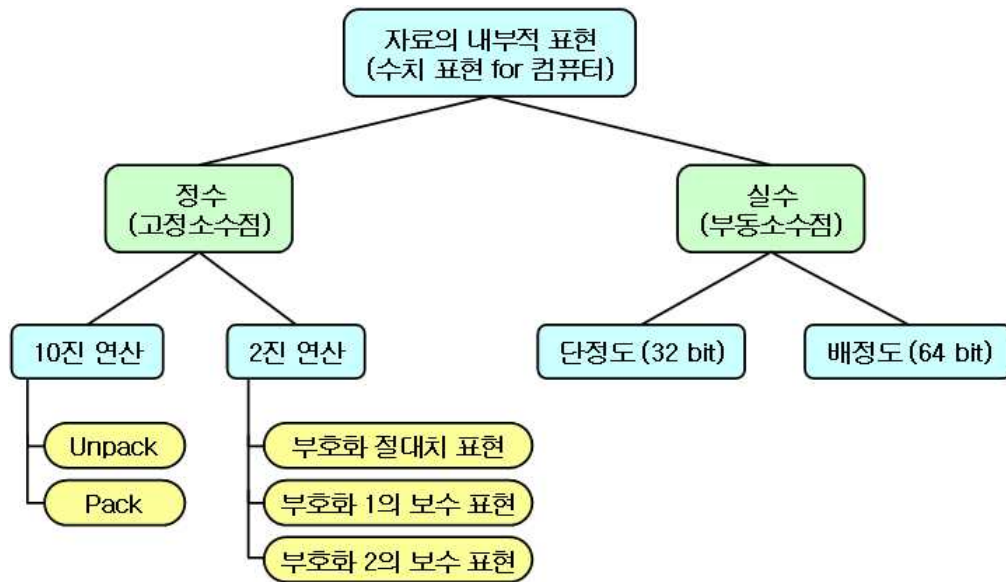
$(111010011.10111)_2$

111 010 011 . 101 110
7 2 3 . 5 6

$(111010011.101110)_2 = (723.56)_8$

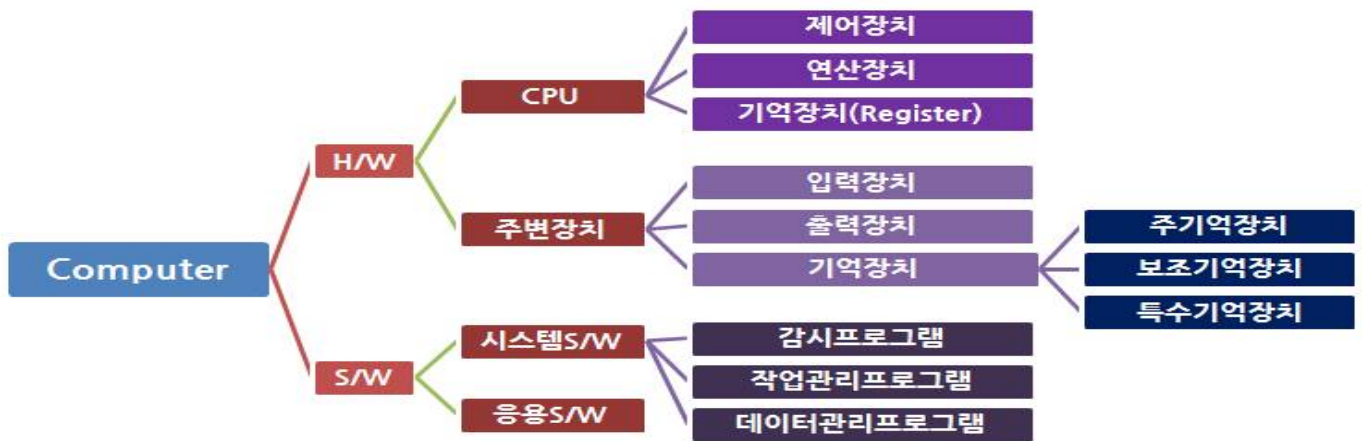


5강 자료의 내부적 표현과 외부적 표현



6강 프로세서와 명령어

컴퓨터의 구성



명령어(Instruction)의 구성

연산자(Operation Code)부	자료(Operand)부
----------------------	--------------

실행할 명령이 들어 있음

연산자부의 비트수가 n Bit 일 때 2의 n승 개의
명령어(연산자) 수행 가능

자료부 = 어드레스 필드 = 주소부

실제 데이터에 대한 정보를 표시하는 부분

어드레스 필드의 크기 = 최대 메모리 용량

예> OP-Code : 6bit, 어드레스 필드 16bit 일 때,

최대 메모리 용량은?

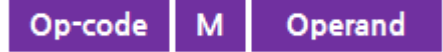
64K Word (2의 16승 = 65536 = 64K)

7강 주소지정방식과 연산, 명령실행과 제어

주소지정방식(Addressing Mode)

암시적(묵시적) 주소지정 방식(Implied Addressing Mode)

주소를 지정하는 필드가 없는 0번지 명령어에서 Stack의 Top 포인터가 가리키는 Operand를 암시하여 이용함.



즉시적 주소지정 방식(Immediate Addressing Mode)

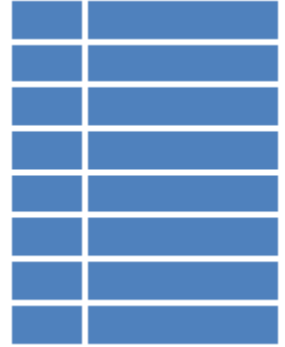
Operand 부분에 데이터를 기억하는 방식, 기억장치를 접근하지 않음.

직접 주소지정 방식(Indirect Addressing Model)

명령어 주소 부분에 유효 주소 데이터가 있음, 데이터 값 범위가 제한적.

간접 주소지정 방식(Indirect Addressing Mode)

명령문 내의 번지는 실제 데이터의 위치를 찾을 수 있는 번지가 들어 있는 장소를 표시



계산에 의한 주소지정 방식

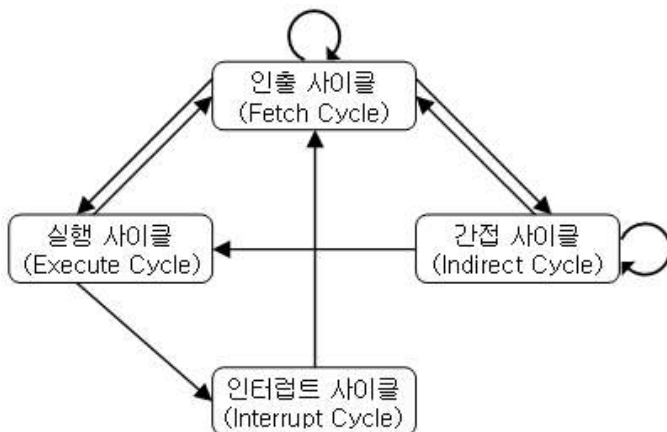
Operand 부와 CPU의 특정 레지스터의 값이 더해져서 유효주소를 계산

프로그램이 수행되는 동안 사용될 데이터의 위치를 지정하는 방법

- 설계 시 고려사항 : 표현의 효율성, 사용의 편리성, 주소공간과 기억공간의 독립성

2. 메이저 스테이트(메이저 상태, Major State)

: 정의 : CPU가 무엇을 하고 있는가를 나타내는 것으로서 기억 장치의 사이클을 단위로 하여 해당 사이클 동안에 무엇을 위해 기억 장치를 접근하는가를 나타내 주는 것



간접 단계(Indirect Cycle)

인스트럭션의 수행 시 유효 주소를 구하기 위한 메이저 상태

간접 단계(Indirect cycle)동안에 기억장치로 부터 오퍼랜드(데이터)의 번지(Address)를 인출

실행 단계(Execute Cycle)

실제로 명령을 이행하는 단계

8강 주기억장치와 보조기억장치

기억장치계층구조



9강 특수기억장치와 입·출력장치

연관기억장치 (Associative Memory)

연관기억장치의 개념

연관기억장치는 기억장치에서 자료를 찾을 때 주소에 의해 접근하지 않고, 기억된 내용의 일부를 이용하여 Access할 수 있는 기억장치로, CAM(Content Addressable Memory)이라고도 함

연관기억장치의 특징

- ① 주소에 의해서만 접근이 가능한 기억장치보다 정보 검색이 신속함
- ② 캐시 메모리나 가상 메모리 관리 기법에서 사용하는 Mapping Table에 사용됨
- ④ 메모리의 내용으로 접근(access) 할 수 있는 메모리
- ⑥ 기억된 여러 개의 자료 중에서 주어진 특성을 가진 자료를 신속히 찾을 수 있음

※ Mapping Table

- 메모리 계층 시스템에서 보조기억 장치의 내용을 주기억장치로 옮기는 데 필요한 것
- 대응 관계를 테이블로 표현하여 임의의 정보를 그에 대응하는 정보로 변환하는 것

연관기억장치에 사용되는 기본요소

- ① 일치 지시기 : 내용의 일부가 같은 워드를 찾았으면 1로 세트함
- ② 마스크 레지스터 : 비교할 비트를 정해 1로 세트함
- ③ 검색 데이터 레지스터 : 비교할 내용이 들어 있음

가상기억장치 (Virtual Memory)

가상기억장치 (Virtual Memory)의 개념

- ① 기억용량이 작은 주기억장치를 마치 큰 용량을 가진 것처럼 사용할 수 있도록 하는 운영체제의 메모리 운영 기법
- ② 사용자는 프로그램의 크기에 제한 받지 않고 프로그램의 실행이 가능함
- ③ 사용자가 보조 메모리의 총 용량에 해당하는 기억 장소를 컴퓨터가 갖고 있는 것처럼 가상하고, 프로그램을 짤 수 있는 것을 말함

가상기억장치의 특징

- ① 주기억장치를 확장한 것과 같은 효과를 제공
- ② 실제로는 보조기억장치를 사용하는 방법
- ③ 사용자가 프로그램 크기에 제한 받지 않고 실행이 가능
- ④ 컴퓨터속도는 문제되지 않음
- ⑤ 주소공간의 확대(용량의 확대)가 가장 큰 목적
- ⑥ 사용할 수 있는 보조기억장치는 DASD이어야 함
- ⑦ 가상기억공간의 구성은 프로그램에 의해서 수행됨
- ⑧ 보조기억장치는 자기 디스크를 많이 사용함
- ⑨ 보조기억장치의 접근이 자주 발생되면 컴퓨터 시스템의 처리 효율이 저하될 수 있음
- ⑩ 주기억장치와 보조기억장치가 계층 기억 체제를 이루고 있음
- ⑪ 하드웨어에 의한 것이 아니라 소프트웨어에 의해 실현됨
- ⑫ 주소공간이란 가상공간의 집합을 말함
- ⑬ 실제 컴퓨터의 기억장치내 주소를 물리주소라고 함
- ⑭ 가상주소를 물리주소로 변환하는 방법의 하나로 CAM을 사용

10강 인터럽트, 병렬컴퓨터

인터럽트(Interrupt)

- 1) 인터럽트는 프로그램을 실행하는 도중에 예기치 않은 상황이 발생할 경우, 현재 실행 중인 작업을 즉시 중단하고 발생한 상황을 우선 처리한 후 실행 중이던 작업으로 복귀하여 계속 처리하는 것을 말함
- 2) Computer system에 예기치 않은 일이 발생했을 때 제어프로그램에게 알려주는 것
- 3) 인터럽트는 외부 인터럽트, 내부 인터럽트, 소프트웨어 인터럽트로 분류하는데, 외부나 내부 인터럽트는 CPU의 하드웨어에서의 신호에 의해 발생하고 소프트웨어 인터럽트는 명령어의 수행에 의해 발생함
- 4) 인터럽트 체제의 기본 요소
 - ① 인터럽트 처리 기능
 - ② 인터럽트 요청 신호
 - ③ 인터럽트 취급 루틴



요점정리

1. 최근 기출 문제 분석과 더불어 최근 기출문제를 반드시 풀고 정리합니다.
전자계산기 구조 전체강의를 최종 정리합니다.

다음차시예고

수고하셨습니다. 다음주차에서는 “전자계산기구조 관련 기출문제 풀이”에 대해서 학습하도록 하겠습니다.