

# ОТЧЕТ ПО ЛАБОРАТОРНОЙ РАБОТЕ

Лабораторная работа №1

Выполнил:  
Пятаев Егор, гр. 15206

## Цель работы

Оценить максимальную производительность микропроцессора на заданной операции(`divsd`).

## Результаты

CPU model: Intel(R) Core(TM) i7-4710HQ CPU @ 2.50GHz

Операция: divsd

Latency: 7

Throughput: 6

## Листинг программы C

```
#include <stdio.h>
#include <stdlib.h>
#include <stdint.h>
#include <stdio.h>

static inline uint64_t read_time(void)
{
    uint32_t a, d;
    __asm__ volatile("rdtscp\n\t":"=a"(a),"=d"(d));
    return ((uint64_t)d<<32)+a;
}

int main(){
    union ticks {
        unsigned long long t64;
        struct s32 {
            long th, tl;
        } t32;
    } start, end;

    uint64_t start1, stop1, tick = 0;

    unsigned long long t;

    double a = 1.5;
    double b = 0.5;
    double c = 5.9;
    double d = 3.141592;
    double e = -23.32;
    double f = 1.000001;

    for(int i = 0; i < 2000000; i++){

        start1 = read_time();
        for(int i = 0; i < 9000000; i++){
            a /= f;
            b /= a;
            c /= b;
            d /= c;
            e /= d;
            f /= e;
        }
        stop1 = read_time();

        printf("Latency: %f\n", (double)(stop1 - start1) / 9000000 / 6);

        start1 = read_time();
        for(int i = 0; i < 9000000; i++){
            a = b / c;
            d = e / f;
        }
        stop1 = read_time();

        printf("Throughput: %f\n", (double)(stop1 - start1) / 9000000 / 2);

        return 0;
    }
}
```

## Листинг циклов ассемблер

Latency:

.L7:

```
divsd %xmm6, %xmm1
divsd %xmm1, %xmm2
divsd %xmm2, %xmm3
divsd %xmm3, %xmm4
divsd %xmm4, %xmm5
divsd %xmm5, %xmm6
addl  $1, -96(%rbp)
```

Throughput:

.L11:

```
divsd  %xmm3, %xmm2
divsd  %xmm6, %xmm5
addl   $1, -92(%rbp)
```

## Выводы

Для решения поставленной цели была реализована программа на языке C, выполняющую в цикле операцию `divsd`. По результатам замера цикла были получены оценки производительности микропроцессора на операции (в тактах процессора): латентность, темп выдачи результатов.

Теоретические данные по операции `divsd` (Intel® 64 and IA-32 Architectures Optimization Reference Manual): latency – 14-20 , throughput – 13 и в зависимости от входных значений могут быть достигнуты: latency < 10, throughput ~ 6.

Практически получены значения: latency – 7, throughput – 6, что соответствует теоретическим данным.