Material Dicke (mm) Farbe Epsilon R Verlustwinkel Lagenname Typ F.Silkscreen Top Silk Screen Not specified 0 mm Not specified 1 F.Paste Top Solder Paste 0 mm 0 F.Mask Top Solder Mask Not specified 3,3 0 Not specified 0,01 mm F.Cu 0,035 mm 0 copper FR4 Dielektrikum core 0,11 mm Not specified 4,5 0,02 Layer2 copper 0,035 mm 0 Dielektrikum prepreg FR4 0,6 mm Not specified 4,5 0,02 0,035 mm Layer3 copper 0 Dielektrikum core FR4 0,11 mm Not specified 4,5 0,02 B.Cu copper 0,035 mm 0 B.Mask Bottom Solder Mask Not specified 0,01 mm Not specified 3,3 0 B.Paste 0 Bottom Solder Paste 0 mm B.Silkscreen Bottom Silk Screen Not specified 0 mm Not specified 1 0

PLATINEN-EIGENSCHAFTEN

Kupferlagenanzahl:

Castellated Pads:

0,9800 mm

Abmessungen der Platine: 40,9601 mm x 37,9900 mm

0.1250 mm / 0.1250 mm Min Lochdurchmesser:

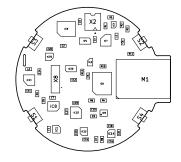
0.2500 mm

Min Leiterbahn/abstand: Kupferoberfläche: None Nein

Impedanzkontrolle: Nein Metallisierte Platinenkante: Nein

Platinen-Dicke:

Nein Randsteckverbinder:





github.com/jakkra/ZSWatch-HW

Sheet:

File: ZSWatch.kicad_pcb

Title: ZSWatch v2

Size: A4 Date: 2023-09-25 Rev: 3 KiCad E.D.A. kicad 7.0.2 ld: 1/1