

Lagenname	Typ	Material	Dicke (mm)	Farbe	Epsilon R	Verlustwinkel
F.Silkscreen	Top Silk Screen	Not specified	0 mm	Not specified	1	0
F.Paste	Top Solder Paste		0 mm		1	0
F.Mask	Top Solder Mask	Not specified	0,01 mm	Not specified	3,3	0
F.Cu	copper		0,035 mm		1	0
Dielektrikum 1	core	FR4	0,48 mm	Not specified	4,5	0,02
Layer2	copper		0,035 mm		1	0
Dielektrikum 2	prepreg	FR4	0,48 mm	Not specified	4,5	0,02
Layer3	copper		0,035 mm		1	0
Dielektrikum 3	core	FR4	0,48 mm	Not specified	4,5	0,02
B.Cu	copper		0,035 mm		1	0
B.Mask	Bottom Solder Mask	Not specified	0,01 mm	Not specified	3,3	0
B.Paste	Bottom Solder Paste		0 mm		1	0
B.Silkscreen	Bottom Silk Screen	Not specified	0 mm	Not specified	1	0

PLATINEN–EIGENSCHAFTEN

Kupferlagenanzahl: 4

Abmessungen der Platine: 40,9601 mm x 37,9900 mm

Min Leiterbahn/abstand: 0,1250 mm / 0,1250 mm

Kupferoberfläche: None

Castellated Pads: Nein

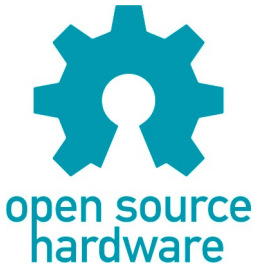
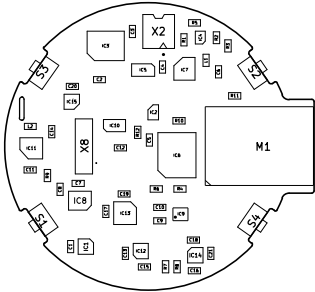
Randsteckverbinder: Nein

Platinen–Dicke: 1,6000 mm

Min Lochdurchmesser: 0,2500 mm

Impedanzkontrolle: Nein

Metallisierte Platinenkante: Nein



[github.com/jakkra/ZSWatch-HW](https://github.com/jakkra/ZSWatch-HW)

Sheet:  
File: ZSWatch.kicad\_pcb

**Title: ZSWatch v2**

Size: A4 Date: 2023-09-25

KiCad E.D.A. kicad 7.0.2

**Rev: 3**

Id: 1/1