МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ

Чорноморський національний університет імені Петра Могили

Факультет комп'ютерних наук

Кафедра комп'ютерної інженерії

3BIT

З ПРАКТИЧНОЇ РОБОТИ № 8 з дисципліни «Комп'ютерна електроніка» на тему: «**Арифметичні цифрові пристрої**»

Виконав:

студент групи 201

Грабовський Є.О.

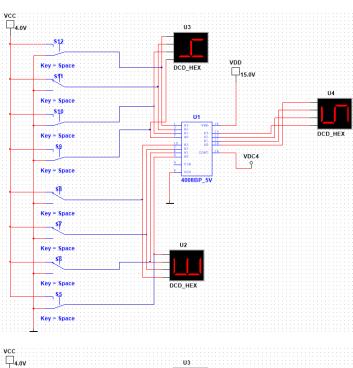
Перевірив:

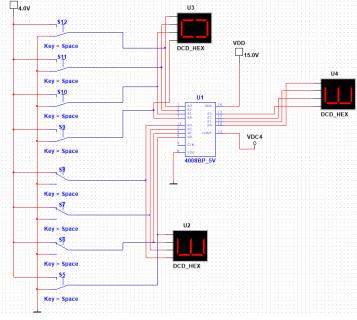
В. В. Старченко

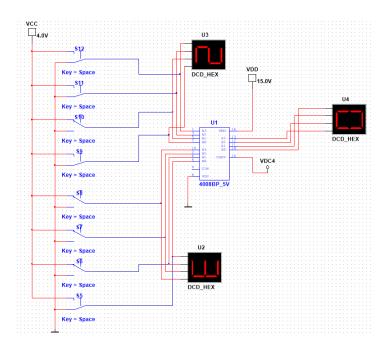
ЛАБОРАТОРНА РОБОТА № 8

Мета роботи: з'ясування принципів роботи суматорів, компараторів, арифметикологічних пристроїв (АЛП), пристроїв контролю парності, які входять до складу комп'ютерної техніки. Побудова більш складних арифметичних модулів на їх основі.

Суматор

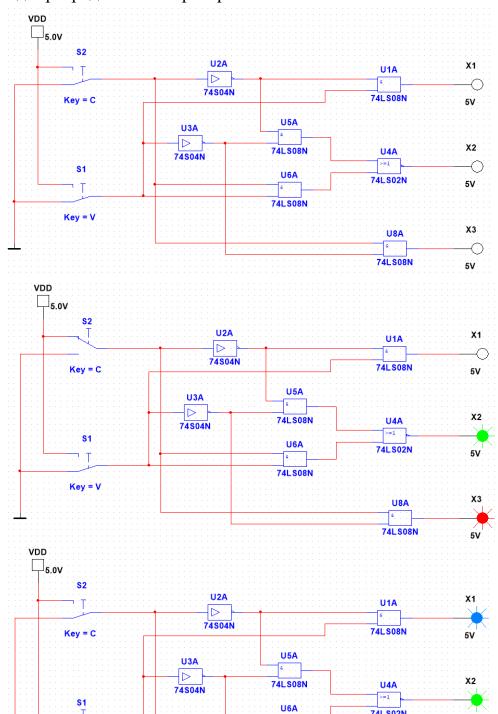






Однорозрядний компаратор

Key = V



74LS02N

U8A

74LS08N

Х3

5V

74LS08N

Таблиця істинності

a	b	ā	ħ	⁻âb	⁻âb	a^b	(a) v (a^b)
0	0	1	1	0	1	0	1
0	1	1	0	1	0	0	0
1	0	0	1	0	0	0	0
1	1	0	0	0	0	1	1

Висновки:

Під час виконання лабораторної роботи зрозумів пристроїв контролю парності , принципи роботи суматорів, компараторів, арифметико-логічних пристроїв (АЛП), які входять до складу комп'ютерної техніки.