# 2024 年上半年数电期末考试

撰稿:努力回忆中的 hy

时间: 2024年5月23日19:00

题型:选择、计算、分析、设计

情况:我们考场没人提前交卷

详情:

一、选择

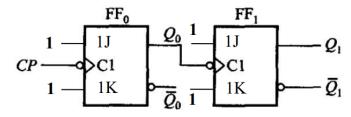
25 分, 每空 1 分, 难度中等, 不需要计算;

二、计算

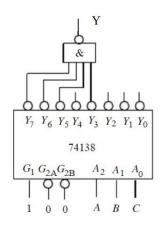
3 道,分别是①公式法化简逻辑函数;②用卡诺图化简逻辑函数(含约束项);③根据逻辑电路图写成表达式,再化简成最简与或式。计算题中异或出现频率较高;

#### 三、分析

- ①根据逻辑电路图写时钟方程、状态图、状态方程、驱动方程等等,判断电路图的功能,和下图这题很像:
  - 3. 分析如下时序逻辑电路的功能,要求: (1) 写出时钟方程、驱动方程、状态方程; (2) 列写状态表; (3) 画出状态图; (4) 说明电路的功能; (5) 画出时序图。



- ②根据逻辑电路图(两个 JK 触发器级联,和上图电路图也有点像)写 $Q_1^n$ 、 $Q_2^n$ 表达式,画时序图;
- ③写出译码器的输出表达式,把译码器换成数据选择器,然后连线,类似下题:
  - 1. 逻辑电路图如下图所示,要求:(1)写出输出表达式;(2)用数据选择器芯片实现该电路。



## 四、设计

- ①A 是两位二进制数、B 是一位二进制数,画真值表,用与非门实现 3A+B;
- ②用 74161 设计六/七进制计数器, 始态 0011;

## 五、笔者的话

- ①感觉还没说完所有题目...但忘记了;
- ②写得我手都酸了!终于终于结课了^^
- ③考到一半问吴继明要草稿纸他居然拒绝我,恨他 😊
- ④我忘记带表了,我好可怜!

附录为 2024 上半年数电考试复习大纲

# 数字电路复习提纲

#### 一、 逻辑表达式及其化简

- 1. 基本概念:逻辑变量、逻辑常量、逻辑运算——基本逻辑运算及复合逻辑运算;
- 2. 各种逻辑表达式的形式:
- 3. 逻辑函数的化简:公式法化简(常用公式);图形法化简(卡诺图的基本画法)
- 4. 逻辑函数的约束及有约束的逻辑函数的化简:图形法化简(卡诺图的基本画法)

## 要求:

- 1. 公式法化简;图形法化简;有约束的逻辑函数的化简;
- 2. 逻辑功能的各种表达方式: 真值表、与或表达式/与非与非表达式、逻辑图

本章砺儒云发布的作业:重点掌握作业对应的知识点,不看书会做作业中的习题。

## 二、 门电路

- 1. 门电路的概念;分立元件门电路和集成门电路的概念
- 2. 高电平/低电平的概念: 正逻辑/负逻辑的概念
- 3. 三态门的逻辑符号、功能及应用

## 要求:

- 1. 熟悉以上基本概念;
- 2. 能够分析三态门电路的功能

教材: P73-P74; **习题:** 题 2.6 ((g)除外), 题 2.14-题 2.16

## 三、 组合逻辑电路及其分析和设计方法

- 1. 组合逻辑电路的概念及功能描述方法和相互转化;
- 2. 组合逻辑电路的基本分析方法;
- 3. 组合逻辑电路的基本设计方法(了解约束条件的考虑);
- 4. 常用逻辑器件的功能、设计及典型芯片(数值比较器,译码器和数据选择器):基

本功能、引脚信号及功能表;

5. 应用中规模集成电路芯片(译码器和数据选择器)设计组合逻辑电路:

#### 要求:

- 1. 组合逻辑电路的分析;
- 2. 组合逻辑电路的设计:门级电路的实现;基于 MSI 器件(数据选择器/二进制译码器)的实现
- 3. 有约束组合逻辑电路设计

本章砺儒云发布的作业: 重点掌握作业对应的知识点, 不看书会做作业中的习题。

#### 四、 时序逻辑电路及其分析和设计方法

- 1. 时序逻辑电路的概念及功能描述方法和相互转化;
- 2. 常用的边沿触发器(D、JK、T、T'): 逻辑符号; 特性方程; 功能描述;
- 3. 时序逻辑电路的基本分析方法;
- 4. 计数器及其设计方法: 计数器的功能、分类; 同步计数器的基本设计方法; 计数器 芯片(二进制); 应用二进制计数器芯片设计其它进制计数器的设计方法;
- 5. 寄存器的功能、分类; 用移位寄存器芯片构成计数器的一般方法。
- 6. 顺序脉冲发生器的功能和实现。

## 要求:

- 1. 基本触发器的特性方程、特性表和逻辑符号;
- 2. 时序逻辑电路功能的表达: 状态/输出方程、逻辑图、状态图、时序图
- 3. 时序逻辑电路(计数器)的分析
- 4. 计数器的设计:门级电路实现;基于 MSI 器件(计数器芯片)的实现
- 5. 掌握基本寄存器和移位寄存器的功能和结构
- 6. 熟悉顺序脉冲发生器的功能和实现。

本章砺儒云发布的作业: 重点掌握作业对应的知识点,不看书会做作业中的习题。时序逻辑电路的设计只需要掌握给出了状态图的计数器设计,N进制计数器只需要掌握单个芯片的设计。