

EC Reavaluació. Sessió 5: Memòria Cache

Exercici 1 (Examen Final gener 2013)

Considera el següent programa:

```
int M[4][2];          /* adreça base d'M = 0 */
int V[2];
main() {
    int i,j;           /* emmagatzemades en registres */
    for (i=0; i<4; i++)
        for (j=0, j<2; j++)
            M[i][j] = M[i][j]+V[j];
}
```

que s'executa en un computador MIPS que disposa d'una memòria cache de dades, inicialment buida, de correspondència directa i política d'escriptura retardada amb assignació, que conté 4 blocs i on els blocs són de 8 bytes.

Emplena la següent taula, que mostra la seqüència de les 12 primeres referències a memòria (E: escriptura/ L: lectura) corresponent al programa.

	element accedit	línia de MC	hit/miss	bytes llegits d'MP	bytes escrits a MP
L	M[0][0]	0	miss	8	0
L	V[0]				
E	M[0][0]				
L	M[0][1]				
L	V[1]				
E	M[0][1]				
L	M[1][0]				
L	V[0]				
E	M[1][0]				
L	M[1][1]				
L	V[1]				
E	M[1][1]				

Table 1: TLB

Exercici 2 (Examen Final juny 2012)

Considera el següent programa:

```
int M[F][C];          /* adreça base d'M = 0 */

main() {
    int i,j;           /* emmagatzemades en registres */

    for (i=0; i<F-4; i++)
        for (j=0, j<C; j++)
            M[i][j] = M[i+4][j];
}
```

que s'executa en un computador MIPS que disposa d'una memòria cache de dades, inicialment buida, de correspondència directa, que conté 16 blocs i on els blocs són de 16 bytes.

Quin serà el nombre de fallades per aquests dos casos:

- MC amb política d'escriptura immediata sense assignació; matriu M amb F=16 i C=16
- MC amb política d'escriptura retardada amb assignació; matriu M amb F=8 i C=8

Exercici 3 (problema 6.8)

Tenim una CPU amb una cache en què hem observat les característiques següents quan executa una col·lecció de programes representatius:

- CPI_{ideal} (CPI suposant que tots els accessos a memòria són encerts a la cache): 1.8 cicles/instr.
 - Temps de cicle (t_c): 10 ns
 - Nombre de referències per instrucció (nr): 1.4 ref/instr.
 - Mida del bloc: 8 bytes
 - Política d'escriptura retardada amb assignació
 - Temps de servei en cas d'encert (t_h): 1 cicle
 - Temps de servei de la memòria principal per llegir/escriure blocs (t_{block}): 15 cicles
 - Percentatge d'escriptures (pe): 15
 - Percentatge de blocs modificats (pm): 20
 - Taxa d'encerts (h): 90
- a) Quin serà el temps de penalització (t_p , en cicles) en cas que el bloc estigui modificat? I en el cas que no ho estigui?
- b) Quin serà el temps mitjà d'accés a memòria en cicles (t_{ma})?
- c) Quin serà el temps mitjà d'execució d'una instrucció en ns.?

Exercici 4 (Examen Final 2011-2012 Q1)

Suposem que tenim un processador de 32 bits amb una memòria cache de dades de 8 KB associativa per conjunts de 2 vies, on cada bloc té 16 bytes, i que es segueix l'algorisme de reemplaçament LRU.

- Calcula el nombre de fallades de la cache en executar els següent programa, suposant que la cache té la política d'escriptura immediata sense assignació, i que la memòria cache és inicialment buida. L'adreça base del vector A és 0.

```
int A[1024];
int B[1024];
int C[1024];

void main() {
    int i;
    for (i=0; i<1024; i++)
        A[i]=B[i]+C[i];
}
```

falladesA=

falladesB=

falladesC=

- Fes el mateix per al següent programa:

```
int A[512];
int B[512];
int C[512];

void main() {
    int i;
    for (i=0;i<512;i++)
        A[i]=B[i]+C[i];
}
```

falladesA= falladesB= falladesC=

- Repeteix els dos apartats anteriors considerant ara que la cache té una política d'escriptura retardada amb assignació.

falladesA= falladesB= falladesC=

falladesA= falladesB= falladesC=

Exercici 5 (Examen Final 2013-2014 Q1)

Suposem que tenim un processador de 32 bits amb una memòria cache de dades de 256 bytes, on cada bloc té 16 bytes. Suposem que executem els següents programes.

```
//programa A
int M[4][64];

void main() {
    int i, j; //en registres
    for (i=0;i<4;i++)
        for (j=0;j<64;j++)
            M[i][j] = 0;
}
```

```
//programa B
int M[4][64];

void main() {
    int i, j; //en registres
    for (j=0;j<64;j++)
        for (i=0;i<4;i++)
            M[i][j] = M[i][j]+1;
}
```

Calcula el nombre de fallades de la cache suposant que la memòria cache és inicialment buida. L'adreça base de la matriu M és 0.

- Suposant que la cache és de correspondència directa i té la política d'escriptura retardada amb assignació.

falladesA= falladesB=

- Suposant que la cache és associativa per conjunts de 4 vies (algorisme de reemplaçament LRU), i que té la política d'escriptura immediata sense assignació.

falladesA= falladesB=