

Technique numérique

Vandeville Michelle

Cette synthèse est le résultat de mon travail personnel et de ma compréhension du sujet.

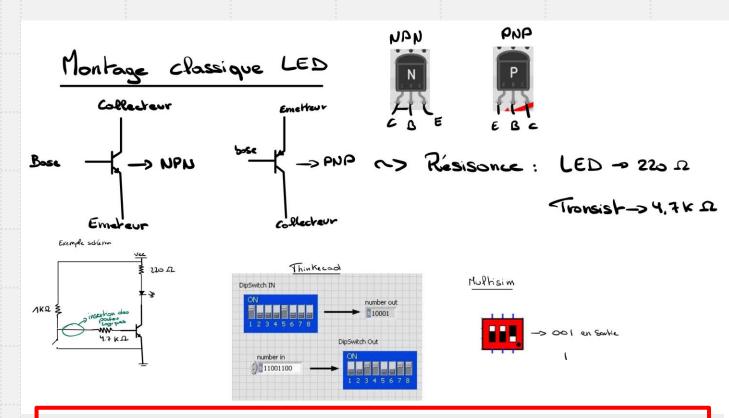
Bien que j'aie pris soin de fournir des informations exactes et à jour, il est possible qu'il y ait des erreurs ou des inexactitudes dans cette synthèse.

Il est donc recommandé de ne pas se fier <u>uniquement</u> à cette synthèse et de consulter d'autres sources et documents pour obtenir une compréhension complète du sujet.

En outre, cette synthèse ne remplace en aucun cas l'étude du cours et ne doit être utilisée que comme un outil complémentaire.

Avertissement

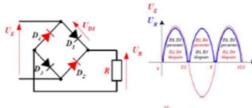
Bases d'électronique



Alim Stroboil; see

Le transformateur a deux rôles: il isole galvaniquement le montage du réseau et abaisse la tension.

Un pont redresseur HB1 suit la tension ondulée



C1 condensateur de lissage ou de filtrage



Le régulateur de tension intégré produit une tension stabilisée à 5 V. (tension continue).

C2 et C3 : 2 condensateurs de découplage de 100 nF sont disposés à proximité du circuit intégré, afin de les protéger d'éventuelles pointes de tension parasites de haute fréquence amenées par les alimentations.

Lire le TP1 est recommandé

Nous vivons dans un monde **Analogique**.

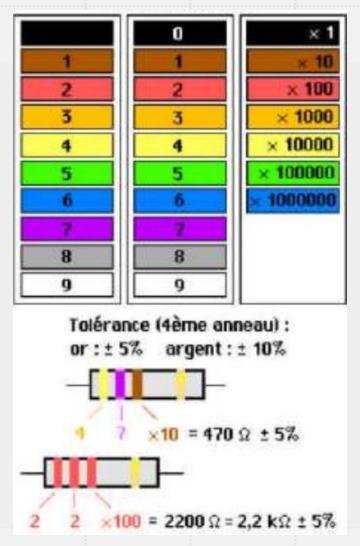
Avec *n entrées* en peut former 2^v fonctions où V=2ⁿ.

1 logique → 2-5V et 0 logique → 0-0,8V

Synthèse réalisée par Ika?

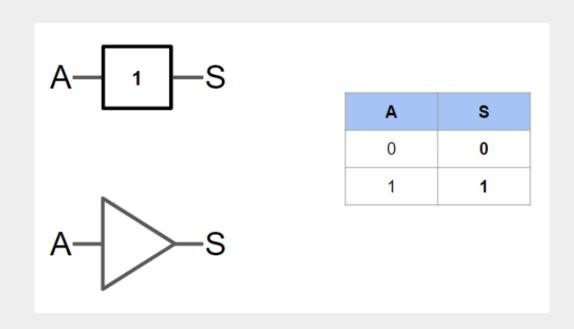
Annexe: code couleur résistances

Ne pas connaitre par <3 Mais avoir une idée de l'ordre des couleurs peut aider

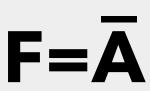


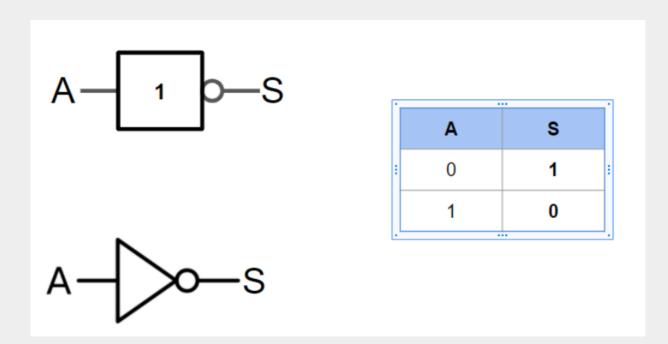
YES (oui)



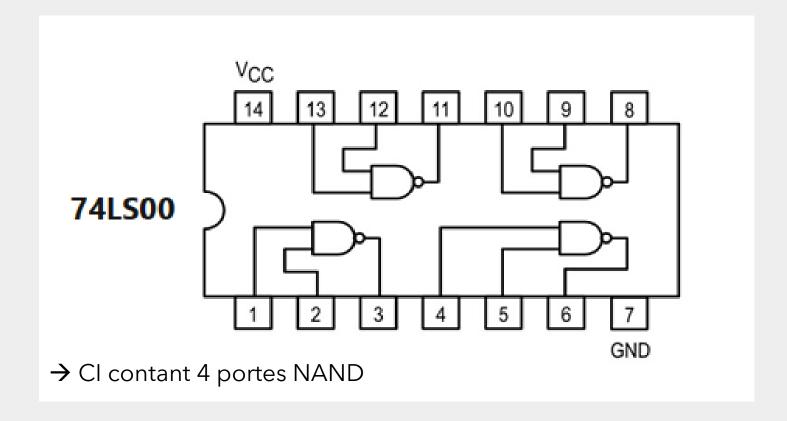


NOT (pas/non/complément)

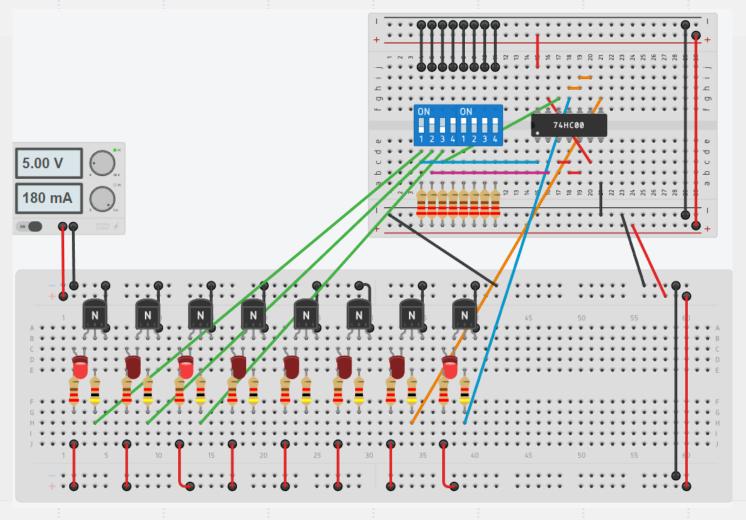




Brochage d'un CI (circuit intégré)



Exemple de montage Tinkercad



Toutes les portes en NANDs

Α	В	AND	NAND	OR	NOR	XOR	XNOR
О	0	0	1	0	1	0	1
1	0	0	1	1	0	1	0
0	1	0	1	1	0	1	0
1	1	1	0	1	0	0	1
ı	BOLE RO	8	- & -	= ≥ 1	≥1	=1	= 1
ı	BOLE SA	\bigoplus		\rightarrow	→	\Rightarrow	$\Rightarrow \bigcirc$
ı	éma AND2						
Equa	tions	A.B	A.B	A+B	Ā+B	A⊕B Ā.B+A.Ē	Ā⊕B Ā.Ē+A.B

Lois de l'algèbre de Boole

Commutativité

Associativité

$$A.(B.C) = (A.B).C et A+(B+C) = (A+B)+C$$

Distributivité

$$A.(B+C) = (A.B)+(A.C) et A+(B.C) = (A+B).(A+C)$$

Idempotence

Identités remarquables

$$1.A = A \text{ et } 1 + A = 1 \text{ et } 0 + A = A \text{ et } 0.A = 0$$

Distributivité interne

$$A+(B+C) = (A+B)+(A+C) et A.(B.C) = (A.B).(A.C)$$

Complémentarité

$$A+\overline{A}=1$$
 et $A.\overline{A}=0$

Relations particulières

\rightarrow A+A.B = A

- \rightarrow A+A.B = A.(1+B) (mise en évidence)
- \rightarrow A+A.B = A.1 (1+B = 1 identité remarquable)

\rightarrow A+ \overline{A} .B = A+B

- \rightarrow A+ \overline{A} .B = A+A.B+ \overline{A} .B (car A+A.B = A)
- \rightarrow A+A.B = A+B.(A+A) (mise en évidence)
- \rightarrow A+ \overline{A} .B = A+B.1 (A+A = 1 complémentarité)

\rightarrow A.(A+B) = A

- \rightarrow A.(A+B) = A.A + A.B (distributivité)
- \rightarrow A.(A+B) = A+A.B (idempotence)
- \rightarrow A.(A+B) = A (car A+A.B = A)

Théorème de De Morgan

On « casse » la barre et on change d'opération

$$(A+B) = \overline{A}.\overline{B}$$

$$AB = \overline{A} + \overline{B}$$

Dualité de l'algèbre de Boole

En remplacement les + par des . et les . par des + ainsi que les 0 par des 1 et les 1 par des 0, on peut obtenir d'autres règles d'algèbre

Exemple:

$$A.B+A.\overline{B} = A \rightarrow (A+B).(A+\overline{B}) = A$$

Formes canoniques d'une fonction

Exemple:

$$F(C,B,A)=(0,1,2,6)$$

C	В	A	F
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

1ère forme canonique (somme des produits):

$$\rightarrow$$
 F= $\overline{A}.\overline{B}.\overline{C}+A.\overline{B}.\overline{C}+\overline{A}.B.\overline{C}+\overline{A}.B.C$

2e forme canonique (produit des sommes):

$$\rightarrow$$
 F=(A+B+ \overline{C}).(\overline{A} + \overline{B} +C).(A+ \overline{B} +C).(A+B+C)

Table de Karnaugh

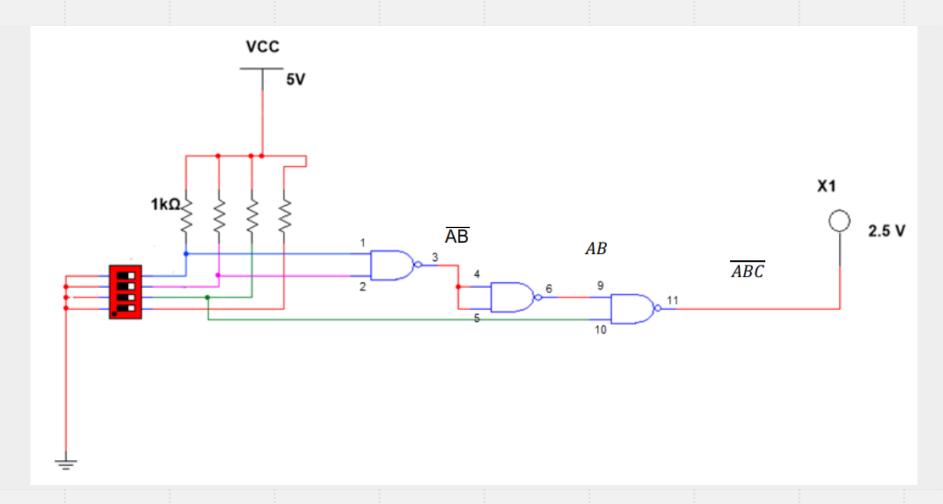
	BA	ВА	ВА	BA
BA C	00	01	11	10
0	1	0	0	1
	000=0	001=1	011=3	010=2
1	1	0	0	0
	100=4	101=5	111=7	110=6

DC BA	00	01	11	10
00	0	0	1	0
01	1	1	1	1
11	1	1	0	0
10	0	0	0	Synt

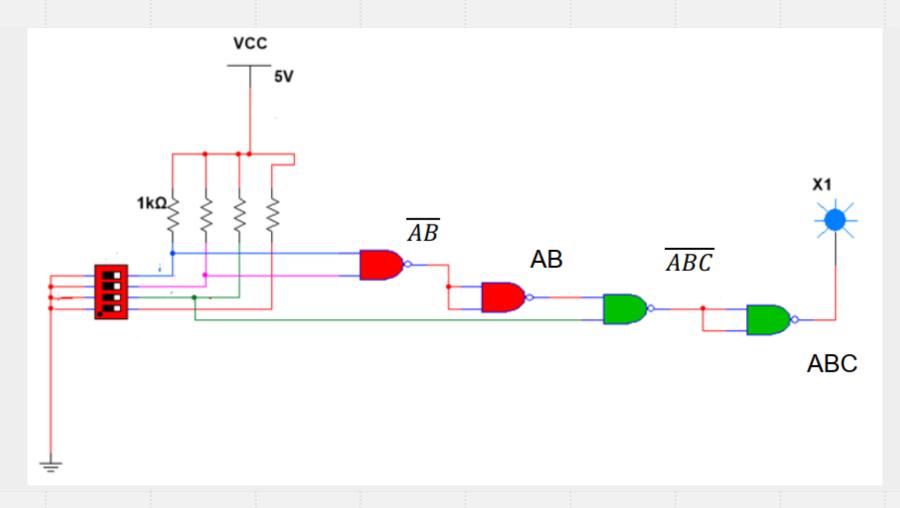
$$Y = \overline{D}$$
. B . A +
$$C$$
. \overline{B} +
thèse réalisée \overline{D} r I C a?

On note les éléments inchangés sur le groupement sélectionné

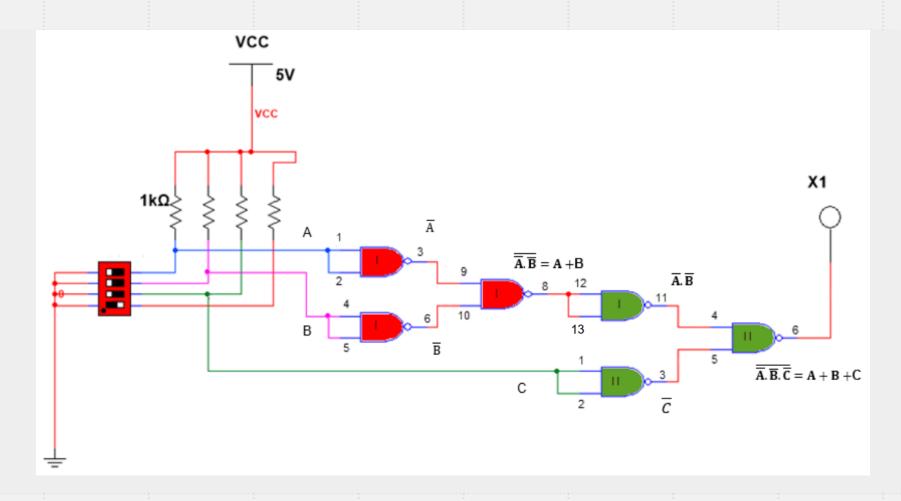
NAND3



AND3



OR3

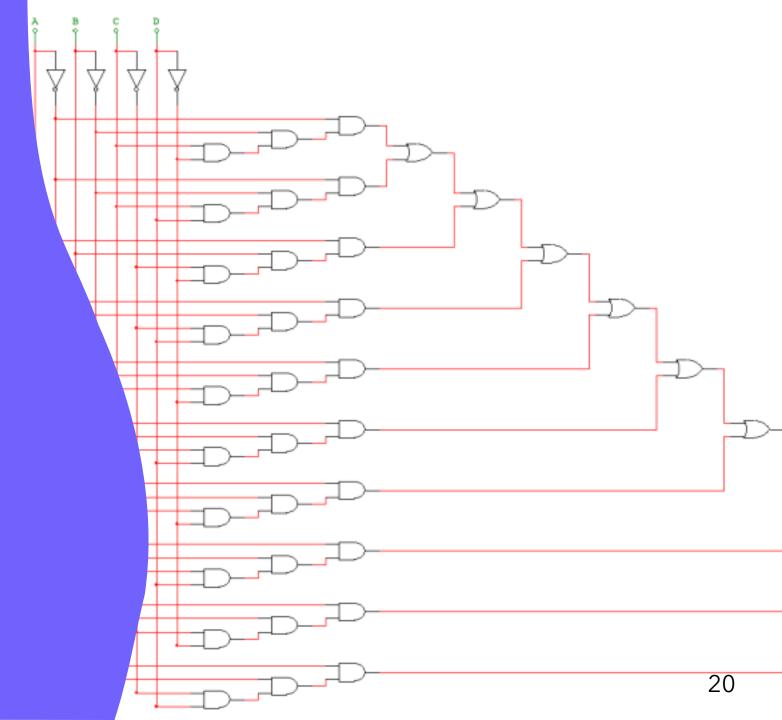


Toutes les fonctions à 2 variables (surtout pour info)

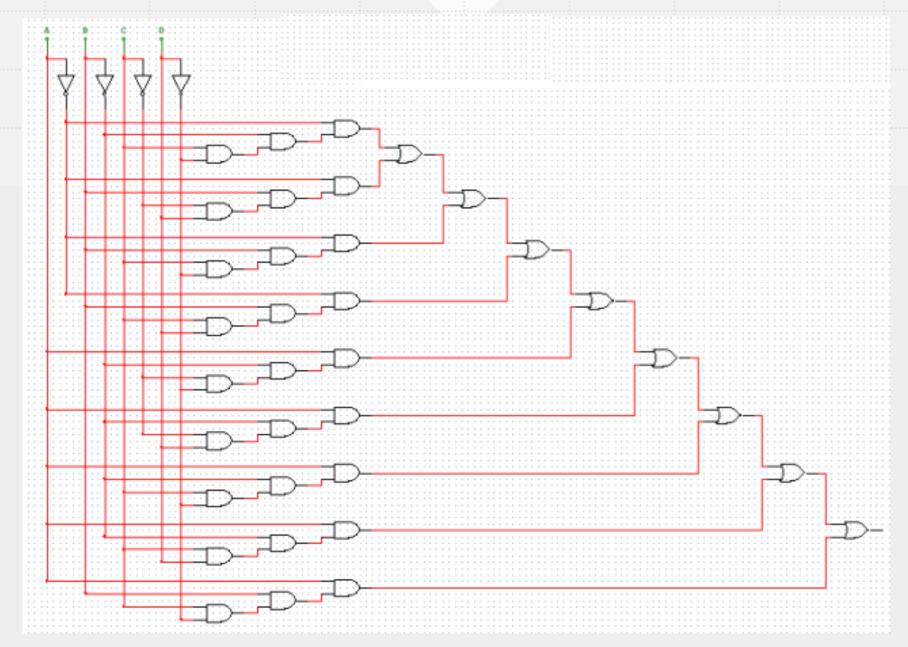
Х	Υ	F _o	F ₁	F ₂	F ₃	F_4	F ₅	F ₆	F ₇	F ₈	F ₉	F ₁₀	F ₁₁	F ₁₂	F ₁₃	F ₁₄	F ₁₅
0	0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
0	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
1	0	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
1	1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
Equa Boolé	ation eenne	$_{10} = 0$	H = X'.Y'	$E = X' \cdot Y$	в = х'	$F_i = X, Y'$	В = Y'	Б = Х⊕ Ү	$\mathbf{P} = (\mathbf{X} \cdot \mathbf{Y})'$	$\mathbf{B} = \mathbf{X} \cdot \mathbf{Y}$	$\mathbf{B} = \mathbf{X} \otimes \mathbf{Y}$	$H_0 = Y$	H1 = X' + Y	H2 = X	$\mathbf{H}_3 = \mathbf{X} + \mathbf{Y}'$	$H_4 = X + Y$	Hs = 1
NOM fond		null	NON OU NOR	Inhibiti	PAS	Inhibiti	PAS	OU EXCLUSIF	NAND NON ET	ET	Equivale		Implicati		Implicati	OU INCLUSIF (union)	unité 1
			H = (X + Y)'		Négation d'une variable		Négation d'une variable	Б = Х' . Y + X. Y'	F; = X' + Y'		$\mathbf{B} = \mathbf{X} \cdot \mathbf{Y} + \mathbf{X}' \cdot \mathbf{Y}'$		Х - У		Y - X		

Exemples d'exercices

(exercices reprenant la matière du Q1)



1)



F=A'.B'.C.D'+A'.B.C'.D+A'.B.C.D'+A'.B.C.D+A.B'.C'.D'+A.B'.C'.D+A.B'.C.D'+A.B'.C.D'+A.B'.C.D'

Synthèse réalisée par Ika?

F=A'.B'.C.D'+A'.B.C'.D+A'.B.C.D'+A'.B.C.D+A.B'.C'.D'+A.B'.C'.D+A.B'.C.D'+A.B'.C.D'+A.B'.C.D'

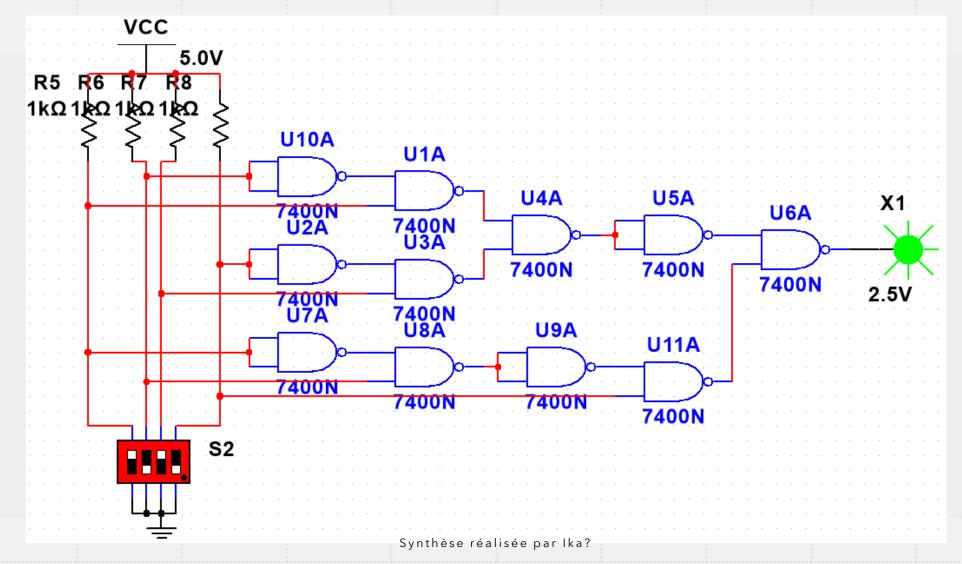
B A D C	0 0	0 1	11	1 0
0 0	0		0	0
0 1				1
11	0	1	0	1
1 0	0	1	0	1

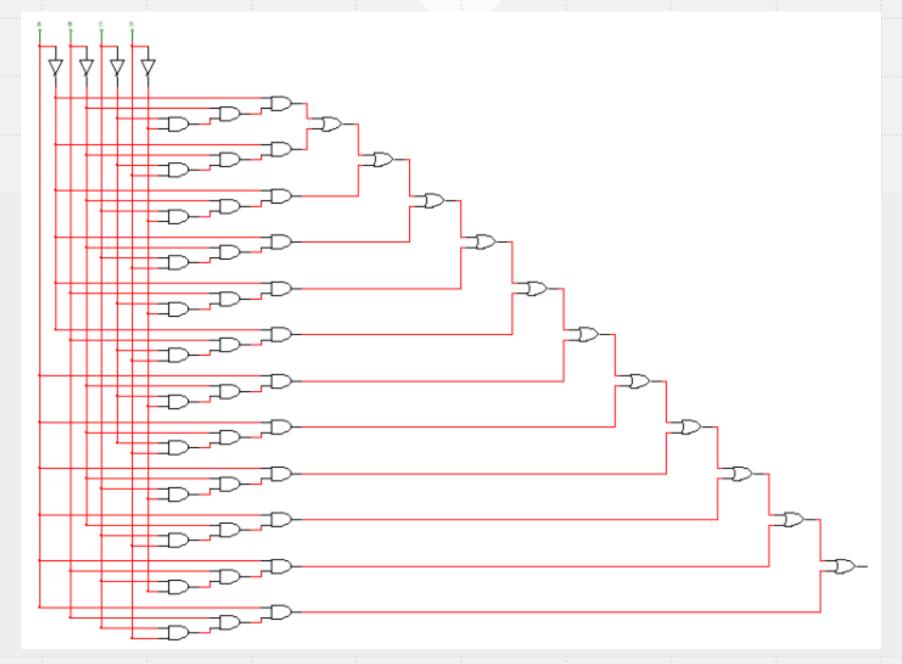
F=B.A+D.C+B.A.D

= \overline{B.A.D.C.B.A.D}

= \overline{B.A.D.C.B.A.D}

$F = \overline{B}.A.\overline{D}.C.B.\overline{A}.D$



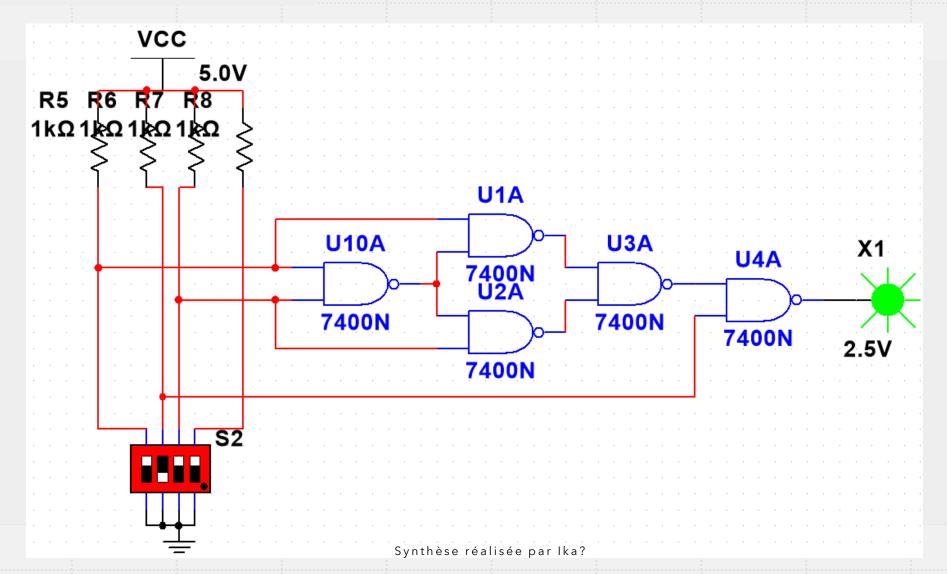


F=A'.B'.C'.D'+A'.B'.C'.D+A'.B'.C.D'+A'.B'.C.D+A'.B.C.D'+A'.B.C'.D+A.B'.C'.D'+A.B'.C'.D+A.B'.C.D'+A.B'.C.D'+A.B.C.D'+A.B.C.D'

B A D C	0 0	0 1	11	1 0
0 0		1	0	1
0 1	1		1	0
11	1			0
1 0			0	1

$$F=B+\overline{A}.\overline{C}+A.C$$

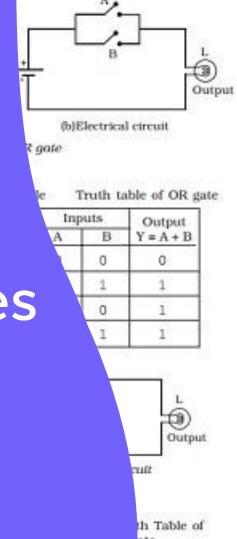
F=B.A&C

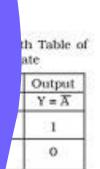


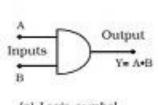
Technique Numérique

Travaux pratiques avancés

Matière du cours du Q2







(a) Logic symbol

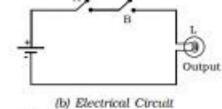
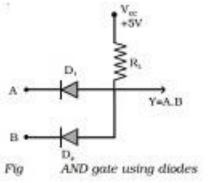


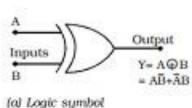
Fig AND gate

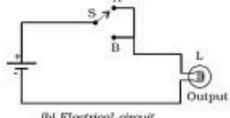
Table



Truth table of AND gate

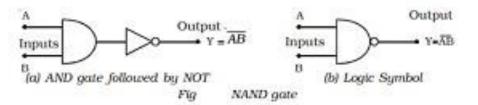
Ing	nits	Output
Α	В	$Y = A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1





(b) Electrical circuit

Exclusive OR gate



Inputs

Tal table

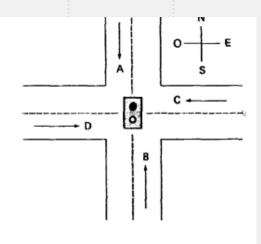
Tab

A

Exemple d'exercice

Exercice 1

La figure suivante nous montre l'intersection entre une route principale et une route secondaire. Des capteurs de voitures ont été placés le long des voies C et D (route principale) et des voies A et B (route secondaire). Les sorties de ces capteurs sont à 0 quand il n'y a pas de voiture et à 1 quand il y en a. Le feu de circulation se trouvant à cette intersection est commandé par les règles de décision suivantes:



- 1. Le feu E-O est vert quand il y a des voitures dans les 2 voies C et D.
- 2. Le feu E-O est vert quand il y a des voitures dans C ou D et quand il y en a dans A ou dans B mais pas dans les deux.
- 3. Le feu N-S est vert quand il y a des voitures dans les voies A et B et qu'il y en a dans C ou dans D mais pas dans les deux.
- 4. Le feu N-S est aussi vert quand il y a des voitures dans A ou B et qu'il n'y a pas de voiture dans C et D.
- 5. Le feu E-O est vert quand il n'y a pas de voiture du tout.

Étape 1 : réaliser la TDV

D	С	В	A	N-S	E-O
0	0	0	0	0	1
0	0	0	1	1	0
0	0	1	0	1	0
0	0	1	1	1	0
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	0	1
0	1	1	1	1	0
1	0	0	0	0	1
1	0	0	1	0	1
1	0	1	0	0	1
1	0	1	1	1	0
1	1	0	0	0	1
1	1	0	1	0	1
1	1	1	0	0	1
1	1	1	1	0	1

Exemple d'exercice (suite)

_						
L	D	C	В	Α	N-S	E-O
	0	0	0	0	0	1
	0	0	0	1	1	0
Γ	0	0	1	0	1	0
	0	0	1	1	1	0
	0	1	0	0	0	1
	0	1	0	1	0	1
	0	1	1	0	0	1
	0	1	1	1	1	0
	1	0	0	0	0	1
	1	0	0	1	0	1
	1	0	1	0	0	1
I	1	0	1	1	1	0
	1	1	0	0	0	1
	1	1	0	1	0	1
	1	1	1	0	0	1
E	1	1	1	1	0	1

Étape 2: Réaliser le(s) tableau(x) de Karnaugh et en tirer les équations

Equations E-O

Equations N-S

 DBA
 0 0
 0 1
 1 1
 1 0

 0 0
 0
 1
 0
 1 0

 0 1
 0
 0
 1 0
 0 0

 1 1
 0
 0
 0
 0 0

 1 0
 0
 0
 0
 0

 1 0
 0
 0
 0
 0

13 portes

 BA DC
 0 0
 0 1
 1 1
 1 0

 0 0
 1
 0
 0
 0

 0 1
 1
 1
 0
 1

 1 1
 1
 1
 1
 1

 1 1
 1
 1
 0
 1

12 portes

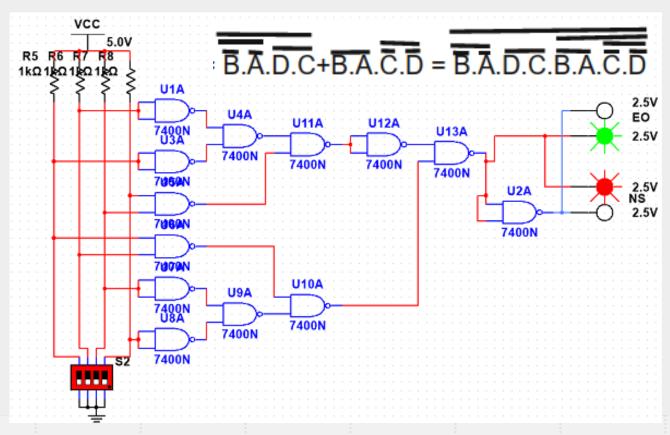
$$\mathsf{N-S} = \overline{\mathsf{D}}.\overline{\mathsf{C}}.\mathsf{A} + \overline{\mathsf{D}}.\overline{\mathsf{C}}.\mathsf{B} + \mathsf{B}.\mathsf{A}.\overline{\mathsf{D}} + \mathsf{B}.\mathsf{A}.\overline{\mathsf{C}} = \overline{\mathsf{D}}.\overline{\mathsf{C}}.(\mathsf{A} + \mathsf{B}) + \mathsf{B}.\mathsf{A}.(\overline{\mathsf{D}} + \overline{\mathsf{C}})$$

 $E-O = \overline{B}.\overline{A}+D.C+\overline{B}.C+\overline{B}.D+\overline{A}.C+\overline{A}.D = \overline{B}.\overline{A}+D.C+\overline{B}.(C+D)+\overline{A}.(C+D)$ $= \overline{B}.\overline{A}+D.C+(\overline{B}+\overline{A}).(C+D)$

Étape 3: Simplifier les équations à l'aide de l'algèbre de Boole

Exemple d'exercice (fin)

Étape 4: Implémenter le circuit



Semi additionneur (half adder)

Circuit d'addition qui **ajoute 2 éléments** binaires de *même rang*.

- Table de vérité :

A	В	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

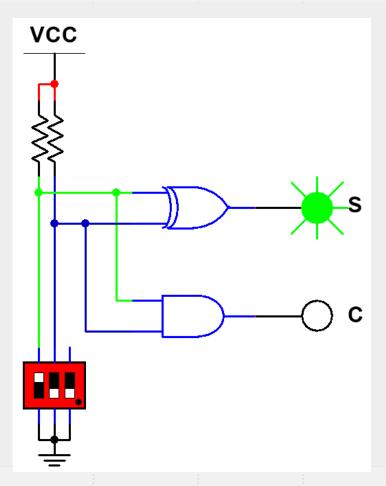
- Équations :

$$S = A \oplus B$$

$$C = A \cdot B$$



(C est le « carry », le report au rang suivant)



Additionneur (full adder)

Circuit d'addition qui **ajoute 2 éléments** binaires de *même rang*, mais qui tient également

compte du report éventuel du rang précédent.

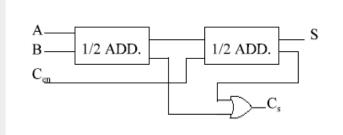
- Table de vérité :

A	В	Cen	S	Cs
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	<mark>1</mark>	0
1	0	1	0	1
1	1	0	0	1
1	1	1	<mark>1</mark>	1

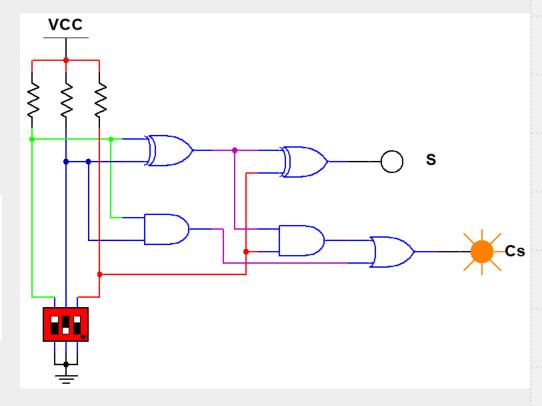
- Équations :

$$S = A \oplus B \oplus C_{en}$$

$$C_s = A \cdot B + (A \oplus B) \cdot C_{en}$$



C_{en} est l'entrée de report C_s est la sortie de report



Démonstration des équations

- Équations :

$$S = A \oplus B \oplus C_{en}$$

$$C_s = A \cdot B + (A \oplus B) \cdot C_{en}$$

$$S = A.B.C_{en} + A.B.C_{en} + A.B.C_{en} + A.B.C_{en}$$
(voir TDV)

$$= C_{en.}(\overline{A}.\overline{B} + A.B) + \overline{C}_{en.}(\overline{A}.B + A.\overline{B})$$
 (mise en évidence)

$$= C_{en.}(\overline{A \oplus B}) + \overline{C}_{en.}(A \oplus B)$$
 (simplification des XOR et XNOR)

$$Si X = A \oplus B$$

$$\rightarrow$$
 C_{en.} $X + \overline{C}_{en.}X = C_{en} \oplus X \rightarrow \overline{C}_{en} \oplus A \oplus B$

$$Cs = \overline{A}.B.C_{en} + A.\overline{B}.C_{en} + A.B.\overline{C}_{en} + A.B.C_{en}$$
 (voir TDV)

$$= A.B.(\overline{C}_{en} + C_{en}) + C_{en}.(\overline{A}.B + A.\overline{B})$$
 (mise en évidence)

$$= A.B.1 + C_{en.}(A \oplus B) = A.B + (A \oplus B).C_{en}$$

(simplification des XOR et complémentarité)

Α	В	Cen	S	Cs
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Semi soustracteur (half substractor)

Circuit de soustraction qui **soustrait** un élément binaire d'un autre de **même rang**.

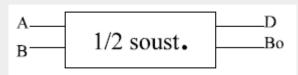
- Table de vérité :

A	В	D	Во
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

- Équations :

$$D = A \oplus B$$

$$Bo = \overline{A} \cdot B$$



D Bo

VCC

(Bo est le « Borrow », l'emprunt au rang supérieur)

Soustrateur (full substractor)

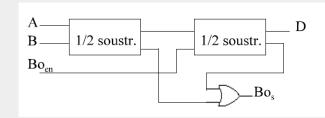
Circuit de soustraction qui **soustrait** un élément binaire d'un autre de **même rang**, mais qui tient compte du **retrait** éventuel d'un **emprunt du rang précédent**.

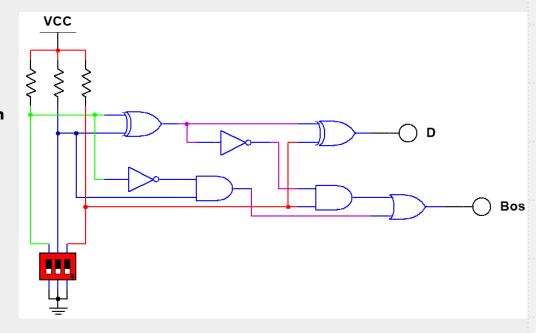
- Table de vérité :

A	В	Boen	D	Bos
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	<mark>1</mark>	0
1	0	1	0	0
1	1	0	0	0
1	1	1	<mark>1</mark>	1

- Équations :

$$Bo_s = \overline{A}.B + (\overline{A \oplus B}).Bo_{en}$$





Boen est le retrait de l'emprunt du rang précédent Bos est l'emprunt

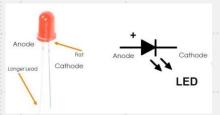
Démonstration des équations

Comme pour les soustracteurs, on peut démontrer les équations en utilisant les **règles de l'algèbre de Boole**.

Après avoir écris l'équation de base depuis la TDV, on met (généralement) en évidence puis on regarde si d'autres règles peuvent être appliquées

$$D = A \oplus B \oplus Bo \text{ en } \quad \text{En effet, } D = AB \text{ Boon } + AB \text{$$

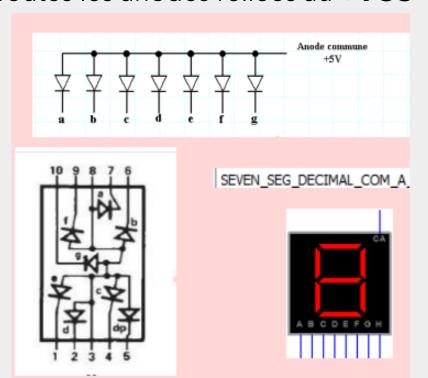
Rappel:



Afficheur 7 segments

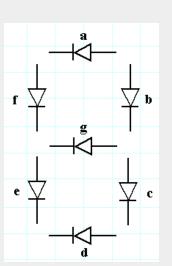
Anodes communes

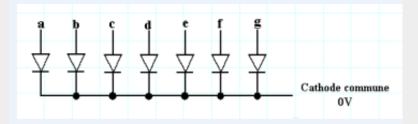
Toutes les anodes reliées au **+VCC**

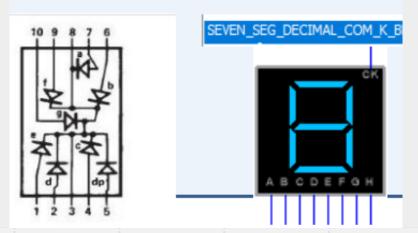


Cathodes communes

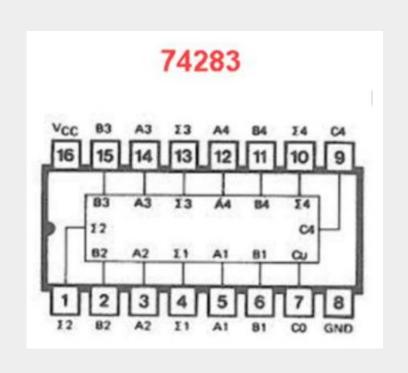
Toutes les cathodes reliées au GND

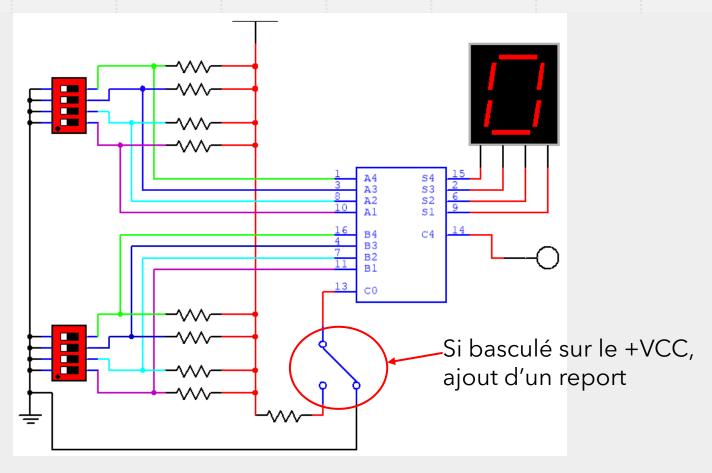






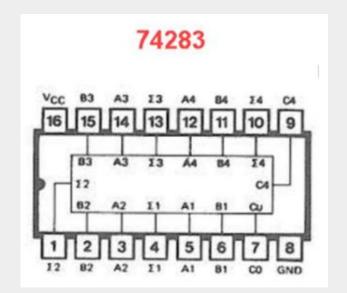
Additionner 2 quartets



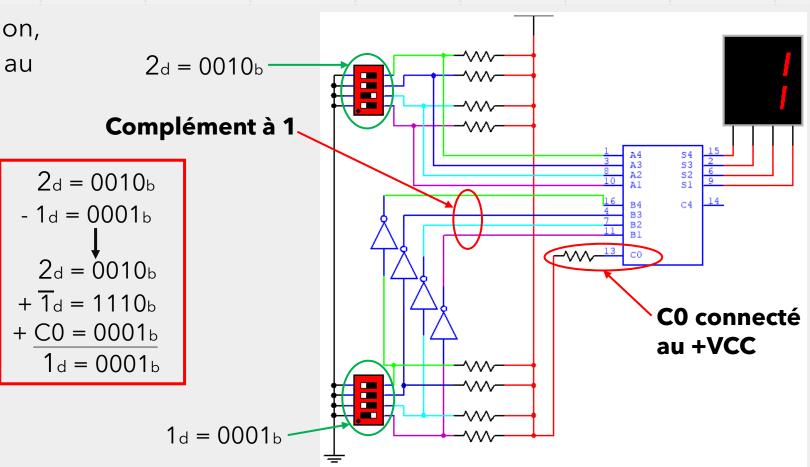


Soustracteur : méthode du complément à 1

Afin d'effectuer une soustraction, on **additionne le 1**^{er} nombre au **complément à 1 du 2**^e



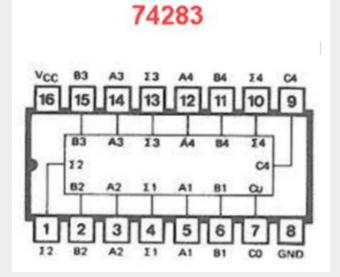
(Les sortie ∑ équivalent aux sortie S sur le schéma à droite)



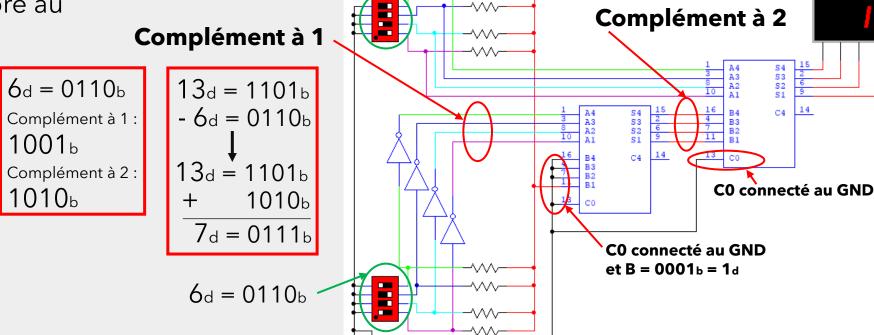
Soustracteur : méthode du complément à 2

 $13_{\rm d} = 1101_{\rm b}$

Afin d'effectuer une soustraction, on additionne le 1^{er} nombre au complément à 2 du 2^e



(Les sortie ∑ équivalent aux sortie S sur le schéma à droite)



 \sim

Rappel:

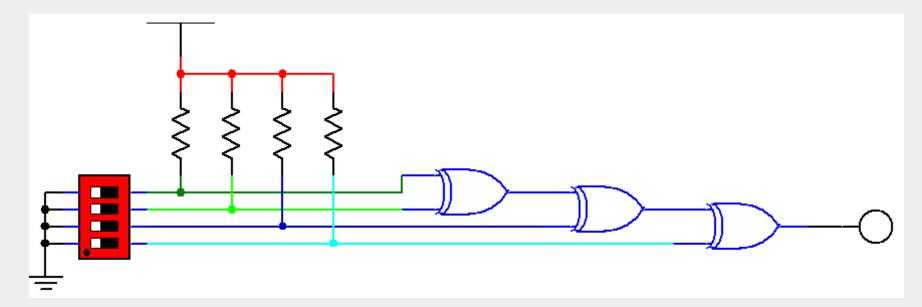
Complément à 1 : on inverse tout les bits

Complément à 2 : on ajoute 1 au complément à 1

Générateur de parité

D	С	В	А	Р	1
0	0	0	0	0	1
0	0	0	1	1	0
0	0	1	0	1	0
0	0	1	1	0	1
0	1	0	0	1	0
0	1	0	1	0	1
0	1	1	0	0	1
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	0	1
1	0	1	0	0	1
1	0	1	1	1	0
1	1	0	0	0	1
1	1	0	1	1	0
1	1	1	0	1	0
1	1	1	1	0	1

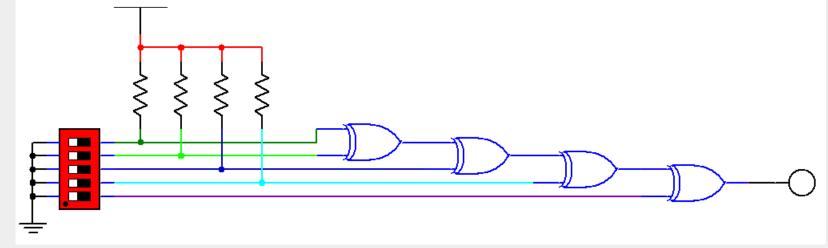
$$P = \bar{I} = A \oplus B \oplus C \oplus D$$



Détecteur/Contrôleur de parité

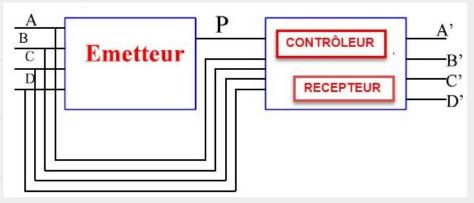
	E	Sortie			
D	С	В	A	P	Erreur
0	0	0	0	0	0
0	0	0	0	1	1
0	0	0	1	0	1
0	0	0	1	1	0
0	0	1	0	0	1
0	0	1	0	1	0
0	0	1	1	0	0
0	0	1	1	1	1
0	1	0	0	0	1
0	1	0	0	1	0
0	1	0	1	0	0
0	1	0	1	1	1
0	1	1	0	0	0
0	1	1	0	1	1
0	1	1	1	0	1
0	1	1	1	1	0

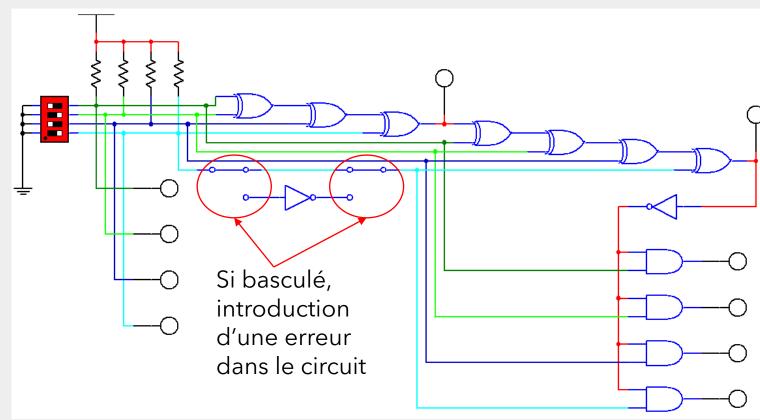
 $E = A \oplus B \oplus C \oplus D \oplus P$



• • •

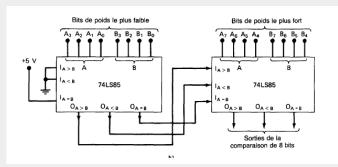
Générateur et détecteur de parité



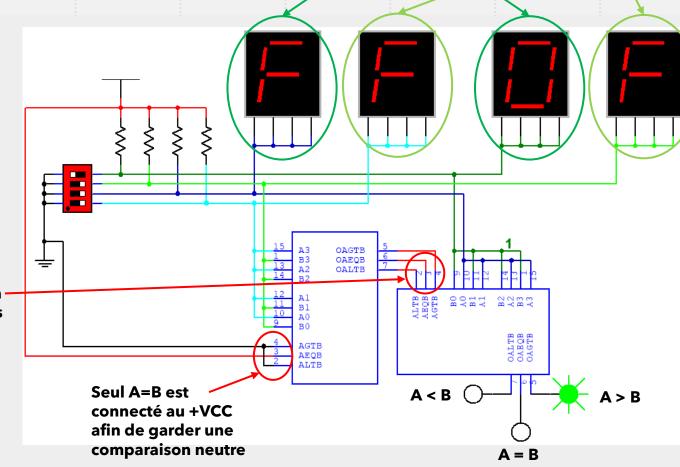


Comparer 2 octets

On compare d'abord les poids forts et s'il sont égaux, on compare les poids faibles.



(Attention : sur ce circuit, les entrées A et B se suivent contrairement à l'exemple à droite) Cette connexion
permet de récupérer la
comparaison des poids
faibles.
Celle-ci n'entre en jeu
que si les poids forts
sont égaux



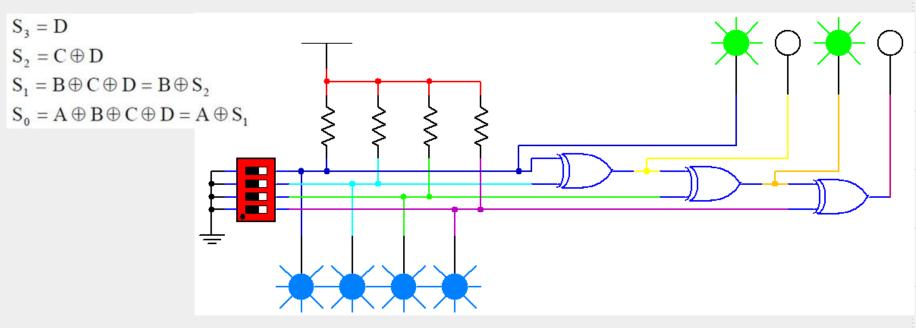
Poids forts

Poids faibles

Transcodeur Gray-Binaire

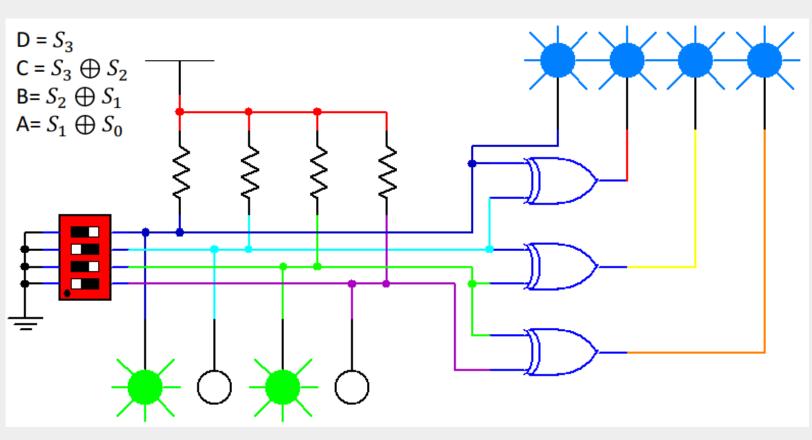
Le transcodeur est un circuit logique qui passe d'un code à un autre

décimal	GRAY					BINA	AIRE	
N	D	С	В	A	S ₃	S ₂	S ₁	S ₀
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	1	0	0	1	0
3	0	0	1	0	0	0	1	1
4	0	1	1	0	0	1	0	0
5	0	1	1	1	0	1	0	1
6	0	1	0	1	0	1	1	0
7	0	1	0	0	0	1	1	1
8	1	1	0	0	1	0	0	0
9	1	1	0	1	1	0	0	1
10	1	1	1	1	1	0	1	0
11	1	1	1	0	1	0	1	1
12	1	0	1	0	1	1	0	0
13	1	0	1	1	1	1	0	1
14	1	0	0	1	1	1	1	0
15	1	0	0	0	1	1	1	1



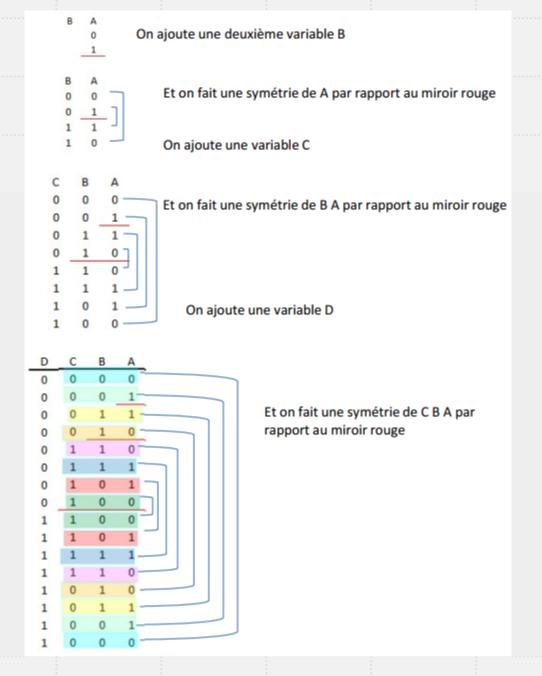
Transcodeur Binaire-Gray

décimal	BINAIRE					GRAY			
N	S ₃	S ₂	S_1	S ₀	D	С	В	A	
0	0	0	0	0	0	0	0	0	
1	0	0	0	1	0	0	0	1	
2	0	0	1	0	0	0	1	1	
3	0	0	1	1	0	0	1	0	
4	0	1	0	0	0	1	1	0	
5	0	1	0	1	0	1	1	1	
6	0	1	1	0	0	1	0	1	
7	0	1	1	1	0	1	0	0	
8	1	0	0	0	1	1	0	0	
9	1	0	0	1	1	1	0	1	
10	1	0	1	0	1	1	1	1	
11	1	0	1	1	1	1	1	0	
12	1	1	0	0	1	0	1	0	
13	1	1	0	1	1	0	1	1	
14	1	1	1	0	1	0	0	1	
15	1	1	1	1	1	0	0	0	



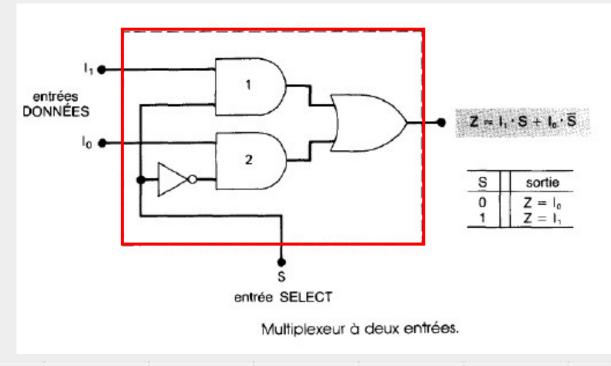
Annexe : Création d'un code Gray

Le code Gray ou "binaire réfléchi"
permet de coder une valeur numérique
en cours d'évolution en une suite de
configurations binaires se différenciant
l'une de l'autre par le changement
d'état d'un seul bit à la fois.



Multiplexeur

Un multiplexeur ou sélecteur de données est un circuit logique ayant plusieurs entrées de données, mais seulement une sortie qui communique les données



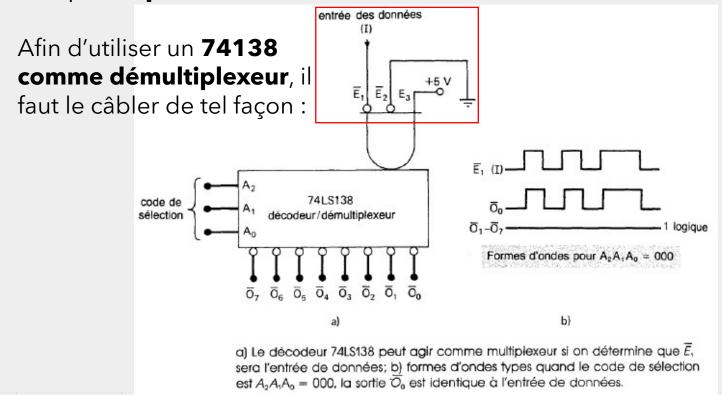
$$Z = I_0 \overline{S} + I_1 S$$

$$Si S = 0 \longrightarrow Z = I_0$$

$$Si S = 1 \longrightarrow Z = I_1$$

Démultiplexeur

Un **démultiplexeur** effectue l'opération inverse: il n'a **qu'une entrée** et **dirige** celle-ci vers une sortie parmi **plusieurs sorties**.



Bonne chance



Synthèse réalisée par **Ika?**

Si tu souhaite me remercier :

- Faire un don sur Ko-fi (lien)
- tu peux aussi m'offrir un verre

