

Fakultät für Elektrotechnik und Informationstechnik Professur für Leistungselektronik

Versuchsauswertung

Einfluss von Bauteilalterung auf die Überstromabschaltfähigkeit

Date 2020-08-10 Projekt -partner

Angefertigt Christian Bäumler Signatur

Freigegeben Thomas Basler Signatur

Versuchshintergrund

In früheren Arbeiten [1] konnte gezeigt werden, dass bei Hochleistungs-IGBT Modulen schon vor dem Erreichen des *End of Life* (EoL) – Zustands eine merkliche Reduktion der emitterseitigen Bond zu Metallisierung Kontaktkraft vorliegt. Konkret wurde festgestellt, dass bei einem um 60 % gealterten Modul lediglich 12,5 % der Bonddrähte noch so auf der Emitteroberfläche haften, wie es bei einem ungenutzten Modul der Fall wäre. Der Einfluss auf die Kurzschlussfestigkeit wurde ebenso in [1] diskutiert. Auch wenn eine Messung eine drastische Reduktion der Kurzschlussfestigkeit auf unter 10 µs hervorbrachte, konnten nachfolgende Messungen keine vergleichbare Auswirkung bestätigen.

Mit besonderer Berücksichtigung der emitterseitigen Struktur der Metallisierung und dabei der Aufteilung in Segmente stellt sich die Frage, welchen Einfluss abgelöste Bonddrähte auf die Fähigkeit eines IGBTs haben, Überströme erfolgreich abzuschalten. Vorangegangene Arbeiten [2], [3] weisen darauf hin, dass es im Zuge der Alterung zu nicht unerheblichen Stromasymmetrien innerhalb eines IGBT Chips kommt. Diese wurden zurückgeführt auf eine ungleichmäßige Spannungsverteilung zwischen den parallelen IGBT-Zellen einen Leistungschips.

In diesem Versuch soll durch Nachstellung der Auswirkung eines Lastwechseltests geprüft werden, ob und wann die Fähigkeit zur Abschaltung von Überströmen reduziert wird. Die Alterung im Lastwechseltest des Leistungsmoduls wird durch abtrennen der emitterseitigen Bonddrähte nachgestellt. Ein initialer Single Puls bei zweifachem Nennstrom soll dabei aufgezeichnet und bei erfolgreicher Abschaltung mit jenen Pulsen verglichen werden, welche sich nach einzelnen abgetrennten Bonddrähten einstellen.

Inhaltsverzeichnis

V	ersuch	shintergrundshintergrund	l
1.	Tes	tstand und Messmittel	3
	1.1.	Auslegung des Messplatzes	3
	1.2.	Verwendete Messmittel	4
2.	Prü	fling	4
3.	Sim	ulative Vorbetrachtung zur Versuchsreihe	6
	3.1.	Das Simulations modell	6
	3.2.	Simulationsergebnisse	9
	3.3.	Auswertung der Simulation	14
	3.3.1.	Kein Halbleiterschalter in der Parallelschaltung beginnt zu entsättigen	14
	3.3.2.	Halbleiterschalter gehen in Folge des zusätzlichen Stroms in die Sättigung über	14
	3.3.3.	Kurzschlussfall I bei losgelöstem Segment	14
4.		sstechnische Untersuchung des Einflusses abgetrennter Bonddrähte auf die	
Ü	berstr	omabschaltfähigkeit	15
	4.1.	Vorgehen bei der Untersuchung	15
	4.2.	Die Messergebnisse	17
	4.2.1.	Vergleich zwischen [1] und [2] – 8/24 Bonds 1/8 Segment abgelöst	17
	4.2.2.	Vergleich zwischen [3] und [4] - 10/24 Bonds 2/8 Segmente abgelöst	18
	4.2.3.	Vergleich zwischen [3] und [5] - 12/24 Bonds 3/8 Segmente abgelöst	18
	4.2.4.	Vergleich zwischen [3] und [10] - 22/24 Bonds 6/8 Segmente abgelöst	19
	4.2.5.	Genauere Auflösung von Messung [3] bis [7] und [7] bis [10]	20
	4.2.6.	EoL Messung [11] – Nur noch Bond 5x verbleibt	21
5.	Zus	ammenfassung und Ausblick	22
	5.1.	Grenzen des Simulationsmodells	22
	5.2.	Weitere Untersuchungen	22
6.	Lite	raturverzeichnis	23

1. Teststand und Messmittel

1.1. Auslegung des Messplatzes

Bei den durchzuführenden Messungen handelt es sich um eine Singlepulsmessung zur Bewertung des Ausschaltverhaltens, welche mit Hilfe der schematisch dargestellten Schaltung in Abbildung 1 durchgeführt wurde.

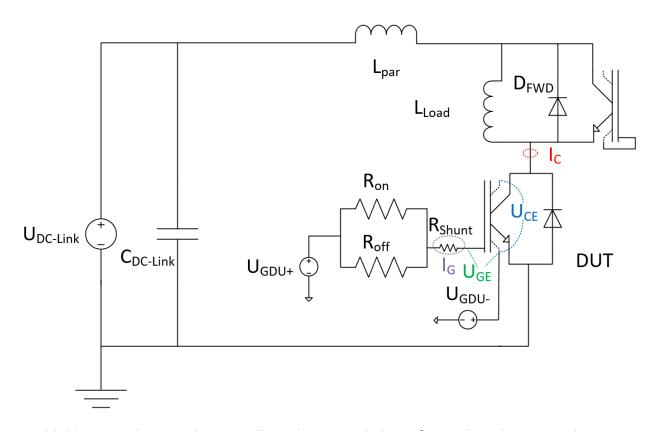


Abbildung 1: Schematische Darstellung der Messschaltung für Single-Puls Untersuchungen

Über eine Hochspannungsquelle wird die zu schaltende Spannung $U_{DC-Link}$ vorgegeben und durch durch den Kondensator $C_{DC-Link}$ gepuffert. Für die durchgeführten Messungen wurde eine Spannung von $U_{DC-Link}=1800~V$ vorgegeben und eine Kapazität von insgesamt $C_{DC-Link}=3000~\mu F$ verwendet. Zusätzlich zu den in Abbildung 1 gezeigten Schaltungselementen wurde ein SchutzlGBT ($U_{CE}=4500~V~|~I_{C}=1200~A$) in Reihe zum Prüfling verbaut um im Fehlerfall den Kondensator vor einem Kurzschluss zu bewahren.

Die parasitäre Induktivität L_{par} ergibt sich aus dem Teststandaufbau und wurde mit 640 nH aus den Messungen abgeleitet. Für die Induktivität L_{Load} wurde eine Luftspule mit 1 mH und als Freilaufdiode ein kurzgeschlossenes IGBT Modul ($U_{CE}=3300\ V\mid I_{C}=1500\ A$) verwendet.

Die Gatetreiberstufe wurde wie folgt realisiert: Mit einer positiven U_{GDU-} zwischen dem Hilfsemitter des DUTs und der isolierten Treibermasse, wird die Ausschaltspannung U_{GE_off} des Prüflings während des Schaltvorgangs vorgegeben, da gleichzeitig zwischen dem Gate des DUTs und der Treibermasse die Spannung U_{GDU+} angelegt wird. U_{GDU-} bleibt konstant bei 15V. Im ausgeschalteten Zustand wird eine Spannung von $U_{GDU+}=0V$ vorgegeben, im eingeschalteten Zustand eine Spannung von $U_{GDU+}=30V$. Für den Prüfling ergibt sich damit eine Spannung

zwischen $U_{GE_off}=-15V$ und $U_{GE_on}=15V$. Die beschriebenen Zustände sind in Tabelle 1 nochmal zusammengefasst.

Tabelle 1: Übersicht zur Treiberspannungseinstellung in Abhängigkeit vom Schaltzustand

Schaltzustand	U_{GDU-} in V	U_{GDU+} in V	U_{GE} in V
On-state	15	0	-15
Off-state	15	30	15

1.2. Verwendete Messmittel

Tabelle 2: Verwendete Messmittel

	U_{GE}	I_G	U_{CE}	I_C
Messmittel	Passiv 10:1 500 MHz	Passiv 10:1 500 MHz	Differentiell 1000:1 70 MHz	Rogowski 3kA bzw. 300 A

 U_{GE} , I_{G} , U_{CE} und I_{C} wurden gleichzeitig gemessen und von einem 12 Bit Oszilloskop mit einer Bandbreite von 2 GHz aufgezeichnet.

2. Prüfling

Es wurde ein 1000 A und 3,3 kV IGBT IHM Modul für die Messung ausgewählt. Für die Untersuchung war es notwendig das Gehäuse zu entfernen. Um einen möglichst geringen Zerstörungsgrad im Falle eines Fehlers zu erreichen, wurde lediglich ein Viertel des Moduls für die Untersuchungen genutzt. In Abbildung 2 ist der komplette Prüfling zu sehen, das genutzte Viertel ist in Abbildung 3 dargestellt.

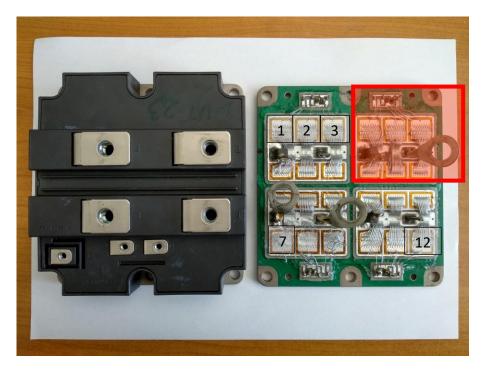


Abbildung 2: CM1000HC-66R von Mitsubishi, links im Ausgangszustand und rechts vorbereitet für die Messungen. Der in rot markierte Bereich ist in Abbildung 3 vergrößert dargestellt. Die Zahlen 1 bis 12 verweisen auf die einzelnen parallelen IGBT Chips.

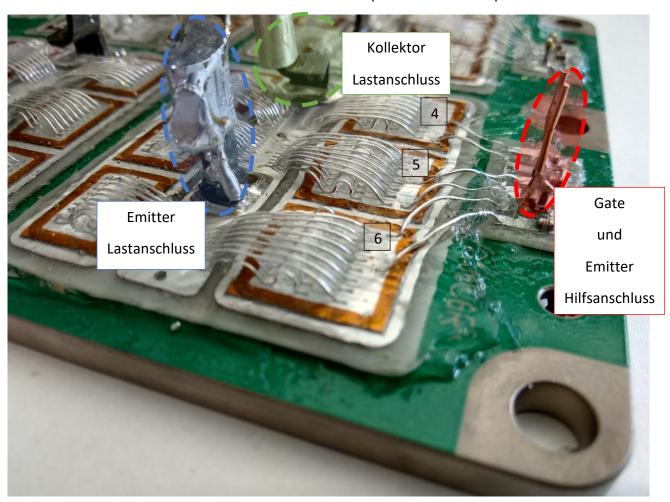


Abbildung 3: Zu prüfendes Viertel des Prüflings aus Abbildung 2. Die Zahlen 4 bis 6 verweisen auf die 3 parallelen IGBT Chips des untersuchten Viertels.

Zur besseren Übersicht, wurde das Modul wie in Abbildung 3 gezeigt durchnummeriert und die einzelnen den Bonds zugehörigen Bondstitches analog zu Abbildung 4 bezeichnet.

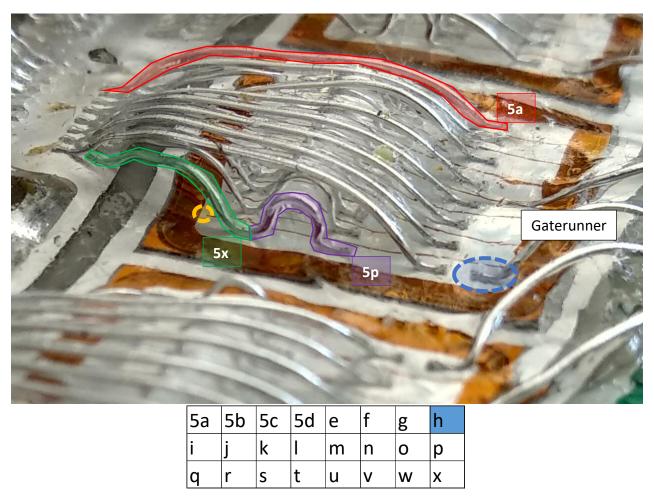


Abbildung 4: Bondbezeichnung und Hervorhebung der Segmentverbindung (gelb) inklusive des Hilfsemitterkontakts (blau)

Die 8 parallelen Segmente sind mit Segmentverbindern, wie in Abbildung 4 hervorgehoben, und unterhalb des Gaterunners miteinander verbunden. Der Widerstand zwischen zwei Segmenten ist deutlich erhöht, wenn der Segmentverbinder weggekratzt wurde. Es ist demzufolge anzunehmen, dass über den Segmentverbinder eine leitfähigere Verbindung zwischen den Segmenten geboten wird im Vergleich zu der Verbindung unterhalb des Gaterunners. Folglich werden Ströme auf der Oberfläche, zwischen den Segmenten vorzugsweise über diese Segmentverbinder fließen.

3. Simulative Vorbetrachtung zur Versuchsreihe

3.1. Das Simulationsmodell

In *LTSpice* wurde analog zur Schaltung in Abbildung 1 eine Simulation durchgeführt. Der DUT wurde unter besonderer Berücksichtigung der emitterseitigen Segmente, der unterschiedlichen Bondlängen und unterschiedlicher Widerstände und Induktivitäten auf der Oberfläche und der Bonds selber modelliert. Die genaue Modellierung soll anhand von Abbildung 5 verdeutlicht werden.

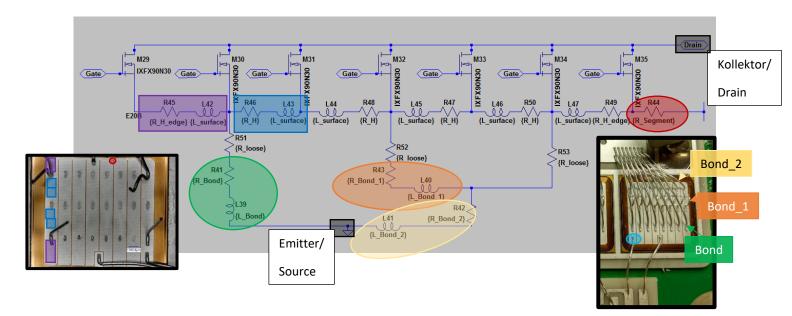


Abbildung 5: Modellierung des Prüflings anhand besonderer geometrischer Gegebenheiten auf der Emittermetallisierung.

Die Bonds wurden entsprechend ihrer Anzahl von Stitches unterschiedlich berücksichtigt. Nach Abbildung 5 wurden Bonds mit lediglich einem Stitch und höherem Seitenverhältnis (engl.: aspect ratio bzw. ar) von jenen unterschieden, welche zwei Stitches haben. Näherungsweise wurden Widerstand und Induktivität der Bonds nach folgenden Gleichungen bestimmt:

$$L \approx 10 \frac{nH}{cm} \tag{3.1}$$

$$L \approx 10 \frac{nH}{cm}$$

$$R = \frac{\rho_{Al} \cdot l}{A}$$
(3.1)

Dabei wurden alle Bonds mit einer Länge von l=2~cm und einer Dicke von $300~\mu m$ vermessen und als Material Aluminium vorausgesetzt.

Die Oberfläche wurde in unterschiedliche Abschnitte unterteilt um verschiedene Positionen von einzelnen IGBTs nachvollziehen zu können. Ebenso wurde der Segmentverbinder berücksichtigt und berechnet. Die konkret verwendeten Werte inklusive farblicher Zugehörigkeit zu Abbildung 5 sind in Tabelle 3 zusammengefasst.

Tabelle 3: In der Simulation angenommene Parameter zur Charakterisierung der Emitteroberfläche

Modellteil	Farbliche Zuordnung zu Abbildung 5	Simulierte Werte
Bonds	Bond (ein Stitch, hohes ar)	$7,5 m\Omega \mid 20 nH$
	Bond_1 (ein Stitch, niedriges ar)	$2,6 m\Omega \mid \frac{40}{2} nH$
	Bond_2 (zwei Stitches, mittleres ar)	3
		$4.9 m\Omega \mid \frac{20}{3} nH$
Oberfläche	R_H_surface	$8,86 m\Omega$
zwischen den Bonds	L_surface	2 <i>nH</i>
Oberfläche zwischen	R_H_edge	$8,86~m\Omega$
Bond in einer der Ecken	L_surface	2 <i>nH</i>
und dem Rand		

Letztlich wurden drei Segmente simuliert, welche emitterseitig entweder über die Bondverbindungen oder über den Segmentverbinder miteinander verbunden sind. Der Hilfsemitter ist analog zum Prüfling an lediglich einem Punkt an der Emitteroberfläche angebunden. Einen Überblick gibt hierzu Abbildung 6.

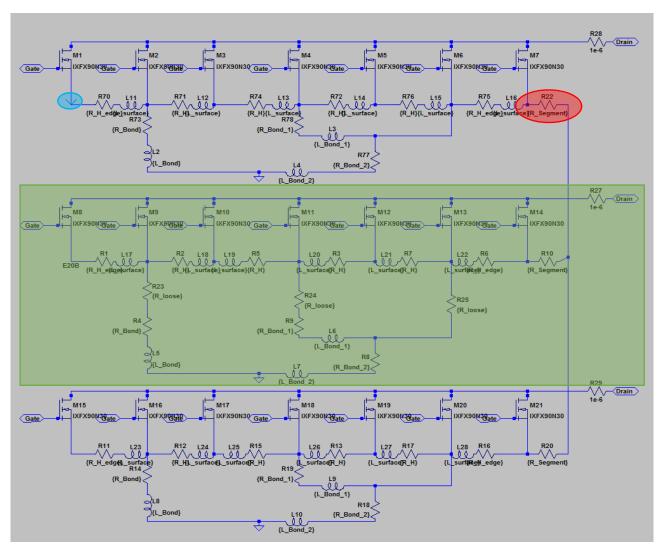


Abbildung 6: Simulation des Prüflings durch drei parallele Segmente mit jeweils einzelnen Halbleiterschaltern und Bondverbindungen. Blau: Anschluss für den Hilfskollektor | Grün: Ein einzelnes Segment | Rot: Segmentverbindung

Als Halbleiterschalter wurde ein bei *LTSpice* verfügbarer MOSFET genutzt. Um die Auswirkung von abgetrennten Bonds darzustellen, wurden die in Abbildung 5 dargestellten Widerstände R_loose hinzugefügt welche in einem Simulationsschritt mit $1~\mu\Omega$ und im darauffolgenden mit $1~M\Omega$ parametrisiert wurden, um damit intakte oder abgelöste Bonds zu simulieren.

3.2. Simulationsergebnisse

In der Simulation wurde ein Single Puls zur Bewertung des Ausschaltverhaltens nach Stromanstiegsphase mit konstantem $\frac{di}{dt}$ durchgeführt und analysiert. Die quantitativen Werte sollen im Weiteren nicht diskutiert werden. Viel mehr dienen die Werte einer qualitativen Analyse hinsichtlich der Stromverteilung und qualitativer Veränderung von Potentialen.

In der Simulation wurde innerhalb eines Segments die Gatespannung eines ausgewählten Halbleiterschalters und der Strom des gesamten Segments analysiert. Einmal für den Fall, dass alle Bonddrähte intakt sind und einmal für eine zunehmende Anzahl von abgetrennten Bonddrähten.

Um die Simulationsergebnisse aus Abbildung 8 zuordnen zu können, wurde Abbildung 6 erneut in Abbildung 7 verwendet und entsprechend gekennzeichnet.

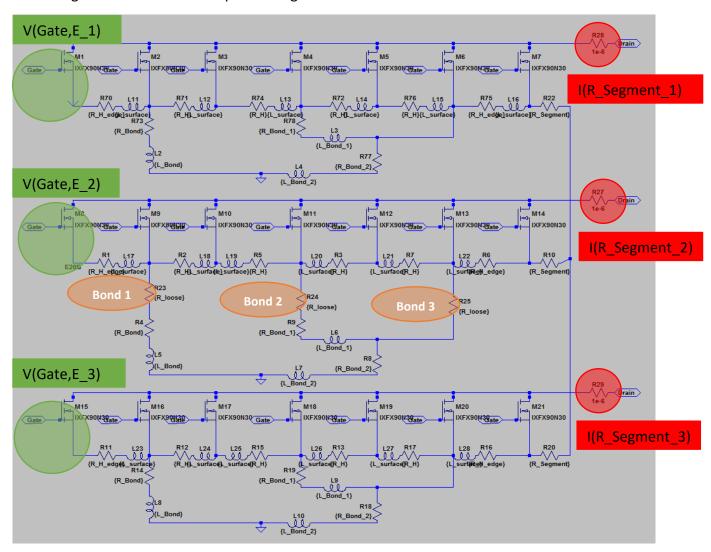
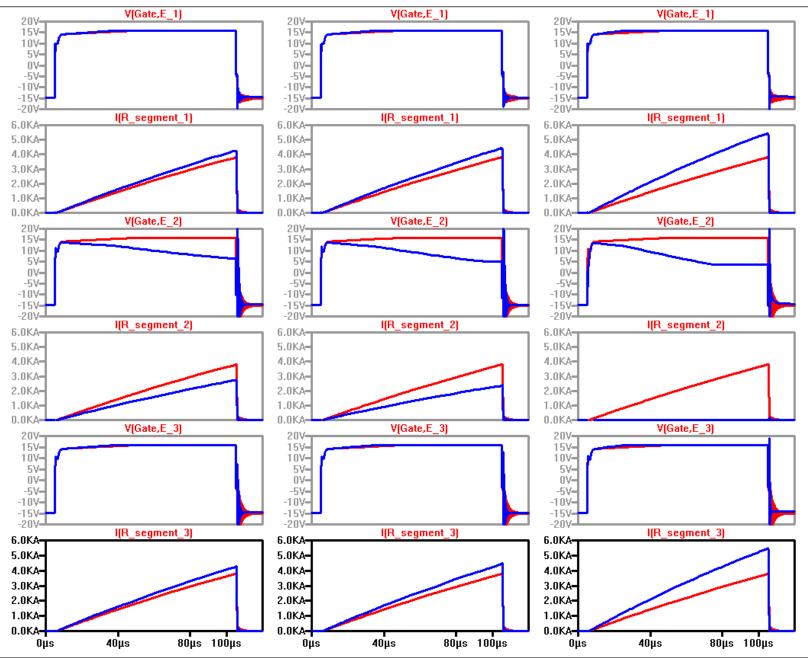


Abbildung 7: Simulationsreihenfolge für abgetrennte Bonds und Messpunkte für Gatespannung und Strom pro Segment

Abbildung 8: Simulationsergebnisse zu Abbildung 7. Die in **rot** dargestellten Verläufe entsprechend dem Fall, dass Bonds intakt sind. In **blau** sind jene Verläufe dargestellt, welche sich nach folgender Bonddrahtabtrennung ergeben haben.

Links: Lediglich Bond 1 wurde abgetrennt | Mitte: Bond 1 und 2 wurden abgetrennt | Rechts: Bond 1, 2 und 3 wurden abgetrennt.



Durch den Vergleich der verschiedenen Verläufe aus Abbildung 8 wird folgendes deutlich:

- Mit zunehmender Anzahl abgetrennter Bonds, geht die Symmetrie der Stromverteilung in die einzelnen Segmente zunehmend verloren
- Nachdem alle drei Bonds abtrennt wurden, fließt nahezu kein Strom mehr in das entsprechende Segment (hier Segment 2)
- Ströme, welche in einem Segment weniger fließen, teilen sich auf die intakten Segmente auf
- Die Gatespannung eines Halbleiterschalters steigt mit Verzögerung an, wenn das zugehörige Segment vollständig abgetrennt wurde und wird während des Stromflusses reduziert

Wieso es zu diesen Änderungen kommt, soll in einer reduzierten Simulation anhand von Abbildung 9 dargestellt werden.

Dargestellt ist eine vergleichbare Versuchsschaltung und eine vereinfachte Darstellung des Prüflings im Vergleich zu Abbildung 7. Halbleiterschalter M_1 ist über den Bond R_Bond_1 mit dem Bezugspotential der Quelle V2 verbunden, Halbleiterschalter M_2 über den Bond R_Bond_2 und den veränderlichen Widerstand R_Boose . R_Boose wird erneut dazu verwendet eine Simulation mit intaktem Bond und abgetrennten Bond nachzustellen. Im Unterschied zu M_2 , ist der Emitter E_1 von M_1 direkt mit dem Bezugspotential der Gateversorgung M_2 0 verbunden. Zwischen M_2 1 und M_3 2 liegt der Widerstand M_3 2 welcher die Verbindung auf der Emittermetallisierung nachstellen soll.

Im 1. Plot von Abbildung 9 ist der Unterschied zwischen den Emitterpotentialen E 1 und E 2 dargestellt, bevor überhaupt ein Strom aus der Quelle V2 begonnen hat zu fließen. Im Falle intakter Bonddrähte ist der Unterschied marginal. Wird Bond R_Bond_2 jedoch abgetrennt ergeben sich deutliche Unterschiede, welche sich letztlich auch in der Gatespannung niederschlagen. Die Gatespannung von M_1 , dargestellt in Plot 2, bleibt nahezu unverändert. Die Gatespannung von M 2 im Plot 3 steigt hingegen ab einer bestimmten Schwelle weniger stark an, was zu einer verzögerten Einschaltung von M 2 führt. Dieser verzögerte Gatespannungsanstieg lässt sich anhand der Gateströme erklären. In Plot 4 ist zu sehen, dass der Gatestrom zu M 2 bei abgetrennten Bond anfangs reduziert wird. Wohingegen der Gatestrom zu M 1 in Plot 5 keiner Veränderung unterliegt. Der konkrete Unterschied zwischen den beiden Gateströmen ist in Plot 6 dargestellt und verdeutlicht, dass M_1 zunächst mit einem größerem Strom geladen wird. Dieser Unterschied lässt sich über die unterschiedlichen Maschen erklären, welche zwischen der Gate Zu- und Rückleitung aufgespannt werden können. Für den Fall eines intakten Bonds, schließt sich für M_2 die Masche von E_2 zurück zu U_GDU über die beiden Bonds R_Bond_1 und R_Bond_2. Der entsprechende Gatestrom durch R_G_2 aus Plot 4 lässt sich folglich auch als Strom durch R_Bond_1 in Plot 7 nachverfolgen. Im Fall eines abgetrennten Bonds schließt sich die Masche von E_2 zurück zu U_GDU über R Segment und somit über einen um den Faktor 50 größeren Widerstand. Dieser Unterschied sorgt also letztlich dafür, dass M 1 und M 2 unterschiedlich stark geladen werden. Beginnt im Weiteren der Strom durch M 2 zu fließen, führt dies über R Segment zu einem Spannungsabfall, welcher den Unterschied zwischen E_1 und E_2 zunehmend vergrößert. Dies sorgt letztlich dazu, dass die Gate-Emitterspannung V(G 2,E 2) an M 2, gezeigt in Plot 3, immer weiter absinkt und folglich der Strom von V_2 nur noch durch M_1 fließen kann. In Plot 8 ist hierbei dargestellt, dass durch M 1 im Falle eines abgetrennten Bonds R Bond 2 nahezu der doppelte Strom fließt.

Die unterschiedlich Gatevorwiderstand ge		dung	wird	umso	deutlicher,	je	geringer	dei

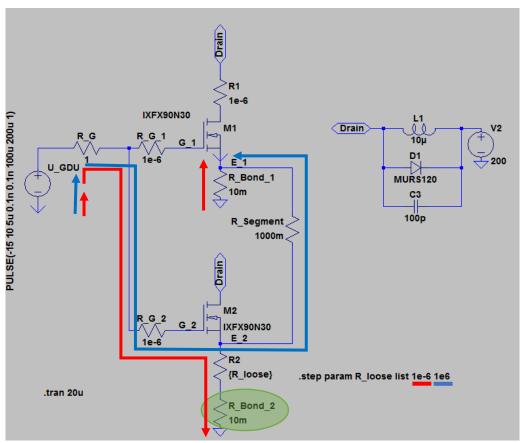
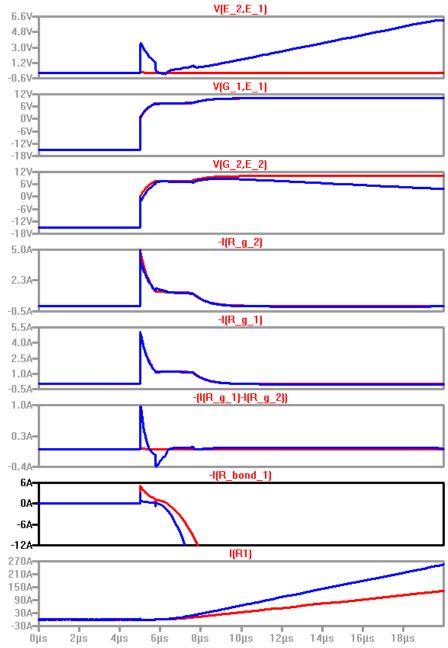


Abbildung 9: Reduzierte Darstellung des Prüflings zur Erklärung der Stromasymmetrie und Emitterpotentialverschiebung. Simulation mit intakten Bonds in **rot** und mit abgetrenntem Bond (**R_Bond_2**) in **blau**. Eingezeichnet sind zudem **Masche 1** und **Masche 2** für die Gate-Emitter Strecke vom Halbleiterschalter M2.



3.3. Auswertung der Simulation

Wie bereits erwähnt, soll die Simulation in der vorliegenden Form keine Grundlage für eine quantitative Auswertung bilden. Qualitativ lässt sich feststellen, dass durch eine geringere Anzahl von Bonddrähten auf einem Segment auch der Strom durch dieses Segment reduziert wird.

3.3.1. Kein Halbleiterschalter in der Parallelschaltung beginnt zu entsättigen

Wird der Strom wie beim Doppel- bzw. Single Puls von der Spannung über einer Induktivität vorgegeben, so muss der in einem Segment zu wenig fließt durch ein paralleles System zusätzlich fließen. Es stellt sich folglich eine höhere thermische Belastung für jene Halbleiterschalter ein, welche Segmenten mit intakten Bonddrähten zugeordnet werden können.

3.3.2. Halbleiterschalter gehen in Folge des zusätzlichen Stroms in die Sättigung über

Halbleiterschalter in Segmenten mit intakten Bonds müssen einen zusätzlichen Strom tragen, welcher letztlich zur Entsättigung und damit dem Übergang in den Kurzschlussbereich führen kann. Durch den Übergang in den Entsättigungsbereich steigen die Verluste in diesem Segment deutlich an. Es ist zudem festzustellen, dass der gesamte Strom durch alle Segmente, wie im 1. Plot in Abbildung 11 dargestellt, begrenzt wird.

3.3.3. Kurzschlussfall I bei losgelöstem Segment

Zuletzt soll der Fall betrachtet werden, dass ein emitterseitig segmentierter Prüfling in einen bestehenden Kurzschluss eingeschalten wird. Der Strom durch den Prüfling ergibt sich in diesem Falle nicht mehr durch die Spannung über einer Induktivität, sondern anhand der Ausgangskennlinie und der entsprechenden Gatespannung. Im konkreten funktioniert jeder einzelne Halbleiterschalter als eine parallele Stromquelle.

Wird nun jener Fall betrachtet, dass ein Segment nicht mehr über Bonddrähte angebunden ist, so wird die Gatespannung der Halbleiterschalter dieses Segments drastisch reduziert und im worst case auf dem Niveau der Thresholdspannung gehalten. Die Simulation nach Abbildung 10 bestätigt, dass der gesamte Kurzschlussstrom (gemäß dem 1. Plot) im Falle abgetrennter Bonds eines Segments deutlich reduziert ist, da die Halbleiterschalter des Segments ohne Bonddrähte eine deutlich reduzierte Gatespannung haben. Dass der Kurzschlussstrom im Falle abgetrennter Bonddrähte bzw. einer Alterung durch V_{CE} -Anstieg in einem realen Lastwechseltest absinkt, konnte bereits in [1] gezeigt werden. Halbleiterschalter in Segmenten mit intakten Bonddrähten unterliegen nahezu derselben Verlustleistung, wohingegen Halbleiterschalter mit abgetrennten Bonds nahezu keinen Verlusten ausgesetzt sind. Kritisch ist die Situation zu bewerten, da sich nun jene Segmente mit intakten Bonddrähten deutlich stärker erwärmen, als jene mit abgetrennten Segmenten. Welche thermo-mechanischen Auswirkungen dahingehend berücksichtigt werden müssen, müsste anhand von weiteren Simulationen mit ANSYS und/oder TCAD untersucht werden.

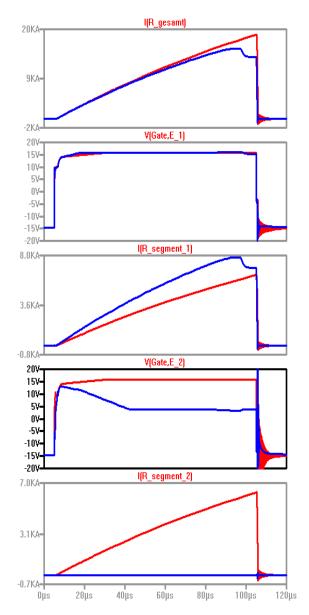


Abbildung 11: Simulation zur Schaltung aus Abbildung 6 mit mehrfachem Nennstrom im Falle von intakten Bonddrähten (rot). In blau ist jener Fall gezeigt, wenn alle Bonddrähte von Segment 2 abgetrennt wurden.

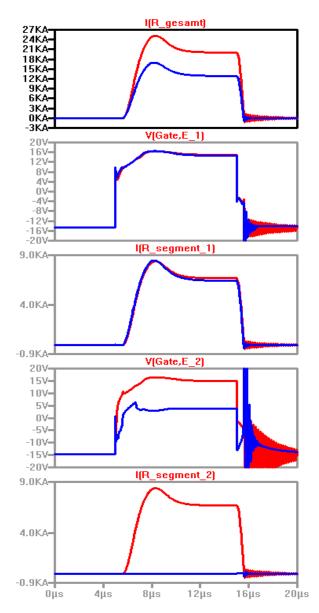


Abbildung 10: Simulation zur Schaltung aus Abbildung 6 beim Kurzschlusstyp I mit intakten Bonddrähten (rot). In blau ist jener Fall gezeigt, wenn alle Bonddrähte von Segment 2 abgetrennt wurden.

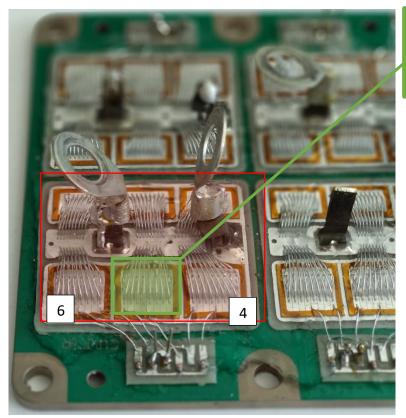
4. Messtechnische Untersuchung des Einflusses abgetrennter Bonddrähte auf die Überstromabschaltfähigkeit

4.1. Vorgehen bei der Untersuchung

In zahlreichen vorhergehenden Arbeiten konnte gezeigt werden, dass es bei Lastwechseltests zur Ablösung von einzelnen Bonddrähten kommen kann. In [1] konnte im Weiteren anhand eines gealterten Prüflings bestimmt werden, welche Bonddrähte sich mit hoher Wahrscheinlichkeit zuerst ablösen. Auf Grundlage dieser Untersuchung sollen in den folgenden Messungen sukzessive Bonddrähte von der Oberfläche abgetrennt werden. Der Vergleich zwischen dem initialen

Ausschaltverhalten und jenem nach unterschiedlichen verbleibenden Bonds, soll darüber Aufschluss geben, ob das Abschaltvermögen des Prüflings bei Überstrom beeinträchtigt wird und ob dies vorzeitig detektiert werden kann.

Für diese Messungen wurden von lediglich einem der drei parallelen IGBT Chips Bonddrähte abgetrennt. Der ausgewählte Chip ist in Abbildung 12 noch einmal dargestellt. Die Reihenfolge der Bonddrahtablösungen inklusive der Bezeichnung, welche bei den nachfolgenden Messungen genutzt wird, ist in Abbildung 12? zusammengefasst.



5a	5b	5c	5d	е	f	g	h
i	j	k	I	m	n	0	р
q	r	S	t	u	٧	W	Х

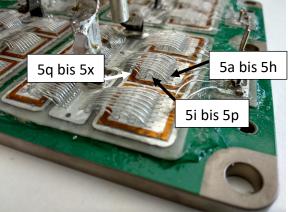


Abbildung 12: Für die Bonddrahtabtrennung ausgewählter IGBT des Viertel-Prüflings

Zuordnung	Abgelöste Bonds	Bemerkung	Messbedingungen
[1]	0	Initiale Messung, alle drei parallel IGBT Chips funktionieren als Prüfling	$R_{gon} = 19,5 \Omega$ $R_{goff} = 25,5 \Omega$ $U_{DC-Link} = 1800 V$
[2]	5b,c,d,e,f,g,l,t	8/24 Bonddrähte abgelöst 1/8 Segment ohne Bonddrähte alle drei parallelen IGBT Chips funktionieren als Prüfling	$I_{Soll} = 500 A$ $L_{par} = 700 nH$
[3]	5b,c,d,e,f,g,l,t	8/24 Bonddrähte abgelöst 1/8 Segment ohne Bonddrähte Alle Bonddrähte von IGBT 4 und 6 abgetrennt → Lediglich IGBT 5 ist noch verbunden	$R_{gon} = 57 \ \Omega$ $R_{goff} = 72 \ \Omega$ $U_{DC-Link} = 1800 \ V$ $I_{Soll} = 167 \ A$ $L_{par} = 700 \ nH$
[4]	5b,c,d,e,f,g,l,t, j,r	10/24 Bonddrähte abgelöst 2/8 Segmente ohne Bonddrähte	F
[5]	5b,c,d,e,f,g,l,t,	12/24 Bonddrähte abgelöst	

		- 1
	j,r,k,s	3/8 Segmente ohne Bonddrähte
[6]	5b,c,d,e,f,g,l,t,	16/24 Bonddrähte abgelöst
[6]	j,r,k,s,m,u,n,v	5/8 Segmente ohne Bonddrähte
	5b,c,d,e,f,g,l,t,	18/24 Bonddrähte abgelöst
[7]	j,r,k,s,m,u,n,v,	6/8 Segmente ohne Bonddrähte
	O,W	
	5b,c,d,e,f,g,l,t,	20/24 Bonddrähte abgelöst
[8]	j,r,k,s,m,u,n,v,	6/8 Segmente ohne Bonddrähte
	o,w,p,i	_
	5b,c,d,e,f,g,l,t,	21/24 Bonddrähte abgelöst
[9]	j,r,k,s,m,u,n,v,	6/8 Segmente ohne Bonddrähte
	o,w,p,i,h	-
	5b,c,d,e,f,g,l,t,	22/24 Bonddrähte abgelöst
[10]	j,r,k,s,m,u,n,v,	6/8 Segmente ohne Bonddrähte
	o,w,p,i,h,a	_
	5b,c,d,e,f,g,l,t,	23/24 Bonddrähte abgelöst
[11]	j,r,k,s,m,u,n,v,	7/8 Segmente ohne Bonddrähte
	o,w,p,i,h,a,q	

Die Messungen wurden gemäß der Datenblattvorgaben bei einer Zwischenkreisspannung $U_{DC-Link}=1800~V$ durchgeführt. Der zweifache Nennstrom für Messung [1] und [2] wurde ebenso aus dem Datenblatt abgeleitet: $I_{Soll}=\frac{I_{Nenn}}{4}\cdot 2=500~A$. Ab Messung [3] wurde ein Strom von $I_{Soll}=\frac{I_{Nenn}}{4\cdot 3}\cdot 2=167~A$ eingeprägt.

4.2. Die Messergebnisse

4.2.1. Vergleich zwischen [1] und [2] – 8/24 Bonds | 1/8 Segment abgelöst

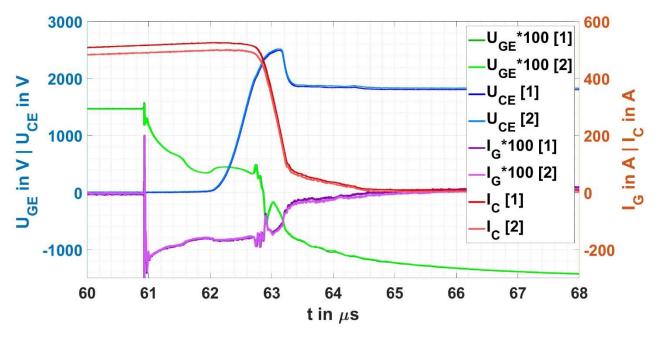


Abbildung 13: Vergleich zwischen Messung [1] und [2].

In Abbildung 13 ist der Vergleich zwischen der initialen Messung [1] und der Messung [2] zu sehen. Der Unterschied im maximal erreichten Strom I_C könnte sich wie folgt erklären lassen:

- Andere Einstellung am Kanal mit 200 A/div für Messung [1] und 100 A/div für Messung 100 A/div, was wiederum die Empfindlichkeit des Kanals beeinflusst
- Leicht unterschiedliche Kondensatorspannung zu Beginn des Pulses
- Leicht längerer Puls bei Messung [1]

Bei allen Messungen zwischen [1] und [2] erreichte der Strom entweder ein Maximum von 512 A oder 525 A. Dieser Unterschied wird einer Messungenauigkeit zugeschrieben.

Abgesehen davon sind keine weiteren Unterschiede erkennbar, obwohl bereits bei einem Segment alle Bonddrähte abgelöst wurden. Im nächsten Schritt wurden alle Bonds von IGBT 4 und 6 gelöst um auszuschließen, dass diese die Auswirkung der abgetrennten Bonds von IGBT 5 kompensieren.

4.2.2. Vergleich zwischen [3] und [4] - 10/24 Bonds | 2/8 Segmente abgelöst

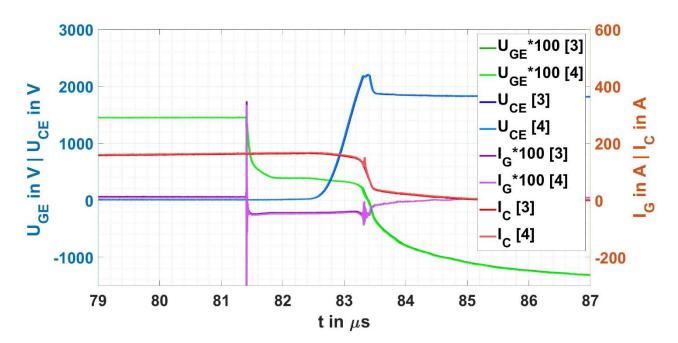


Abbildung 14: Vergleich zwischen Messung [3] und [4]

Nachdem zwischen Messung [2] und [3] die IGBT Chips 4 und 6 abgetrennt wurden, konnte der verbleibende Chip 5 den zweifachen Überstrom abschalten. Auch nachdem ein weiteres Segment bei Messung [4] abgetrennt wurde, ergaben sich keine signifikanten Unterschiede.

4.2.3. Vergleich zwischen [3] und [5] - 12/24 Bonds | 3/8 Segmente abgelöst

Erst bei Messung [5] lassen sich erste Unterschiede erkennen. Konkret beginnt der Prüfling früher zu entsättigen, was zu einem vorzeitigen U_{CE} Spannungsanstieg und ebenso I_C Stromabfall führt. Das $\frac{dU_{CE}}{dt}$ und $\frac{dI_C}{dt}$ bleiben unverändert.

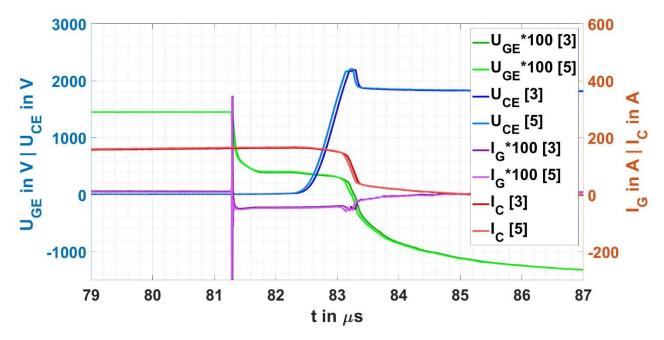


Abbildung 15: Vergleich zwischen Messung [3] und [5]

4.2.4. Vergleich zwischen [3] und [10] - 22/24 Bonds | 6/8 Segmente abgelöst

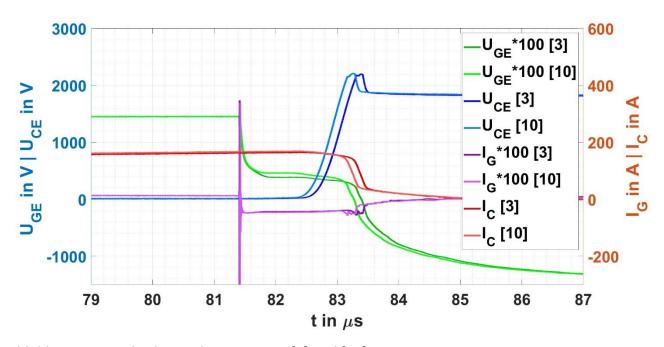


Abbildung 16: Vergleich zwischen Messung [3] und [10]

Die Unterschiede, welche bereits in Abbildung 15 erkennbar wurden, werden in Abbildung 16 noch deutlicher. Die Millerplateauhöhe ist bei Messung [10] höher und die Gatespannung verlässt besagtes Plateau früher. Beide Effekte führen zu einer frühzeitigen Entsättigung des IGBTs und damit trotz gleichem $\frac{dI_C}{dt}$ und $\frac{dU_{CE}}{dt}$ zu einem schnelleren Abschaltvorgang.

4.2.5. Genauere Auflösung von Messung [3] bis [7] und [7] bis [10]

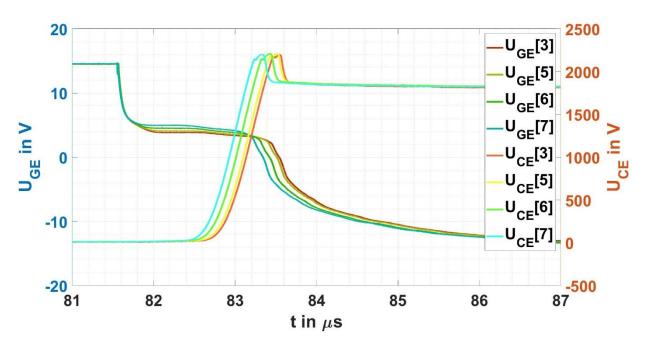


Abbildung 17: Vergleich der U_{GE} -Spannung und der U_{CE} -Spannung für die Messung [3] und [5] bis [7]

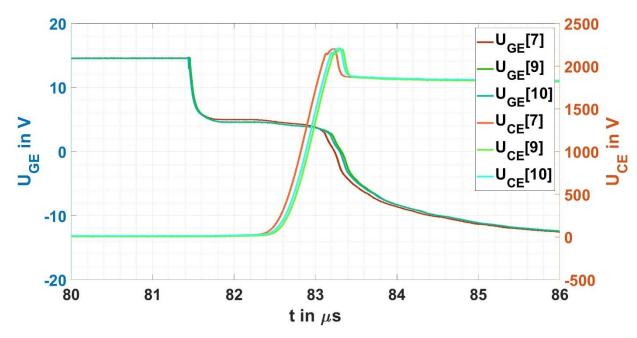


Abbildung 18: Vergleich der U_{GE} -Spannung und der U_{CE} -Spannung für die Messung [7], [9], [10]

Trotzdem in Abbildung 16 gezeigt wurde, dass das Millerplateau steigt und frühzeitig verlassen wird, im Vergleich zwischen Messung [3] und [10], so ist die Entwicklung dieser Plateauerhöhung nicht ganz eindeutig. Zwischen Messung [3] bis [7] steigt die Millerplateauhöhe stetig mit zunehmender Anzahl abgetrennter Segmente an. Ebenso wird das Millerplateau immer schneller wieder verlassen. Ab Messung [7] reduziert sich die Millerplateauhöhe und die Gatespannung bleibt länger auf dem Plateauniveau, was zu einem verzögerten entsättigen führt. Es kann folglich abgeleitet werden, dass der Ausschaltvorgang bei Messung [7] am schnellsten realisiert werden konnte, obwohl die Gatetreiberanbindung, als auch die Gatewiderstände nicht verändert wurden.

4.2.6. EoL Messung [11] - Nur noch Bond 5x verbleibt

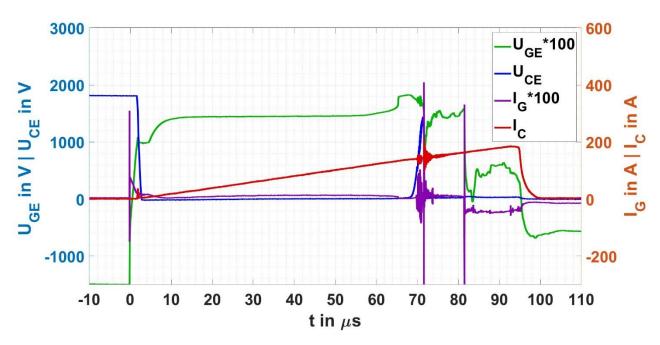


Abbildung 19: Messung [11]

Nachdem nur noch Bond 5x kontaktiert war, konnte der Prüfling wie in Abbildung 19 gezeigt nicht mehr erfolgreich den zweifachen Nennstrom abschalten. Der einfache Nennstrom konnte noch erfolgreich abgeschaltet werden, wie in Abbildung 20 gezeigt wird. Im Vergleich zu Messung [3] d.h. mit einem Segment, welches keine Bonddrähte mehr angebunden hatte, ist der Ausschaltvorgang nicht nur schneller, sondern es kann auch ein um $0.03 \frac{kA}{\mu s}$ höheres $\frac{dI_C}{dt}$ beim Ausschalten von $0.23 \frac{kA}{\mu s}$ festgestellt werden. Dieses führt im Weiteren zu einer leicht höheren induktiven Überspannung.

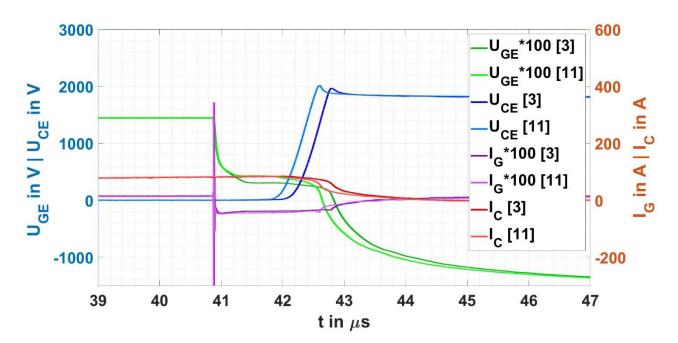


Abbildung 20: Vergleich zwischen Messung [3] und [11] bei jeweils einfachem Nennstrom

5. Zusammenfassung und Ausblick

In der Simulation konnte anschaulich nachgewiesen werden, dass nach Abtrennung aller Bonddrähte eines Segments die Gatespannung der Halbleiterschalter dieses Segments mit zunehmender Distanz zum Verbindungsstück beeinträchtigt wird. Konkret streben jene Halbleiterschalter mit steigendem $\frac{dU_{GE}}{dt}$ zu einer konstanten Spannung auf dem Niveau der entsprechenden Thresholdspannung. Die effektive Fläche auf der Emitteroberfläche wird aufgrund der nahezu deaktivierten Halbleiterschalter reduziert.

Die Auswirkung dieses Effekts hängt stark von der Parametrisierung der Oberfläche ab und kann aufgrund der limitierten Informationen über den Prüfling nur qualitative Aussagen liefern. Die Fähigkeit Überströme abzuschalten wird gemäß der Simulation dadurch begrenzt, dass intakte Systeme mehr Strom der vorherigen homogenen Parallelschaltung leiten müssen und dadurch früher beginnen zu entsättigen bzw. größeren Verlusten unterliegen.

Im Kurzschlussfall konnte der Effekt als selbstlimitierend simuliert werden d.h. durch abgetrennte Bonddrähte werden weniger parallele Systeme genutzt und dadurch sinkt der Kurzschlussstrom.

In der Messung wurde gezeigt, dass sich erst nach einer erheblichen Anzahl von abgetrennten Segmenten eine signifikante Änderung ergibt. So waren unter den entsprechenden Bedingungen 3 abgetrennte Segmente notwendig. Letztlich hat es ausgereicht, dass zwei Bonds auf der Emitteroberfläche verbunden waren um den zweifachen Nennstrom erfolgreich abzuschalten. Es genügte sogar ein Bond um den einfachen Nennstrom abzuschalten. Die Veränderung der Gateplateauspannung und die Beschleunigung des Abschaltvorgangs ohne signifikante Erhöhung von $\frac{dI_C}{dt}$ oder $\frac{dU_{CE}}{dt}$ konnte in der Simulation nicht nachgestellt werden.

5.1. Grenzen des Simulationsmodells

Folgende Grenzen hinsichtlich der quantitativen Analyse der Simulation müssen berücksichtigt werden:

- Parametrisierung von Oberflächenwiderständen und Induktivitäten unterliegt starker Vereinfachung
- Rekonstruktionseffekte und damit einhergehend eine Erhöhung der Oberflächenwiderstände wurden nicht berücksichtigt
- Verbindungen zwischen den Segmenten wurden lediglich über den Segmentverbinder angenommen unter der Annahme, dass der Widerstand unter dem Gaterunner deutlich größer wäre
- Die verwendeten Halbleiterschalter entsprechen weder in der Bauteilart, noch in der Leistungsklasse den in der Messung verwendeten Bauteilen
- Effekte der heterogenen Erwärmung wurden nicht berücksichtigt

5.2. Weitere Untersuchungen

Im Rahmen dieser Untersuchungen konnten bereits einige wichtige Parameter untersucht werden, welche im Zusammenhang mit der Überstromabschaltfähigkeit eines Leistungshalbleiters stehen

können. Um die Auswirkungen der Alterung und damit einhergehend der Bonddrahtablösung bei Halbleiterchips aus Leistungsmodulen näher zu untersuchen, ist eine größere Vielfalt an Messungen und eine detaillierte simulative Analyse anhand von realen Geometrien notwendig.

Für künftige Untersuchungen sollten Prüflinge wie folgt präpariert werden:

- Segmentierung der Emitteroberfläche
- Unterscheidung in Prüflinge mit Verbindung des Emitter-Hilfsanschlusses direkt auf der Oberfläche oder auf der Last-Emitter-Sammelschiene
- Klare Angaben über die Verbindung der einzelnen Segmente
- Analog zu [3] sollten ausgewählte Punkte der Oberfläche mit Bonds abgegriffen und nach außen auf eine isolierte Fläche abgeführt werden um Potentialveränderungen reproduzierbar verfolgen zu können. Alternativ wäre die Messung von Potentialen über Federkontakte und einem auf die Oberfläche angepassten Adapter denkbar.

In nachfolgenden Untersuchungen sollte folgendes berücksichtigt werden

- Messung mit unterschiedlichen Gatevorwiderständen um den Einfluss von schneller und langsamer Gateladung zu untersuchen (Veränderung des Gatestroms sollte mit abnehmendem Widerstand sichtbar werden)
- Bestimmung der Überstromabschaltfähigkeit zu Beginn der Untersuchung anhand eines ungenutzten Prüflings, als Ausgangspunkt der Untersuchung
- Bestimmung des Kurzschlusssättigungsstroms im ungenutzten Zustand
- Durchführen von Messung im Single-Puls Verfahren und im Kurzschluss Typ 1 bis zur Zerstörung des Bauteils
- Wiederholung ausgesuchter Messungen bei erhöhter Gatespannung
- Wiederholung der Messungen für Prüflinge mit parallelen IGBT Chips

In Unterstützung zur messtechnischen Analyse wäre eine simulative Aufarbeitung sinnvoll:

- Untersuchung des Einflusses heterogener Erwärmung auf der Oberfläche im Überstrom- und Kurzschlussfall
- Nachstellen von Millerplateauvariationen

6. Literaturverzeichnis

- [1] C. Bäumler, M. Hernes, J. Kowalsky und J. Lutz, "Short Circuit Robustness of an Aged High Power IGBT-Module," in *EPE*, Genoa, 2019.
- [2] J. Moussodji, T. Kociniewski und Z. Khatir, "Top-metal ageing effects on electro-thermal distributions in an IGBT chip under short circuit conditions," in *15th European Conference on Power Electronics and Applications*, Lille, 2013.
- [3] T. Nguyen, S. Lefebvre, P.-Y. Joubert, D. Labrousse und S. Bontemps, "Study on aluminum reconstruction and bond wire lift-off effects on current distribution in power semiconductor dies," in *PCIM Europe*, Nuremberg, 2013.

7	1
Z	4