



Estructuras de Computadores – (34010)

Examen (27 de Junio de 2013)

Pregunta 1.

(2.5 puntos)

Disponemos de una memoria del tipo CYM1846 (512Kx32), cuyas características y tabla de funcionamiento se muestra en la figura. Si el procesador al que debemos conectarla posee 20 líneas para generar las direcciones y una línea de lectura/escritura R/\overline{W} . Se pide:

- Tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 512Kx32, cuya primera dirección sea la 80000H. (0.5ptos)
- Tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 1Mx16, cuya primera dirección sea la 00000H. (0.5ptos)
- Tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 256Kx32, cuya primera dirección sea la 40000H. (1pto)
- Tabla de verdad y esquema eléctrico (con todas las líneas y mediante decodificadores), para diseñar una memoria de 1Mx32, cuya primera dirección sea la 00000H. (0.5ptos)

CYM1846 (512KX32)

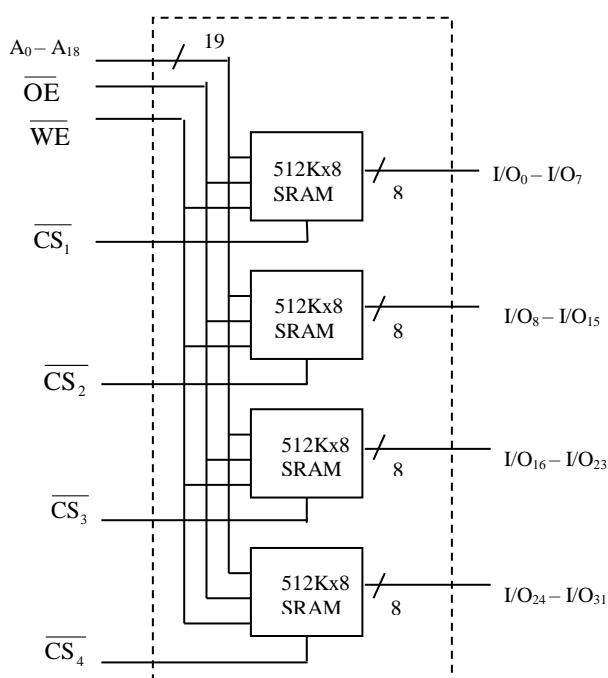


TABLA DE FUNCIONAMIENTO

\overline{CS}	\overline{WE}	\overline{OE}	E/S	Modo
H	X	X	Alta impedancia	Deshabilitada / Power-Down
L	H	L	Salida	Lectura
L	L	X	Entrada	Escritura
L	H	H	Alta impedancia	Deshabilitada

Pregunta 2.

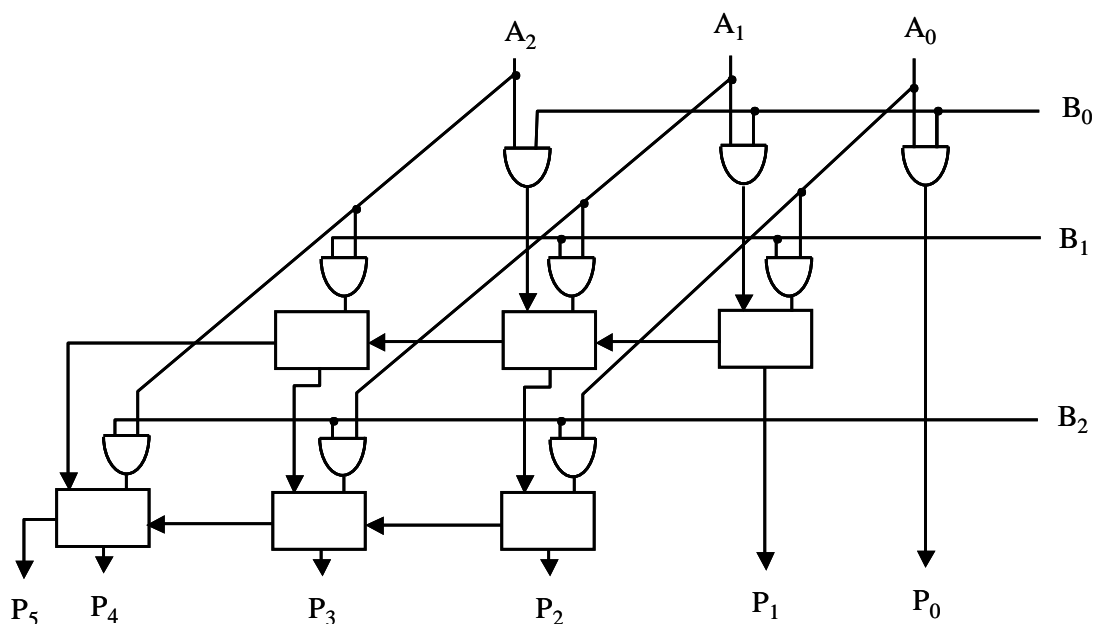
(2.5 puntos)

Problema de E/S

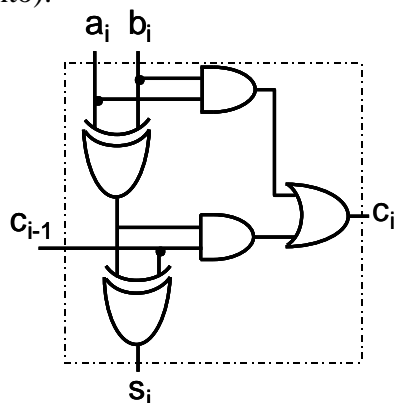
Pregunta 3.

(2 puntos)

Dado el multiplicador de 3x3 sin signo de la figura.



a) Calcular los retardos de cada bit producto del multiplicador si cada cuadro corresponde a un sumador de un bit construido con el circuito de la figura (suponer que todas las puertas tienen el mismo retardo T) (1 punto):



b) Calcular el resultado de multiplicar 110 x 011. Indicar en la figura el valor de cada bit intermedio obtenido durante la multiplicación (0.5 puntos).

c) ¿Cuál sería el valor del retardo máximo de un multiplicador nxn? (0.5 puntos).

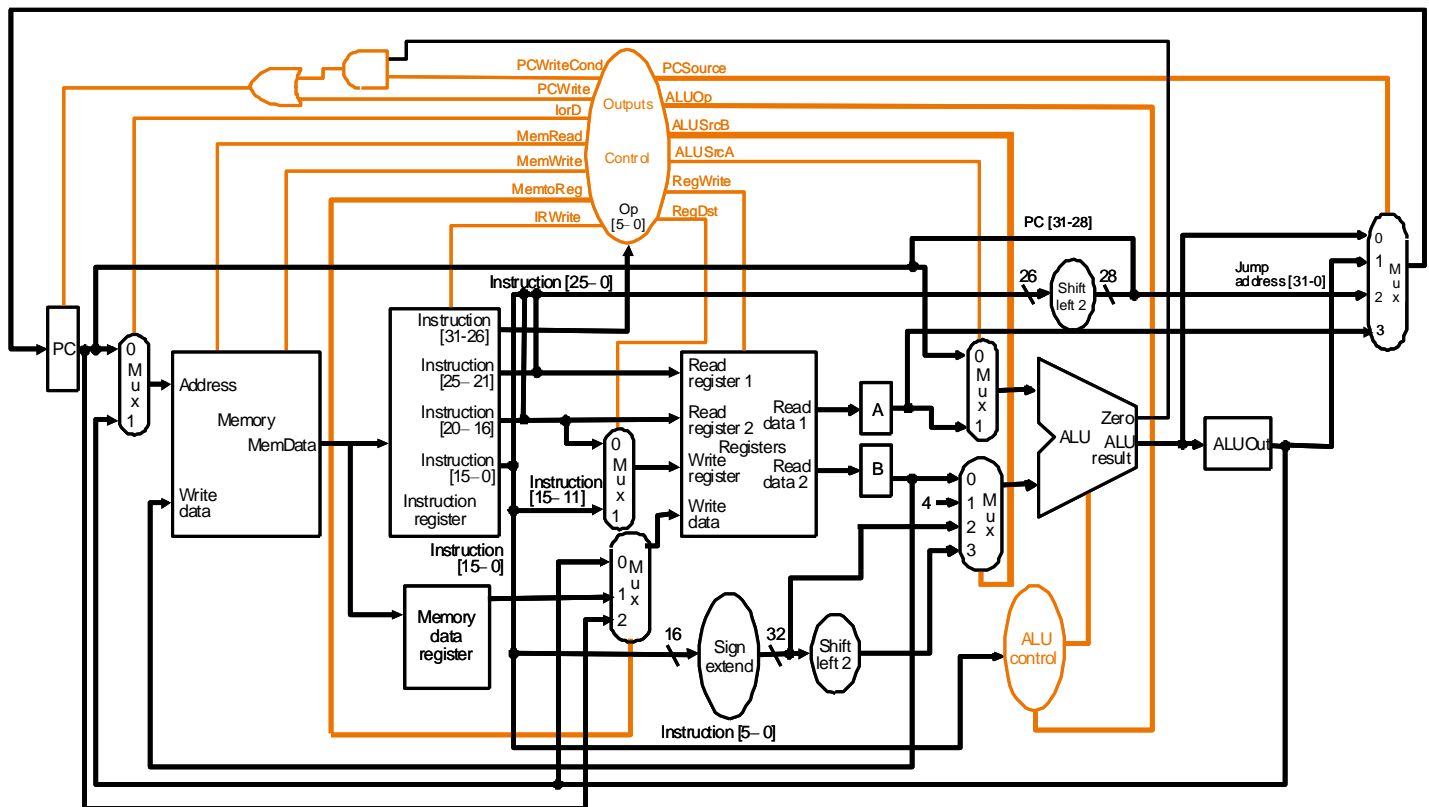
Pregunta 4.

(3 puntos)

La figura muestra la ruta de datos del MIPS ligeramente modificada para que pueda ejecutar la instrucción **jalr** además de las instrucciones estudiadas en clase (Aritmético-lógicas, lw, sw, beq y j).

La instrucción **jalr** R_d, R_s ($R_d \leftarrow PC + 4$; $PC \leftarrow \text{Reg}[R_s]$) sigue el formato tipo R :

op	R_s	0	R_d	0	funct
----	-------	---	-------	---	-------



- Dibujar el grafo de estados para las instrucciones add, lw, sw, beq y jalr. Obtener las acciones asociados a cada estado mediante el lenguaje de transferencia de registros (ejemplo: $PC \leftarrow PC + 4$). (1.25 puntos)
- Rellenar la tabla de salida de la figura. Debéis indicar claramente en el grafo del apartado anterior el número del estado que le corresponde. (1.25 puntos)
- Si el procesador funciona a 50GHz, indicar en μ segundos cuánto tarda en ejecutarse cada instrucción. (0.5 puntos)



Función de salida	ESTADOS															
	E0	E1	E2	E3	E4	E5	E6	E7	E8	E9	E10	E11	E12	E13	E14	E15
PCWrite																
PCWriteCond																
lorD																
MemRead																
MemWrite																
IRWrite																
MemtoReg																
PCSource																
ALUOp																
ALUSrcB																
ALUSrcA																
RegWrite																
RegDst																