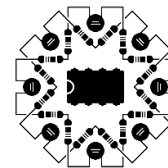
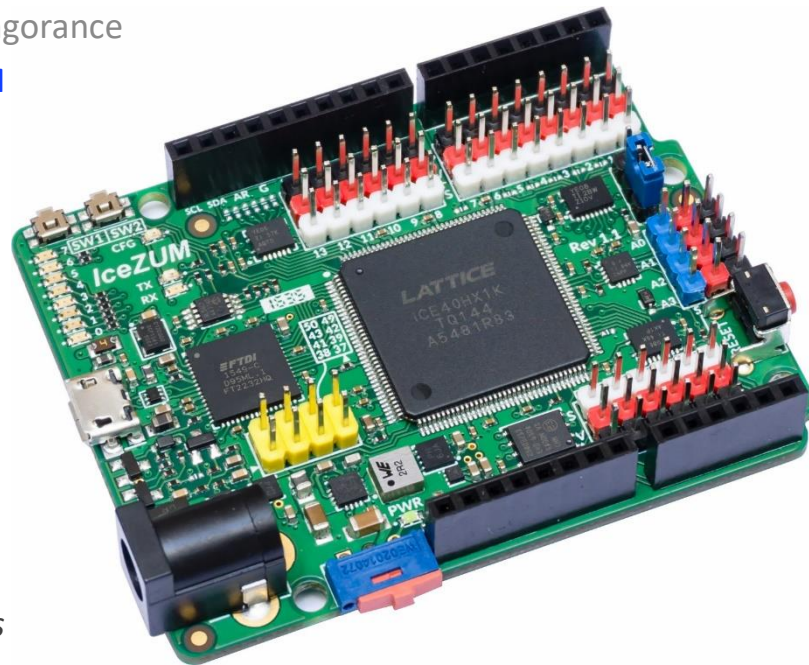


Diseño de una placa FPGA libre

Eladio Delgado Mingorance

@EladioDM



Alhambra
Makers

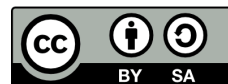


25 de Abril de 2017
Facultad de Ciencias

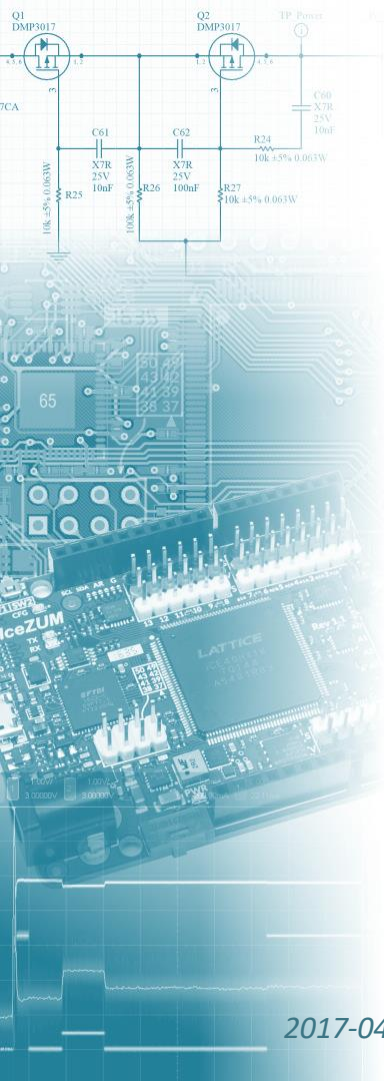


ugr

Universidad
de Granada

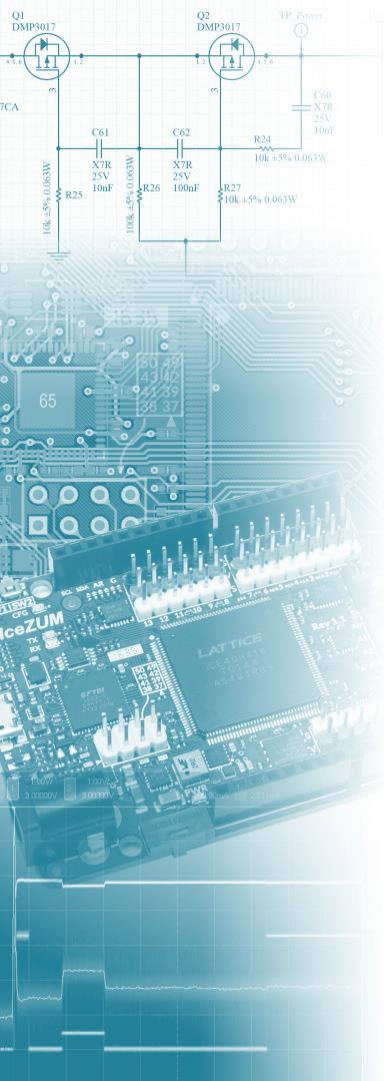


maredem
MAREDEM TECHNOLOGIES



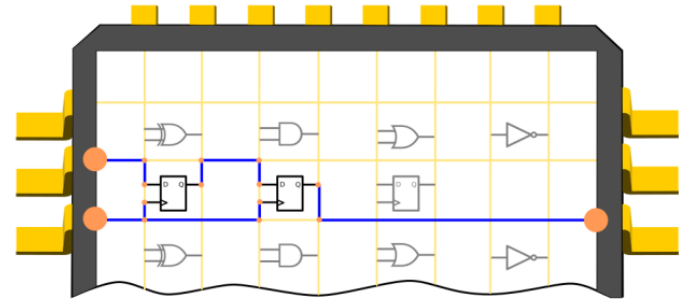
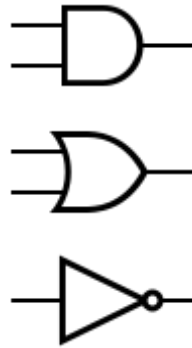
Agenda:

1. Qué es una FPGA
2. Por qué las FPGAs libres
3. Nacimiento de la IceZUM Alhambra
4. La electrónica digital al alcance de todos
5. Diseño de la IceZUM Alhambra

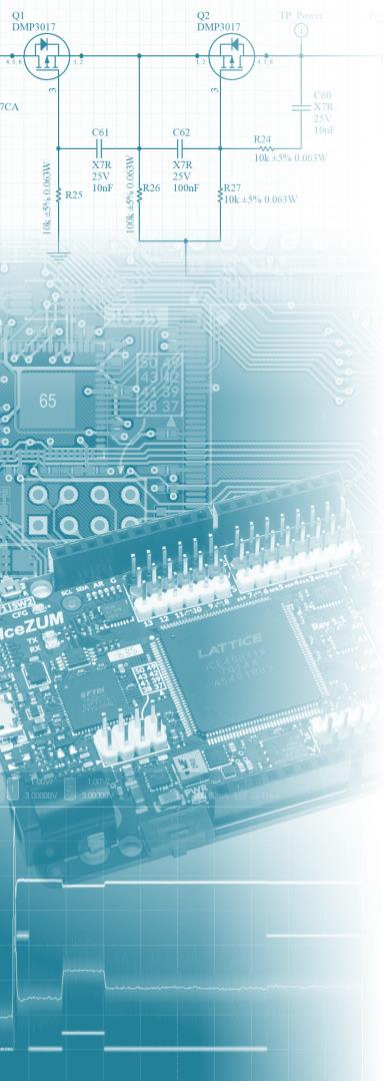


1. Qué es una FPGA

Field Programmable Gate Array



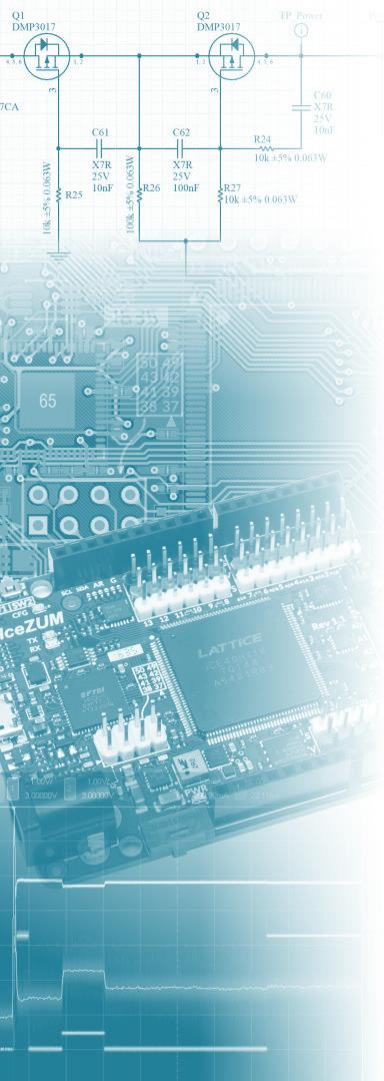
Podemos reconfigurar las conexiones entre sus elementos lógicos para formar cualquier circuito digital



2. Por qué las FPGAs libres (I)

Enfoque tradicional de las FPGAs:

- Reservadas para aplicaciones avanzadas
- Herramientas de desarrollo propietarias
- El flujo de trabajo demanda muchos recursos
- Entornos de desarrollo HW / SW de coste elevado

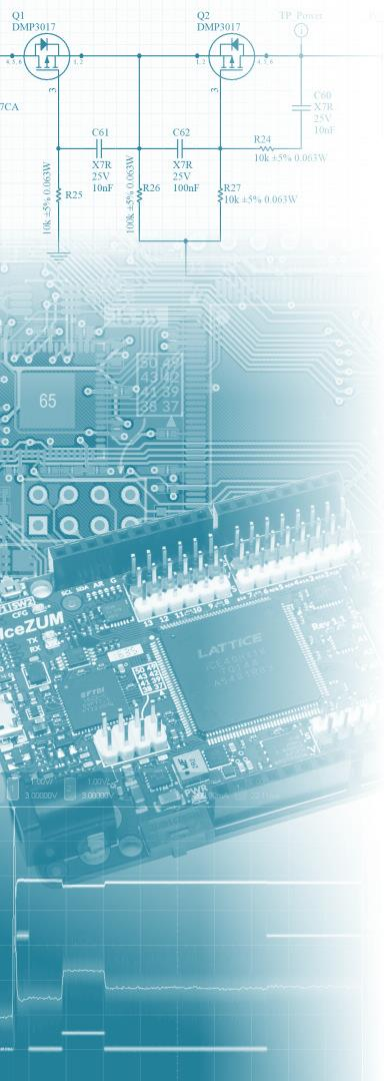


2. Por qué las FPGAs libres (II)

Clifford Wolf hace ingeniería inversa de una Lattice iCE40

FPGAS Libres:

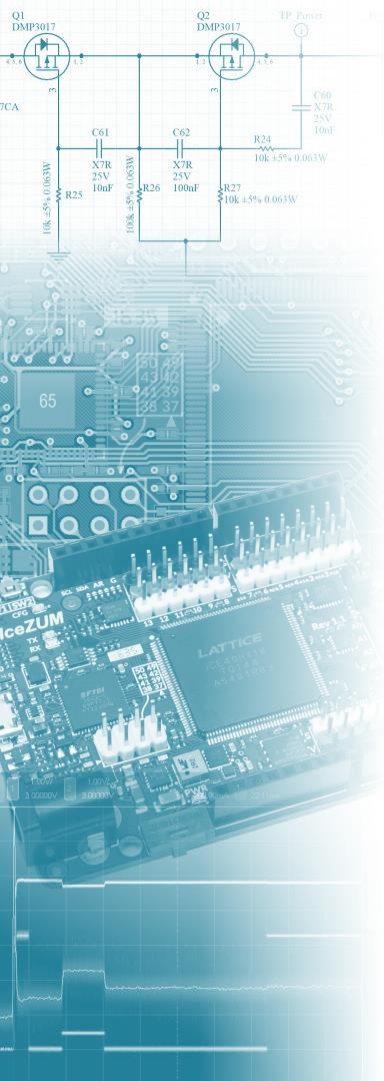
- Todo el flujo de trabajo es Open Source
- Herramientas SW multiplataforma libres (y ligeras)
- La comunidad puede evolucionar las herramientas HW y SW
- Proyecto Icestorm (mayo 2015) : Primera Toolchain Verilog – Bitstream sólo con herramientas libres



3. Nacimiento de la IceZUM Alhambra

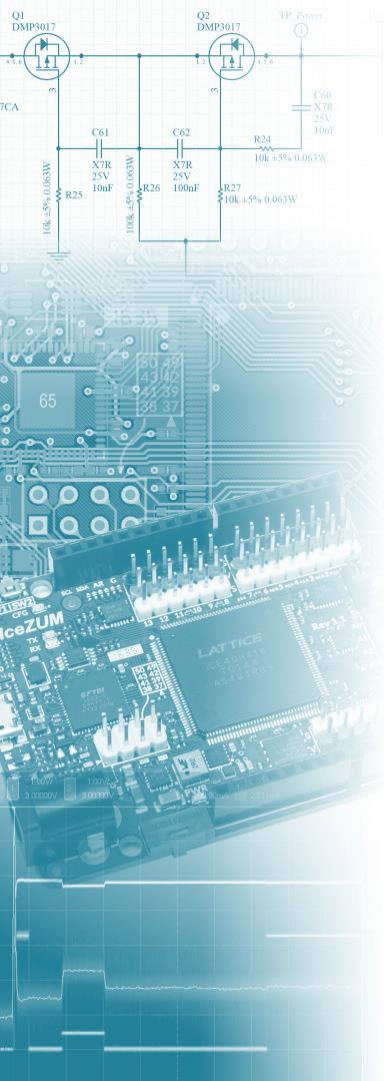
- Al poco tiempo de conocerse el proyecto Icestorm se agota la iCEstick
- iCEstick + bqZUM → IceZUM
- Sebastián Gallardo sugirió IceZUM Alhambra

<https://github.com/FPGAwards/icezum/wiki>



4. La electrónica digital al alcance de todos

- Icestudio (Jesús Arroyo): Herramienta libre multiplataforma para programación visual (también Verilog)
- Herramientas HW de bajo coste
- Utilizable desde infantil (Circuit Scramble) hasta investigación (RISC-V, riscv.org)
- Nuevas aplicaciones:
 - Empiezan a sustituir a microcontroladores en tareas sencillas
 - Recuperar máquinas como el Z80 o la CPU del Apolo 11



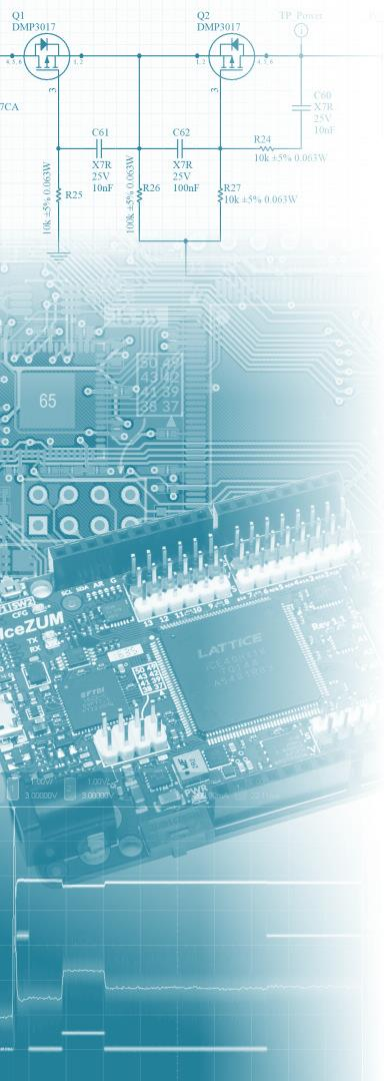
5. Diseño de la IceZUM Alhambra (I)

Fases del diseño:

- Concepto y planificación del diseño
- Diseño digital
- Diseño analógico (simulación)
- Diseño del PCB

Verificación del diseño:

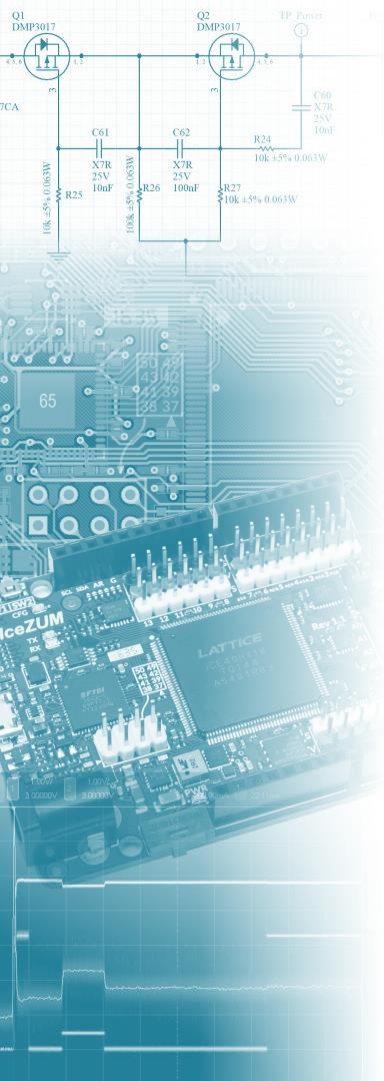
- Fabricación de prototipos
- Verificación



5. Diseño de la IceZUM Alhambra (II)

Concepto y planificación del diseño:

- Funcionalidad vs espacio en PCB
- Coste de fabricación (tamaño de componentes vs componentes a dos caras, pitch mínimo, tamaño mínimo de pasivos)
- Entorno de uso del dispositivo: protecciones, especificaciones, etc.



5. Diseño de la IceZUM Alhambra (III)

Diseño digital:

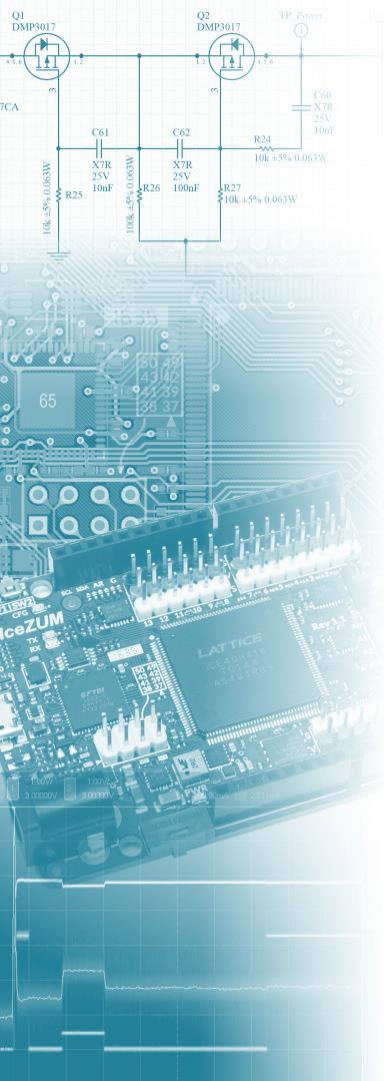
- Conexiones a nivel lógico
- GPIO, LEDs, switches
- Diseño de referencia

Diseño analógico:

- Alimentación, E/S analógica
- EMC, protecciones
- Gestión térmica



Simulación
(LTspice)

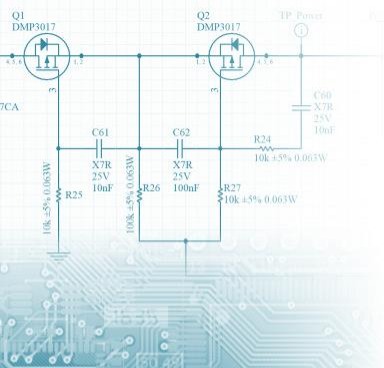


5. Diseño de la IceZUM Alhambra (IV)

Diseño del PCB:

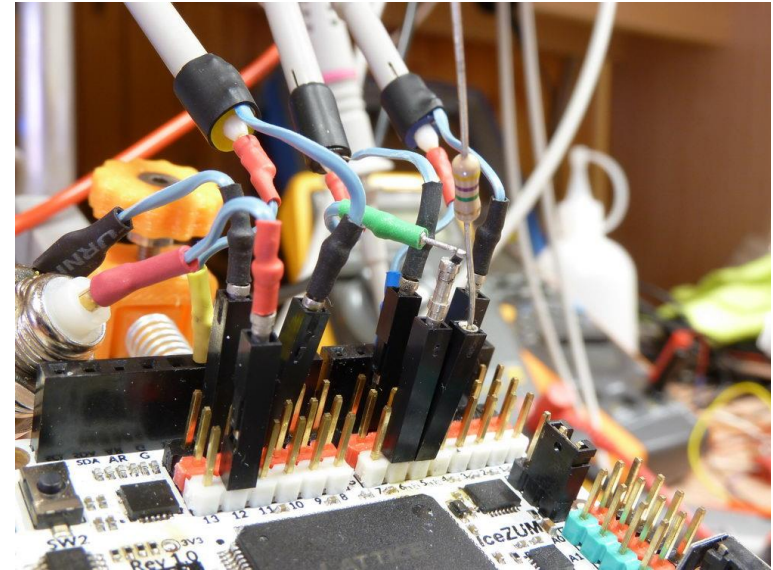
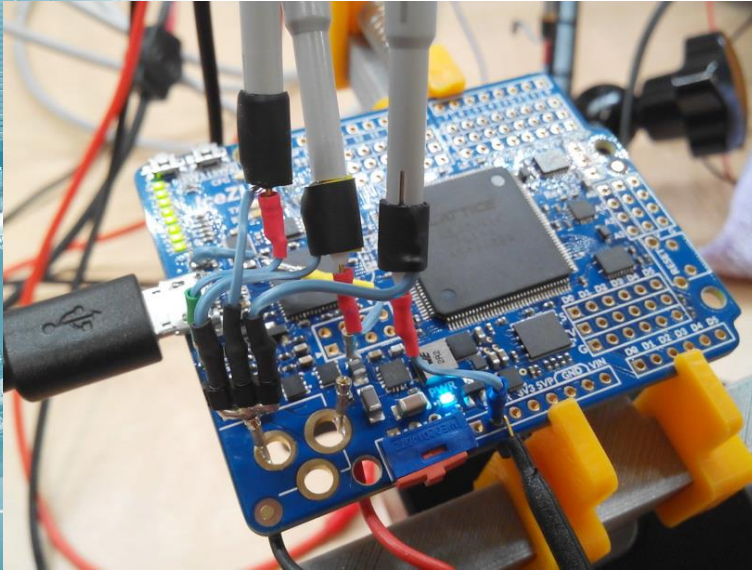
- Stack up, tipos de via y grosor del cobre
- Clase de fabricación (ancho/espacio, taladro, corona)
- Corriente en pistas vs temperatura
- Gestión de la temperatura
- Aspectos EMC
- Auto-interferencias





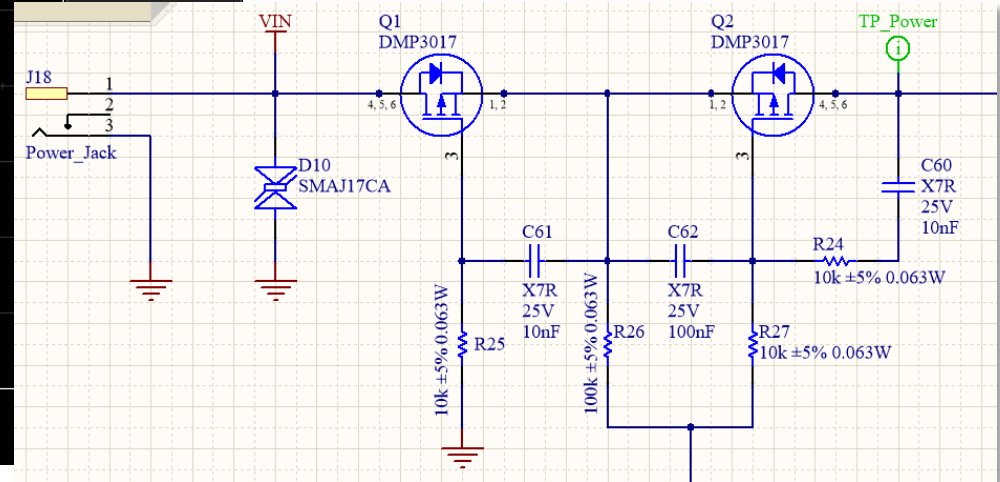
5. Diseño de la IceZUM Alhambra (V)

Verificación del diseño: Costoso en tiempo y medios pero necesario para asegurar la calidad del diseño



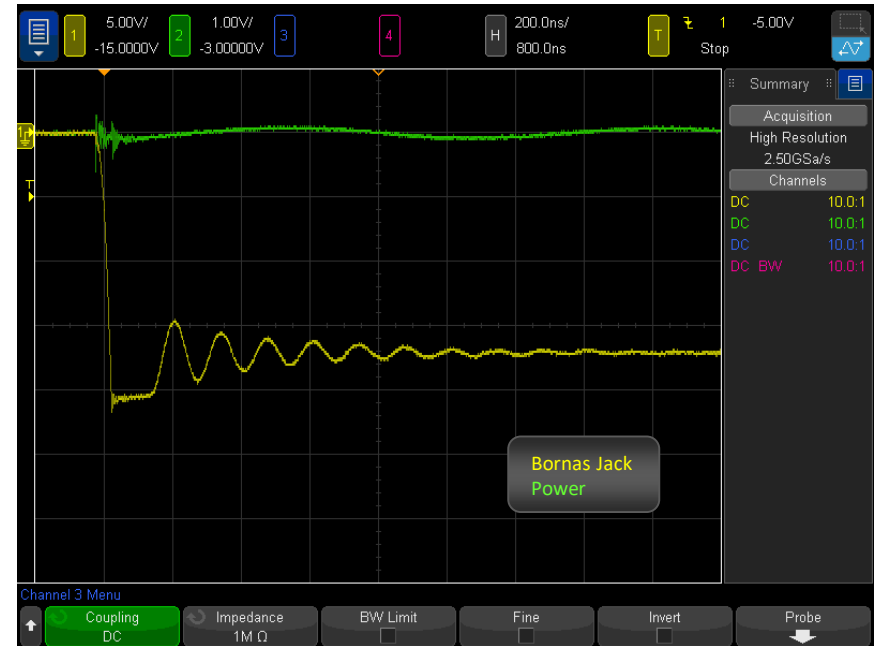
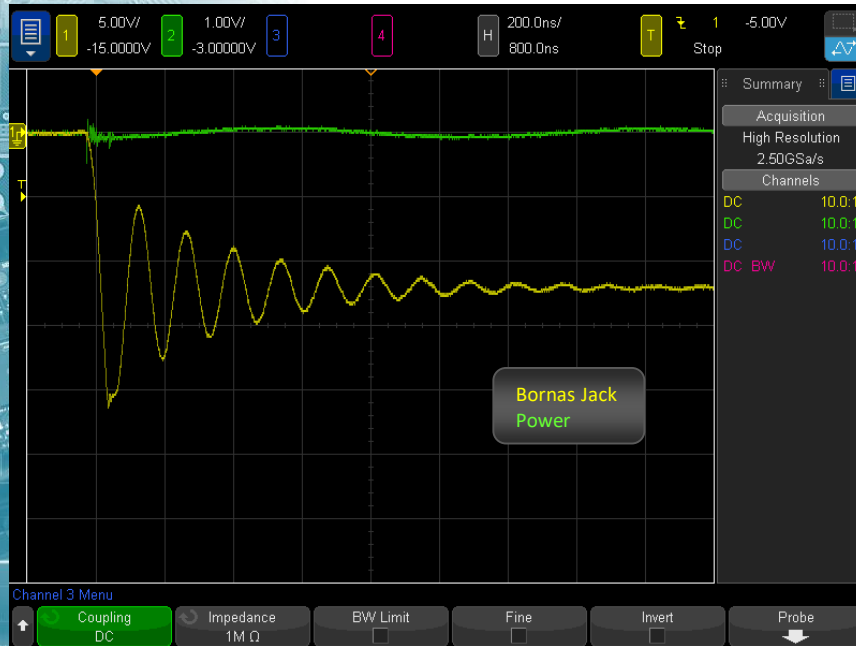
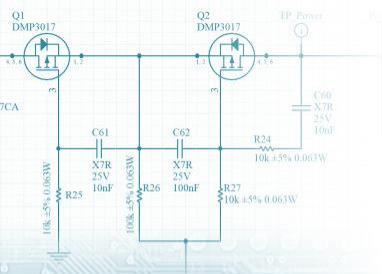
The image displays a digital oscilloscope interface with a circuit diagram at the top and two waveforms below. The circuit diagram shows two MOSFETs, Q1 and Q2, both labeled DMP3017. Q1 is driven by a 7CA signal through a 10k ±5% 0.063W resistor R25. Q2 is driven by a TP signal through a 10k ±5% 0.063W resistor R27. Both MOSFETs have their gates connected to a common node that goes through a 45k 0.063W resistor R26 to ground. The MOSFETs are switching a load consisting of a 10k ±5% 0.063W resistor R24 in series with a 25V 10μF capacitor C60. The oscilloscope display shows two waveforms: Channel 1 (blue) and Channel 2 (green). Both channels show a sharp rise from 0V to 2.00V, followed by a steady-state level of 6.00000V. The Trigger Menu at the bottom shows 'Trigger Type' set to 'Edge' and 'Source' set to '1'.

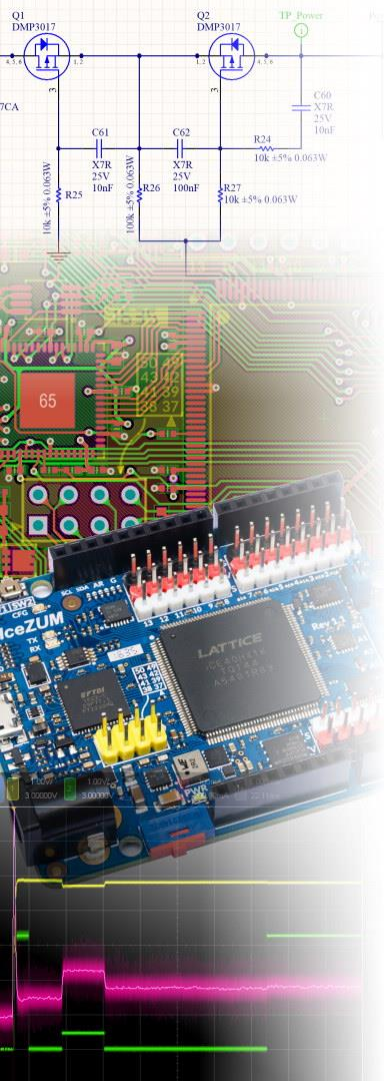
Hot plug-in en entrada de alimentación.



5. Diseño de la IceZUM Alhambra (VII)

Ejemplo de medida: Hot plug-in con polaridad inversa





IceZUM Alhambra:

<https://github.com/FPGAwards/icezum/wiki>

Fuentes versión 1.0 (KiCad):

<https://github.com/FPGAwards/icezum/tree/master/src-kicad>

Fuentes versión 1.1 (Altium):

<https://github.com/FPGAwards/icezum/tree/v1.1-altium/>

Simulación con LTspice (Linear Technology):

<http://www.linear.com/designtools/software/#LTspice>

¡Gracias!