

מחלקה להנדסת חשמל ואלקטרוניקה רכיבים מתוכנתים ומבוא לVHDL

מטלה מס' 6

במטלה זו תשתמש בכרטיס Basys3 (ראה חומר במעבדה 4, ואת המדריך של הכרטיס) על מנת לממש <u>מחשבון בינארי</u> המבצע פעולות כפל וחילוק. המערכת תבוסס על המיקרו בקר PicoBlaze ועבודת המעבדה תכלול פיתוח חומרה ותוכנה (כתיבת קוד באסמבלי).

להלן תיאור הקלט\פלט של המערכת:

תיאור	רכיב בכרטיס	מספר סיביות	סוג	שם
מספר בינארי SIGNED מיוצג בשיטת) (MAGNITUDE	SW3,, SW0	4 [S,XXX]	קלט (נתון)	A
מספר בינארי SIGNED מיוצג בשיטת) (MAGNITUDE	LED7,,LED0	S,XXXXXXX]	פלט	Y
$Y \leftarrow Y \times A$	BTNR	1	(הוראה)	MULA
$Y \leftarrow Y \div A$	BTNL	1	(הוראה)	DIVA
<i>Y</i> ← 1	BTNU	1	(הוראה)	RESET
קליטת ערך A לתוך המחשבון	BTND	1	(הוראה)	ENTER

הסבר

.Switches מיוצג בעזרת ארבעת המתגים A המספר

signed שיטת הייצוג במספר שיטת (מס' שלם) איטת (מס' עלם) עלם פיבות הייצוג כמספר עוצאת החישוב עוצאת (מס' עלם) או א ויתר מייצגות מייצגות את הסיבית המשמעותית ביותר או מייצגת את הסימן מייצגת את או ויתר הסיבית מייצגות את הערך המוחלט שלו (ראה טבלה הבאה):

Signed Magnitude ערך עשרוני בייצוג	(צירוף בינארי) Binary code [S,XXXXXXX]
0	00000000
1	0000001

2	0000010
4	00000100
127	01111111
0	10000000
-1	10000001
-2	10000010
-4	10000100
-127	11111111

למערכת יש ארבעה קלטים נוספים: ENTER,MULA, DIVA, RESET המייצגים את פעולת החישוב שעל המערכת לבצע.

תיאור פעולת המערכת

Y=1 את המספר המופיע בפלט לערך RESET המאתחל את המספר בפלט לערך

signed magnitude מיוצג בשיטת A בעל A בעל A בעל A לאחר מספר מוכנה לקבל כקלט מספר בינארי A בעל A ערכיו מוגבלים לקבוצת הערכים הבאה: 0, 2, 4, 2-, 4-.

המשתמש יכניס מספר כלשהו בטווח הנ"ל (למשל 1010 המסמל את המספר 2- בעשרוני) ויילחץ על ENTER.

לאחר מכן המשתמש ייבחר בסוג הפעולה MULA או MULA על ידי לחיצה על הכפתור המתאים. לאחר הלחיצה, המערכת תבצע את הפעולה ותציג בפלט Y את תוצאת החישוב.

Y את הטווח יש לשמור את יכולה להיות איכולה את יכולה את איכולה את אוכולה את איכולה את אוכולה את איכולה את אוכולה את איכולה את אוכולה את

אם המשתמש בחר לחלק ב $\,$ 0 אזי יופיע המספר הגבוה ביותר, במידה ו- $\,$ Y היה חיובי אזי יופיע המספר הגבוה ביותר, במידה ו- $\,$ Y שלילי ו- $\,$ Y במידה ו- $\,$ Y היה חיובי ו- $\,$ Y במידה ו- $\,$ Y שלילי ו- $\,$

אם המשתמש בוחר לחלק את 1 בכל מספר A (שאינו 0), אזי יקבל 0 מכיוון ש Y הוא מספר שלם.

לדוגמה, כאשר נציג את הנתונים הבאים בזמן Time נקבל:

Time	1	2	3	4	5	6
A	4	4	-2	-4	0	2
הוראה	RESET	MULA	MULA	DIVA	DIVA	MULA
Y	1	4	-8	2	127	127

כל עוד לא לחץ המשתמש על RESET תמשיך המערכת לקלוט מספרים A נוספים ולחשב בהתאם לאחר לחיצה על ENTER ולאחר מכן על הפעולה האריתמטית הרצויה.

בפלט יש צורך Y בקר מבצע פעולות אריתמטיות בשיטת המשלים ל-2. לכן, למטרת ייצוג התוצאה Y בפלט יש צורך בערה: המיצוג במשלים ל-2 לייצוג ב-signed magnitude. המרה זו תתבצע בתוכנה. האלגוריתם להמיר מספר בשיטת בשיטת בשיטת בעיטת בעיטת המשלים ל-2 למספר b בשיטת ל-2 בשיטת המשלים ל-2 למספר של בשיטת המשלים ל-2 למספר בעיטת המשלים ל-2 בשיטת המ

<u>הערה</u>: במידה ותחליט להשתמש בתוכנית הסימולטור pBlazeIDE במהלך הפיתוח, חשוב לציין שיש לבחור בתוך picoBlaze III בגרסה pBlazeIDE בגרסה picoBlaze III של המיקרו-בקר. וכך <u>ניתן</u> להשתמש בהוראות picoBlaze III (הקיימות בגרסה 1.3 של המיקרו-בקר בו אנו משתמשים).

הנחיות

- 1. את הקלט / פלט יש לממש כ- ports למיקרו בקר.
 - 2. לכל קלט ופלט יהיה port מוגדר ספציפי

A עבור port0

Y עבור port1

MULA עבור port2

DIVA עבור port3

RESET עבור port4

ENTER עבור port5

EN='1' מומש על ידי אוגר ברוחב bit 4 עם התנהגות הבאה: דוגם בכל עליית שעון, ואם ה 'bit פורט portO פורט מוציא את הנתון שנדגם לפלט, אחרת מוציא עכבה גבוהה. פלט האוגר יחובר לארבעת ה bit הנמוכים של in_port של in_port וקלט האוגר יחובר אל ארבעת המתגים im_port נחובר אל ארבעת המתגים in_port של ישוער יחובר אל ארבעת המתגים in_port של ישוער יחובר אל ארבעת המתגים in_port

פורט port1 ימומש על ידי אוגר ברוחב bit 8 עם התנהגות הבאה: דוגם בעליית שעון רק אם ה bit 1 פורט $\mathrm{LED0}$ עד LED0 עד LED6). פלט האוגר יחובר ל8 היציאות LED7 עד LED6, וקלט out_port האוגר יחובר ל out

פורט port2,port3,port4,port5: כל אחד מהם ימומש על ידי אוגר ברוחב של bit אחת עם התנהגות ידי אוגר ברוחב של bit אחת עם החנהגות: באה: EN='1' מוציא את הנתון שנדגם לפלט, אחרת מוציא עכבה EN='1' (שהוא הקו bit אבוהה. פלט של כל אחד מארבעת האוגרים האלו יחובר אל bit הנמוך ביותר של in port (שהוא הקו המשותף לכל הפורטים)

<u>שים לב לדרישה הבאה (שלא מתוארת בסרטון):</u>

עליך לממש מערכת אחת ויחידה הנקראת reg (בקובץ reg.VHD) אשר תממש את <u>כל סוגי האוגרים</u> (reg.VHD בקובץ Pop. מערכת אחת ויחידה הנקראת generic במתוארים לעיל. עליך להשתמש ב generic למטרת קביעת רוחב האוגר, קרא לפרמטר neg. לכל אחד על מנת לקבל התנהגויות שונות (כמתואר לעיל) עליך לכתוב שני architecture שונים עבור reg. לכל אחד Behavioral_reg_output ,Behavioral_reg_input תן שם שונה, לדוגמה,

לדוגמה: בקובץ reg.VHD תכתוב

entity reg is port(הגדרת האותות);

end reg;

architecture Behavioral_reg_input of reg is begin
תיאור ההתנהגות של אוגר המשמש כקלט למערכת

end Behavioral_reg_input;

architecture Behavioral_reg_output of reg is begin
תיאור ההתנהגות של אוגר המשמש כפלט למערכת

end Behavioral_reg_output;

ובקובץ הראשי (שבדרך כלל אנו קוראים לו **main.VHD**) תציין באיזה architecture יש להשתמש בהתאם לאיזה אוגר תרצה ליצור.

<u>לדוגמה</u>:

```
regPort0: entity work.reg(Behavioral_reg_input) generic map(N=> רוחב) port map (מיפוי האותות); regPort1: entity work.reg(Behavioral_reg_output) generic map(N=> רוחב) port map (מיפוי האותות); regPort2: entity work.reg(Behavioral_reg_input) generic map(N=> port map (רוחב); regPort3: entity work.reg(Behavioral_reg_input) generic map(N=> port map (חוחב); regPort4: entity work.reg(Behavioral_reg_input) generic map(N=> (רוחב) port map (חוחב); regPort5: entity work.reg(Behavioral_reg_input) generic map(N=> (רוחב) port map (חוחב); regPort5: entity work.reg(Behavioral_reg_input) generic map(N=> (רוחב);
```

- הנקרא Pushbutton ל המיקרו-בקר. השתמש בלחצן resett ל המיקרו איש פלט פובר ל SysReset ל המיקרו-בקר. השתמש בלחצן Pushbutton (ראה במדריך של הכרטיס).
 - 4. יש לכתוב תוכנית באסמבלי (ראה מטלה 4) המבצעת את קריאת הנתון (קלט), קריאת ההוראות (קלט), חישוב הפעולות האריתמטיות, הצגת התוצאה (פלט).
- 5. התוכנה תממש את פעולת ה-debouncing (השתמש במה שפיתחת במטלה 5, מלבד ערך הקבוע theDelay יהיה מחושב לזמן השהייה של 20 ms (ms 20) על קלטי ההוראות של המחשבון בלבד (אין צורך לבצע פעולת debouncing על הקלט הנתון A).
 - 6. את תוכנית האסמבלי יש לכתוב, ולבדוק ב-pBlaze IDE.
- 7. יש לכתוב Testbench ב-Vivado המציג את תוכן ה- Testbench מה-Testbench מה-Testbench של הפלט והקלט לאחר השמת סדרת קלט אשר בודקת את הערכים הקיצוניים של המחשבון, חלוקה באפס של מספר חיובי ושלילי (Y/O), ומס' פעולות כפל וחילוק שונות של מספרים חיוביים ושליליים. (נא השתמש בסדרת קלט אשר מתוארת בקובץ "סדרת בדיקה למערכת מחשבון מטלה 6")

נספח

בכדי להמיר מספר בינארי a בשיטת המשלים ל-2 לתוך מספר בינארי בשיטת ייצוג של בכדי להמיר מספר בינארי signed magnitude

```
.b \leftarrow a אז a \geq 0 אם .b \leftarrow -128 - a אז a < 0
```