

# ESP32-S3 系列芯片

## 技术规格书

2.4 GHz Wi-Fi + 低功耗蓝牙 SoC

支持 IEEE 802.11b/g/n (2.4 GHz Wi-Fi) 和 Bluetooth® 5 (LE)

### 包括:

ESP32-S3

ESP32-S3FN8

ESP32-S3R2

ESP32-S3R8

ESP32-S3R8V

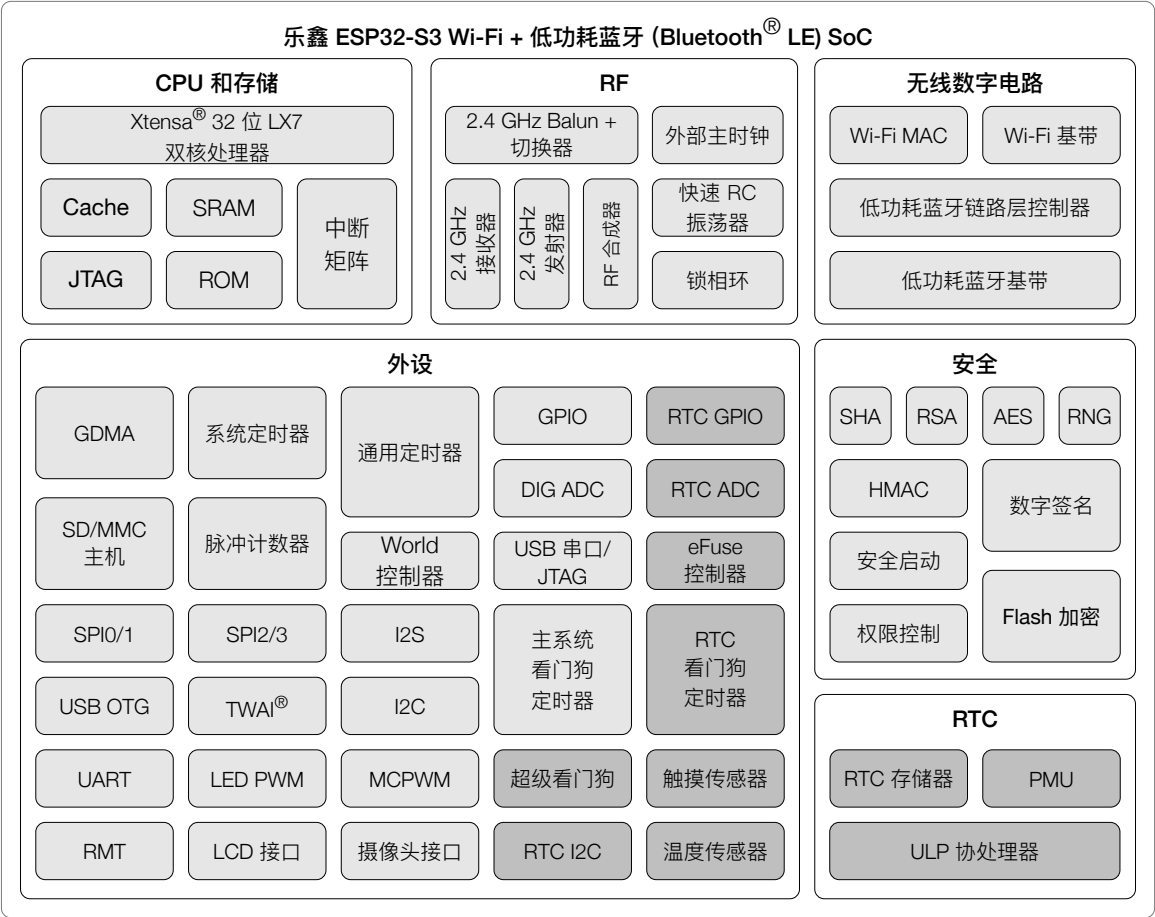
ESP32-S3R16V

ESP32-S3FH4R2

# 产品概述

ESP32-S3 是一款低功耗的 MCU 系统级芯片 (SoC)，支持 2.4 GHz Wi-Fi 和低功耗蓝牙 (Bluetooth® LE) 无线通信。芯片集成了高性能的 Xtensa® 32 位 LX7 双核处理器、超低功耗协处理器、Wi-Fi 基带、蓝牙基带、RF 模块以及外设。

芯片的功能框图如下图所示。



ESP32-S3 功能框图

更多关于功耗的信息，请参考章节 3.2.1 电源管理单元 (PMU)。

## 产品特性

### Wi-Fi

- 支持 IEEE 802.11b/g/n 协议
- 在 2.4 GHz 频带支持 20 MHz 和 40 MHz 频宽
- 支持 1T1R 模式，数据速率高达 150 Mbps
- 无线多媒体 (WMM)
- 帧聚合 (TX/RX A-MPDU, TX/RX A-MSDU)
- 立即块确认 (Immediate Block ACK)
- 分片和重组 (Fragmentation/defragmentation)
- Beacon 自动监测 (硬件 TSF)
- 4 × 虚拟 Wi-Fi 接口
- 同时支持基础结构型网络 (Infrastructure BSS) Station 模式、SoftAP 模式和 Station + SoftAP 模式  
请注意，ESP32-S3 在 Station 模式下扫描时，SoftAP 信道会同时改变
- 天线分集
- 802.11 mc FTM
- 双核，主频 240 MHz：1181.60 CoreMark；4.92 CoreMark/MHz
- 128 位数据总线位宽，支持 SIMD 指令
- 384 KB ROM
- 512 KB SRAM
- 16 KB RTC SRAM
- SPI、Dual SPI、Quad SPI、Octal SPI、QPI、OPI 接口外接多个 flash 和片外 RAM
- 引入 cache 机制的 flash 控制器
- 支持 flash 在线编程

### 高级外设接口和传感器

- 45 × GPIO 口
- 数字接口：
  - 4 × SPI
  - 1 × LCD 接口 (8 位 ~16 位并行 RGB, I8080, MOTO6800)，支持 RGB565, YUV422, YUV420, YUV411 之间互相转换
  - 1 × DVP 8 位 ~16 位摄像头接口
  - 3 × UART
  - 2 × I2C
  - 2 × I2S
  - 1 × RMT (TX/RX)
  - 1 × 脉冲计数器
  - LED PWM 控制器，多达 8 个通道
  - 1 × 全速 USB OTG
  - 1 × USB Serial/JTAG 控制器
  - 2 × MCPWM
  - 1 × SD/MMC 主机接口，具有 2 个卡槽
  - 通用 DMA 控制器 (简称 GDMA)，5 个接收通道和 5 个发送通道
  - 1 × TWAI<sup>®</sup> 控制器，兼容 ISO 11898-1 (CAN 规范 2.0)
- 模拟接口：

### 蓝牙

- 低功耗蓝牙 (Bluetooth LE)：Bluetooth 5、Bluetooth mesh
- 高功率模式 (20 dBm)
- 速率支持 125 Kbps、500 Kbps、1 Mbps、2 Mbps
- 广播扩展 (Advertising Extensions)
- 多广播 (Multiple Advertisement Sets)
- 信道选择 (Channel Selection Algorithm #2)
- Wi-Fi 与蓝牙共存，共用同一个天线

### CPU 和存储

- Xtensa<sup>®</sup> 32 位 LX7 双核处理器，主频高达 240 MHz
- CoreMark<sup>®</sup> 得分：
  - 单核，主频 240 MHz：613.86 CoreMark；2.56 CoreMark/MHz

- 2 × 12 位 SAR ADC，多达 20 个通道
- 1 × 温度传感器
- 14 × 电容式传感 GPIO
- 定时器：
  - 4 × 54 位通用定时器
  - 1 × 52 位系统定时器
  - 3 × 看门狗定时器

## 低功耗管理

- 电源管理单元，五种功耗模式
- 超低功耗协处理器 (ULP):
  - ULP-RISC-V 协处理器
  - ULP-FSM 协处理器

## 安全机制

- 安全启动
- Flash 加密
- 4-Kbit OTP，用户可用的高达 1792 位
- 加密硬件加速器：
  - AES-128/256 (FIPS PUB 197)
  - Hash (FIPS PUB 180-4)
  - RSA
  - 随机数生成器 (RNG)
  - HMAC
  - 数字签名

## 应用

低功耗芯片 ESP32-S3 专为物联网 (IoT) 设备而设计，应用领域包括：

- 智能家居
- 工业自动化
- 医疗保健
- 消费电子产品
- 智慧农业
- POS 机
- 服务机器人
- 音频设备
- 通用低功耗 IoT 传感器集线器
- 通用低功耗 IoT 数据记录器
- 摄像头视频流传输
- USB 设备
- 语音识别
- 图像识别
- Wi-Fi + 蓝牙网卡
- 触摸和接近感应

# 目录

## 产品概述

产品特性

应用

2

3

4

## 1 ESP32-S3 系列型号对比

1.1 命名规则

1.2 型号对比

10

10

10

## 2 管脚

11

2.1 管脚布局

11

2.2 管脚概述

12

2.3 IO 管脚

15

2.3.1 IO MUX 和 GPIO 管脚功能

15

2.3.2 RTC 和模拟管脚功能

18

2.3.3 GPIO 和 RTC\_GPIO 的限制

19

2.4 模拟管脚

19

2.5 电源

20

2.5.1 电源管脚

20

2.5.2 电源管理

20

2.5.3 芯片上电和复位

21

2.6 Strapping 管脚

21

2.6.1 芯片启动模式控制

23

2.6.2 VDD\_SPI 电压控制

23

2.6.3 ROM 日志打印控制

24

2.6.4 JTAG 信号源控制

24

2.7 芯片与 flash/PSRAM 的管脚对应关系

25

## 3 功能描述

26

3.1 CPU 和存储

26

3.1.1 CPU

26

3.1.2 片上存储

26

3.1.3 外部 Flash 和片外 RAM

26

3.1.4 存储器映射

27

3.1.5 Cache

28

3.1.6 eFuse 控制器

28

3.1.7 处理器指令拓展 (PIE)

28

3.2	RTC 和低功耗管理	28
3.2.1	电源管理单元 (PMU)	28
3.2.2	超低功耗协处理器 (ULP)	30
3.3	模拟外设	30
3.3.1	模/数转换器 (ADC)	30
3.3.2	温度传感器	30
3.3.3	触摸传感器	31
3.4	系统组件	31
3.4.1	复位和时钟	31
3.4.2	中断矩阵	31
3.4.3	权限控制	32
3.4.4	系统寄存器	32
3.4.5	通用 DMA 控制器	33
3.4.6	CPU 时钟	33
3.4.7	RTC 时钟	33
3.4.8	时钟毛刺检测	33
3.5	数字外设	34
3.5.1	IO MUX 和 GPIO 交换矩阵	34
3.5.2	串行外设接口 (SPI)	34
3.5.3	LCD 接口	36
3.5.4	摄像头接口	36
3.5.5	UART 控制器	36
3.5.6	I2C 接口	37
3.5.7	I2S 接口	37
3.5.8	红外遥控	37
3.5.9	脉冲计数控制器	38
3.5.10	LED PWM 控制器	38
3.5.11	USB 2.0 OTG 全速接口	38
3.5.12	USB 串口/JTAG 控制器	39
3.5.13	电机控制脉宽调制器 (MCPWM)	39
3.5.14	SD/MMC 主机控制器	39
3.5.15	TWA <sup>®</sup> 控制器	40
3.6	射频和 Wi-Fi	40
3.6.1	2.4 GHz 接收器	41
3.6.2	2.4 GHz 发射器	41
3.6.3	时钟生成器	41
3.6.4	Wi-Fi 射频和基带	41
3.6.5	Wi-Fi MAC	42
3.6.6	联网特性	42
3.7	低功耗蓝牙	42
3.7.1	低功耗蓝牙射频和物理层	42
3.7.2	低功耗蓝牙链路层控制器	42
3.8	定时器	43
3.8.1	通用定时器	43
3.8.2	系统定时器	43
3.8.3	看门狗定时器	44

3.8.4	XTAL32K 看门狗定时器	44
3.9	加密/安全组件	44
3.9.1	片外存储器加密与解密	44
3.9.2	安全启动	45
3.9.3	HMAC 加速器	45
3.9.4	数字签名	45
3.9.5	World 控制器	45
3.9.6	SHA 加速器	45
3.9.7	AES 加速器	46
3.9.8	RSA 加速器	46
3.9.9	随机数发生器	47
3.10	外设管脚分配	47
<b>4</b>	<b>电气特性</b>	<b>53</b>
4.1	绝对最大额定值	53
4.2	建议电源条件	53
4.3	VDD_SPI 输出特性	54
4.4	直流电气特性 (3.3 V, 25 °C)	54
4.5	ADC 特性	55
4.6	功耗特性	55
4.6.1	Active 模式下的 RF 功耗	55
4.6.2	其他功耗模式下的功耗	55
4.7	可靠性	57
4.8	Wi-Fi 射频	57
4.8.1	Wi-Fi 射频发射器 (TX) 规格	57
4.8.2	Wi-Fi 射频接收器 (RX) 规格	58
4.9	低功耗蓝牙射频	59
4.9.1	低功耗蓝牙射频发射器 (TX) 规格	60
4.9.2	低功耗蓝牙射频接收器 (RX) 规格	61
<b>5</b>	<b>封装</b>	<b>64</b>
<b>6</b>	<b>相关文档和资源</b>	<b>66</b>
<b>附录 A – ESP32-S3 管脚总览</b>		<b>67</b>
<b>修订历史</b>		<b>68</b>

## 表格

1-1	ESP32-S3 系列芯片对比	10
2-1	管脚概述	13
2-2	芯片上电过程中的管脚毛刺	14
2-3	IO MUX 管脚功能	16
2-4	RTC 和模拟功能	18
2-5	模拟管脚	19
2-6	电源管脚	20
2-7	电压稳压器	20
2-8	上电和复位时序参数说明	21
2-9	Strapping 管脚默认配置	22
2-10	Strapping 管脚的时序参数说明	22
2-11	芯片启动模式控制	23
2-12	VDD_SPI 电压控制	24
2-13	JTAG 信号源控制	24
2-14	芯片与封装内 flash/PSRAM 的管脚对应关系	25
3-1	模块和电源域	30
3-2	SPI 管脚配置	36
3-3	外设和传感器管脚分配	47
4-1	绝对最大额定值	53
4-2	建议电源条件	53
4-3	VDD_SPI 内部和输出特性	54
4-4	直流电气特性 (3.3 V, 25 °C)	54
4-5	ADC 特性	55
4-6	ADC 校准结果	55
4-7	不同 RF 模式下的 Wi-Fi 功耗	55
4-8	Modem-sleep 模式下的功耗	56
4-9	低功耗模式下的功耗	56
4-10	可靠性认证	57
4-11	Wi-Fi 频率	57
4-12	频谱模板和 EVM 符合 802.11 标准时的发射功率	57
4-13	发射 EVM 测试	58
4-14	接收灵敏度	58
4-15	最大接收电平	59
4-16	接收邻道抑制	59
4-17	低功耗蓝牙频率	59
4-18	发射器特性 - 低功耗蓝牙 1 Mbps	60
4-19	发射器特性 - 低功耗蓝牙 2 Mbps	60
4-20	发射器特性 - 低功耗蓝牙 125 Kbps	60
4-21	发射器特性 - 低功耗蓝牙 500 Kbps	61
4-22	接收器特性 - 低功耗蓝牙 1 Mbps	61
4-23	接收器特性 - 低功耗蓝牙 2 Mbps	62
4-24	接收器特性 - 低功耗蓝牙 125 Kbps	62
4-25	接收器特性 - 低功耗蓝牙 500 Kbps	63



插图

1-1	ESP32-S3 系列芯片命名规则	10
2-1	ESP32-S3 管脚布局（俯视图）	11
2-2	ESP32-S3 电源管理	21
2-3	上电和复位时序参数图	21
2-4	Strapping 管脚的时序参数图	23
3-1	地址映射结构	27
3-2	模块和电源域	29
5-1	QFN56 (7×7 mm) 封装	64
5-2	QFNWB (7×7 mm) 封装（仅适用于 ESP32-S3FH4R2）	65

# 1 ESP32-S3 系列型号对比

## 1.1 命名规则

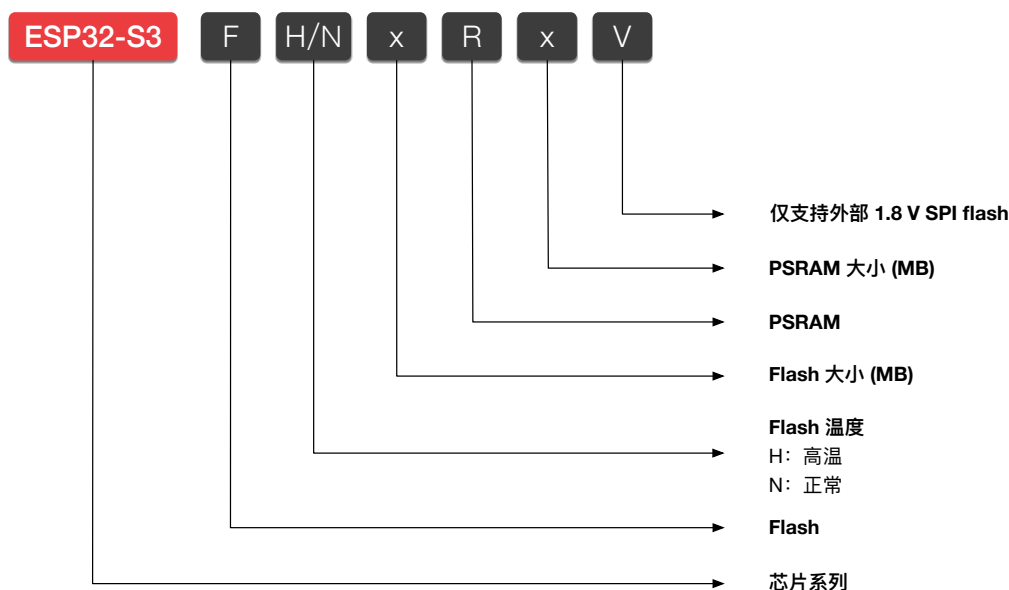


图 1-1. ESP32-S3 系列芯片命名规则

## 1.2 型号对比

表 1-1. ESP32-S3 系列芯片对比

订购代码 <sup>1</sup>	封装内 Flash <sup>2, 3</sup>	封装内 PSRAM	环境温度 <sup>4</sup> (°C)	VDD_SPI 电压 <sup>5</sup>
ESP32-S3	—	—	-40 ~ 105	3.3 V/1.8 V
ESP32-S3FN8	8 MB (Quad SPI) <sup>6</sup>	—	-40 ~ 85	3.3 V
ESP32-S3R2	—	2 MB (Quad SPI)	-40 ~ 85	3.3 V
ESP32-S3R8	—	8 MB (Octal SPI)	-40 ~ 65	3.3 V
ESP32-S3R8V	—	8 MB (Octal SPI)	-40 ~ 65	1.8 V
ESP32-S3R16V	—	16 MB (Octal SPI)	-40 ~ 65	1.8 V
ESP32-S3FH4R2	4 MB (Quad SPI)	2 MB (Quad SPI)	-40 ~ 85	3.3 V

<sup>1</sup> 更多关于芯片丝印和包装的信息，请参考章节 5 封装。

<sup>2</sup> 默认情况下，芯片 SPI flash 支持的最大时钟频率为 80 MHz，且不支持自动暂停功能。如需使用 120 MHz 的 flash 时钟频率或需要 flash 自动暂停功能，请 [联系我们](#)。

<sup>3</sup> Flash 支持：

- 至少 10 万次编程/擦除周期
- 至少 20 年数据保留时间

<sup>4</sup> 环境温度指乐鑫芯片外部的推荐环境温度。针对内置 Octal SPI PSRAM 的芯片 (ESP32-S3R8、ESP32-S3R8V 和 ESP32-S3R16V)，若开启 PSRAM ECC 功能，最大环境温度可以提高到 85 °C，但是 PSRAM 的可用容量将减少 1/16。

<sup>5</sup> 更多关于 VDD\_SPI 的信息，请参考章节 2.5 电源。

<sup>6</sup> 更多关于 SPI 模式的信息，请参考章节 2.7 芯片与 flash/PSRAM 的管脚对应关系。

## 2 管脚

### 2.1 管脚布局

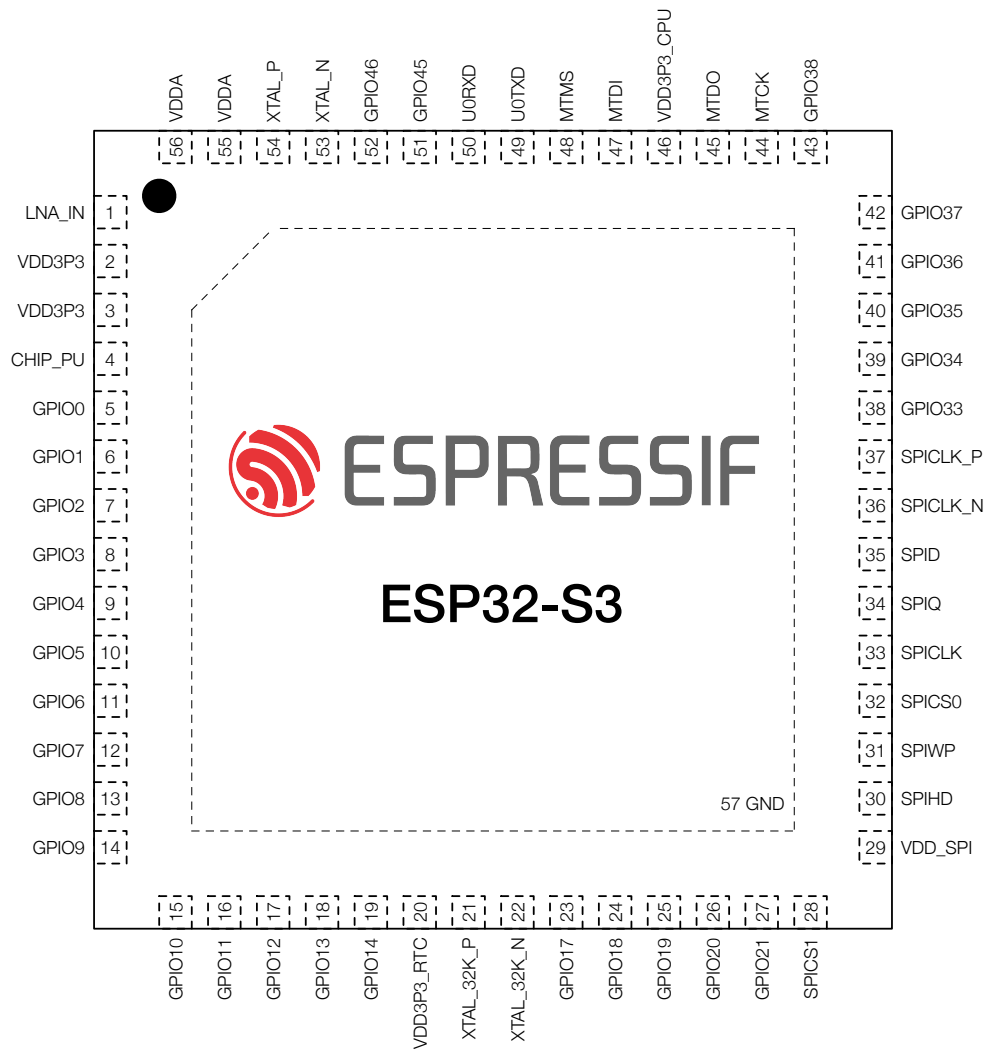


图 2-1. ESP32-S3 管脚布局（俯视图）

## 2.2 管脚概述

ESP32-S3 芯片集成了多个需要与外界通讯的外设。由于芯片封装尺寸小、管脚数量有限，传送所有输入输出信号的唯一方法是管脚多路复用。管脚多路复用由软件可编程的寄存器控制（详见 [《ESP32-S3 技术参考手册》](#) > 章节 *IO MUX* 和 *GPIO* 交换矩阵）。

总体而言，ESP32-S3 芯片的管脚可分为以下几类：

- **IO 管脚**，具有以下预设功能：
  - 每个 IO 管脚都预设了 **IO MUX 和 GPIO 功能** – 见表 2-3 *IO MUX 和 GPIO 管脚功能*
  - 部分 IO 管脚预设了 **RTC 功能** – 见表 2-4 *RTC 和模拟管脚功能*
  - 部分管脚预设了 **模拟功能** – 见表 2-4 *RTC 和模拟管脚功能*

预设功能即每个 IO 管脚直接连接至一组特定的片上外设。运行时，可通过映射寄存器配置连接管脚的外设（详见 [《ESP32-S3 技术参考手册》](#) > 章节 *IO MUX* 和 *GPIO* 交换矩阵）。

- **模拟管脚**，专用于 **模拟功能** – 见表 2-5 *模拟管脚*
- **电源管脚**，为芯片外设和非电源管脚供电 – 见表 2-6 *电源管脚*

表 2-1 管脚概述 说明（见下页表格）：

1. 更多信息，详见下文相应章节，或参考附录 A – ESP32-S3 管脚总览。
2. **加粗**功能为默认启动模式下管脚的默认功能，详见章节 2.6.1 芯片启动模式控制。
3. **供电管脚**一栏，由 VDD\_SPI 供电的管脚：
  - 电源实际来自给 VDD\_SPI 供电的内部电源轨，详见章节 2.5.2 电源管理。
4. **供电管脚**一栏，由 VDD3P3\_CPU / VDD\_SPI 供电的管脚：
  - 供电管脚（VDD3P3\_CPU 或 VDD\_SPI）由 eFuse 位 EFUSE\_PIN\_POWER\_SELECTION 决定（详见 [《ESP32-S3 技术参考手册》](#) > 章节 *eFuse* 控制器），可通过 IO\_MUX\_PAD\_POWER\_CTRL 位配置，详见 [《ESP32-S3 技术参考手册》](#) > 章节 *IO MUX* 和 *GPIO* 交换矩阵。
5. 在 ESP32-S3R8V 芯片中，由于 VDD\_SPI 电压已设置为 1.8 V，所以，不同于其他 GPIO，该芯片在 VDD\_SPI 电源域中的 GPIO47 和 GPIO48 的工作电压也为 1.8 V。
6. 所有管脚的默认驱动电流为 20 mA。
7. **管脚配置**一栏为复位时和复位后预设配置缩写：
  - IE – 输入使能
  - WPU – 内部弱上拉电阻使能
  - WPD – 内部弱下拉电阻使能
  - USB\_PU – USB 上拉电阻使能
    - USB 管脚 (GPIO19 和 GPIO20) 默认开启 USB 功能，此时管脚是否上拉由 USB 上拉决定。USB 上拉由 USB\_SERIAL\_JTAG\_DP/DM\_PULLUP 控制，USB 上拉电阻的具体阻值可通过 USB\_SERIAL\_JTAG\_PULLUP\_VALUE 位控制，详见 [《ESP32-S3 技术参考手册》](#) > 章节 *USB 串口/JTAG 控制器*。
    - USB 管脚关闭 USB 功能时，用作普通 GPIO，默认禁用管脚内部弱上/下拉电阻，可通过 IO\_MUX\_FUN\_WPU/WPD 配置，详见 [《ESP32-S3 技术参考手册》](#) > 章节 *IO MUX* 和 *GPIO* 交换矩阵。

## 8. EFUSE\_DIS\_PAD\_JTAG 的值为

- 0 - 弱上拉电阻使能
- 1 - 管脚浮空

表 2-1. 管脚概述

管脚 序号	管脚 名称	管脚 类型 <sup>1</sup>	供电 管脚 <sup>3-6</sup>	管脚配置 <sup>7</sup>		管脚功能 <sup>1,2</sup>		
				复位时	复位后	IO MUX	RTC	模拟
1	LNA_IN	模拟						
2	VDD3P3	电源						
3	VDD3P3	电源						
4	CHIP_PU	模拟	VDD3P3_RTC					
5	GPIO0	IO	VDD3P3_RTC	IE, WPU	IE, WPU	IO MUX	RTC	
6	GPIO1	IO	VDD3P3_RTC	IE	IE	IO MUX	RTC	模拟
7	GPIO2	IO	VDD3P3_RTC	IE	IE	IO MUX	RTC	模拟
8	GPIO3	IO	VDD3P3_RTC	IE	IE	IO MUX	RTC	模拟
9	GPIO4	IO	VDD3P3_RTC			IO MUX	RTC	模拟
10	GPIO5	IO	VDD3P3_RTC			IO MUX	RTC	模拟
11	GPIO6	IO	VDD3P3_RTC			IO MUX	RTC	模拟
12	GPIO7	IO	VDD3P3_RTC			IO MUX	RTC	模拟
13	GPIO8	IO	VDD3P3_RTC			IO MUX	RTC	模拟
14	GPIO9	IO	VDD3P3_RTC		IE	IO MUX	RTC	模拟
15	GPIO10	IO	VDD3P3_RTC		IE	IO MUX	RTC	模拟
16	GPIO11	IO	VDD3P3_RTC		IE	IO MUX	RTC	模拟
17	GPIO12	IO	VDD3P3_RTC		IE	IO MUX	RTC	模拟
18	GPIO13	IO	VDD3P3_RTC		IE	IO MUX	RTC	模拟
19	GPIO14	IO	VDD3P3_RTC		IE	IO MUX	RTC	模拟
20	VDD3P3_RTC	电源						
21	XTAL_32K_P	IO	VDD3P3_RTC			IO MUX	RTC	模拟
22	XTAL_32K_N	IO	VDD3P3_RTC			IO MUX	RTC	模拟
23	GPIO17	IO	VDD3P3_RTC		IE	IO MUX	RTC	模拟
24	GPIO18	IO	VDD3P3_RTC		IE	IO MUX	RTC	模拟
25	GPIO19	IO	VDD3P3_RTC			IO MUX	RTC	模拟
26	GPIO20	IO	VDD3P3_RTC	USB_PU	USB_PU	IO MUX	RTC	模拟
27	GPIO21	IO	VDD3P3_RTC			IO MUX	RTC	
28	SPICS1	IO	VDD_SPI	IE, WPU	IE, WPU	IO MUX		
29	VDD_SPI	电源						
30	SPIHD	IO	VDD_SPI	IE, WPU	IE, WPU	IO MUX		
31	SPIWP	IO	VDD_SPI	IE, WPU	IE, WPU	IO MUX		
32	SPICS0	IO	VDD_SPI	IE, WPU	IE, WPU	IO MUX		
33	SPICLK	IO	VDD_SPI	IE, WPU	IE, WPU	IO MUX		
34	SPIQ	IO	VDD_SPI	IE, WPU	IE, WPU	IO MUX		
35	SPID	IO	VDD_SPI	IE, WPU	IE, WPU	IO MUX		
36	SPICLK_N	IO	VDD_SPI / VDD3P3_CPU	IE	IE	IO MUX		
37	SPICLK_P	IO	VDD_SPI / VDD3P3_CPU	IE	IE	IO MUX		
38	GPIO33	IO	VDD_SPI / VDD3P3_CPU		IE	IO MUX		
39	GPIO34	IO	VDD_SPI / VDD3P3_CPU		IE	IO MUX		

见下页

表 2-1 – 接上页

管脚 序号	管脚 名称	管脚 类型 <sup>1</sup>	供电 管脚 <sup>3-6</sup>	管脚配置 <sup>7</sup>		管脚功能 <sup>1,2</sup>		
				复位时	复位后	IO MUX	RTC	模拟
40	GPIO35	IO	VDD_SPI / VDD3P3_CPU		IE	IO MUX		
41	GPIO36	IO	VDD_SPI / VDD3P3_CPU		IE	IO MUX		
42	GPIO37	IO	VDD_SPI / VDD3P3_CPU		IE	IO MUX		
43	GPIO38	IO	VDD3P3_CPU		IE	IO MUX		
44	MTCK	IO	VDD3P3_CPU		IE <sup>8</sup>	IO MUX		
45	MTDO	IO	VDD3P3_CPU		IE	IO MUX		
46	VDD3P3_CPU	电源						
47	MTDI	IO	VDD3P3_CPU		IE	IO MUX		
48	MTMS	IO	VDD3P3_CPU		IE	IO MUX		
49	U0TXD	IO	VDD3P3_CPU	IE, WPU	IE, WPU	IO MUX		
50	U0RXD	IO	VDD3P3_CPU	IE, WPU	IE, WPU	IO MUX		
51	GPIO45	IO	VDD3P3_CPU	IE, WPD	IE, WPD	IO MUX		
52	GPIO46	IO	VDD3P3_CPU	IE, WPD	IE, WPD	IO MUX		
53	XTAL_N	模拟						
54	XTAL_P	模拟						
55	VDDA	电源						
56	VDDA	电源						
57	GND	电源						

部分管脚在芯片上电过程中有毛刺，具体见表 2-2。

表 2-2. 芯片上电过程中的管脚毛刺

管脚名称	毛刺类型 <sup>1</sup>	典型持续时间 (μs)
GPIO1	低电平毛刺	60
GPIO2	低电平毛刺	60
GPIO3	低电平毛刺	60
GPIO4	低电平毛刺	60
GPIO5	低电平毛刺	60
GPIO6	低电平毛刺	60
GPIO7	低电平毛刺	60
GPIO8	低电平毛刺	60
GPIO9	低电平毛刺	60
GPIO10	低电平毛刺	60
GPIO11	低电平毛刺	60
GPIO12	低电平毛刺	60
GPIO13	低电平毛刺	60
GPIO14	低电平毛刺	60
XTAL_32K_P	低电平毛刺	60
XTAL_32K_N	低电平毛刺	60
GPIO17	低电平毛刺	60
GPIO18	低电平毛刺	60
	高电平毛刺	60
GPIO19	低电平毛刺	60

	高电平毛刺 <sup>2</sup>	60
GPIO20	下拉毛刺	60
	高电平毛刺 <sup>2</sup>	60

- <sup>1</sup> 低电平毛刺：在持续期间维持低电平输出状态；  
 高电平毛刺：在持续期间维持高电平输出状态；  
 下拉毛刺：在持续期间维持内部弱下拉状态；  
 上拉毛刺：在持续期间维持内部弱上拉状态。  
 关于高/低电平和上/下拉的相关具体参数，请参考表 4-4 直流电气特性 (3.3 V, 25 °C)。
- <sup>2</sup> GPIO19 和 GPIO20 在芯片上电期间会出现两次高电平毛刺，每次持续时间为 60 μs 左右，两次毛刺及中间的延迟共持续的时间分别为 3.2 ms 和 2 ms。

## 2.3 IO 管脚

### 2.3.1 IO MUX 和 GPIO 管脚功能

ESP32-S3 的管脚可分配表 2-3 IO MUX 和 GPIO 管脚功能 列出的任一 IO MUX 功能 (F0-F4)。

每组 IO MUX 功能都有通用输入/输出功能 (如 GPIO0、GPIO1 等)。若分配给一个管脚 GPIO 功能，则该管脚的信号通过 GPIO 交换矩阵传输。GPIO 交换矩阵包含内部信号传输线路，用于映射信号，可以赋予管脚任一 IO MUX 功能。这种映射虽然灵活，但可能影响传输信号的速度和延迟。

表 2-3 IO MUX 和 GPIO 管脚功能 说明：

1. **加粗**表示默认启动模式下的默认管脚功能，详见章节 2.6.1 芯片启动模式控制。
2. **高亮**的单元格，详见章节 2.3.3 GPIO 和 RTC\_GPIO 的限制。
3. 每个 IO MUX 功能 ( $F_n$ ,  $n = 0 \sim 4$ ) 均对应一个“类型”。以下是各个“类型”的含义：
  - I – 输入。O – 输出。T – 高阻。
  - I1 – 输入；如果该管脚分配了  $F_n$  以外的功能，则  $F_n$  的输入信号恒为 1。
  - IO – 输入；如果该管脚分配了  $F_n$  以外的功能，则  $F_n$  的输入信号恒为 0。

4. 功能名称：

CLK_OUT...	用于调试功能的时钟输出。
GPIO...	通用输入输出，信号通过 GPIO 交换矩阵传输。更多关于 GPIO 交换矩阵的信息，详见 <a href="#">《ESP32-S3 技术参考手册》</a> > 章节 IO MUX 和 GPIO 交换矩阵。
SPICLK_N_DIFF	} SPI 总线差分时钟的负极/正极端。
SPICLK_P_DIFF	
SUBSPICLK_N_DIFF	} SUBSPI 总线差分时钟的负极/正极端。
SUBSPICLK_P_DIFF	
U...RTS	} UART0/1 硬件流控信号。
U...CTS	
U...RXD	} UART0/1 接收/发送信号。
U...TXD	

5. 功能组（详见表格标识）：

- a. 用于调试功能的 JTAG 接口。
- b. 用于调试功能的 UART 接口。
- c. 用于连接封装内或封装外 flash/PSRAM 的 SPI0/1 接口。支持单线、双线、四线 SPI 模式，与 5d 搭配使用在八线 SPI 模式下可作为低 4 位数据线接口及 CLK、CS0、CS1 接口。参见章节 2.7 芯片与 flash/PSRAM 的管脚对应关系。
- d. SPI0/1 接口信号线。与 5c 搭配使用在八线 SPI 模式下可作为高 4 位数据线接口及 DQS 接口。
- e. 用于快速 SPI 传输的 SPI2 主接口。支持单线、双线、四线 SPI 模式。
- f. SPI0/1 接口通过 SUBSPI 总线（单独的线，与 SPI 总线的电压不同）连接封装内或封装外 flash/PSRAM。注意，不可使用 SPI2 接口连接。
- g. SPI0/1 接口通过 SUBSPI 总线连接 – 另一组信号线，可在 SPI0/1 非八线连接时使用。
- h. （不推荐）SPI2 主接口不可使用时的替代 SPI2 接口，其性能与通过 GPIO 交换矩阵使用 SPI2 类似，因此建议使用 GPIO 交换矩阵。详见章节 3.5.2 串行外设接口 (SPI)。
- i. （不推荐）八线 SPI 连接的 SPI2 接口替代信号线。

表 2-3. IO MUX 管脚功能

管脚 序号	IO MUX / GPIO 名称	IO MUX 功能									
		0	类型	1	类型	2	类型	3	类型	4	类型
5	GPIO0	GPIO0	I/O/T	GPIO0	I/O/T						
6	GPIO1	GPIO1	I/O/T	GPIO1	I/O/T						
7	GPIO2	GPIO2	I/O/T	GPIO2	I/O/T						
8	GPIO3	GPIO3	I/O/T	GPIO3	I/O/T						
9	GPIO4	GPIO4	I/O/T	GPIO4	I/O/T						
10	GPIO5	GPIO5	I/O/T	GPIO5	I/O/T						
11	GPIO6	GPIO6	I/O/T	GPIO6	I/O/T						
12	GPIO7	GPIO7	I/O/T	GPIO7	I/O/T						
13	GPIO8	GPIO8	I/O/T	GPIO8	I/O/T			SUBSPICS1	O/T		
14	GPIO9	GPIO9	I/O/T	GPIO9	I/O/T			SUBSPIHD	I1/O/T	FSPIDHD	I1/O/T
15	GPIO10	GPIO10	I/O/T	GPIO10	I/O/T	FSPIDQ4	I1/O/T	SUBSPICS0	O/T	FSPICS0	I1/O/T
16	GPIO11	GPIO11	I/O/T	GPIO11	I/O/T	FSPIDQ5	I1/O/T	SUBSPID	I1/O/T	FSPID	I1/O/T
17	GPIO12	GPIO12	I/O/T	GPIO12	I/O/T	FSPIDQ6	I1/O/T	SUBSPICLK	O/T	FSPICLK	I1/O/T
18	GPIO13	GPIO13	I/O/T	GPIO13	I/O/T	FSPIDQ7	I1/O/T	SUBSPIQ	I1/O/T	FSPIQ	I1/O/T
19	GPIO14	GPIO14	I/O/T	GPIO14	I/O/T	FSPIDQS	O/T	SUBSPIWP	I1/O/T	FSPIWP	I1/O/T
21	GPIO15	GPIO15	I/O/T	GPIO15	I/O/T	U0RTS	O				
22	GPIO16	GPIO16	I/O/T	GPIO16	I/O/T	U0CTS	I1				
23	GPIO17	GPIO17	I/O/T	GPIO17	I/O/T	U1TXD	O				
24	GPIO18	GPIO18	I/O/T	GPIO18	I/O/T	U1RXD	I1	CLK_OUT3	O		
25	GPIO19	GPIO19	I/O/T	GPIO19	I/O/T	U1RTS	O	CLK_OUT2	O		
26	GPIO20	GPIO20	I/O/T	GPIO20	I/O/T	U1CTS	I1	CLK_OUT1	O		
27	GPIO21	GPIO21	I/O/T	GPIO21	I/O/T						

见下页



表 2-3 – 接上页

管脚 序号	IO MUX / GPIO 名称	IO MUX 功能									
		0	5c 类型	1	类型	2	类型	3	类型	4	类型
28	GPIO26	<b>SPICS1</b>	O/T	GPIO26	I/O/T						
30	GPIO27	<b>SPIHD</b>	I1/O/T	GPIO27	I/O/T						
31	GPIO28	<b>SPIWP</b>	I1/O/T	GPIO28	I/O/T						
32	GPIO29	<b>SPICS0</b>	O/T	GPIO29	I/O/T						
33	GPIO30	<b>SPICLK</b>	O/T	GPIO30	I/O/T						
34	GPIO31	<b>SPIQ</b>	I1/O/T	GPIO31	I/O/T						
35	GPIO32	<b>SPID</b>	I1/O/T	GPIO32	I/O/T						
38	GPIO33	GPIO33	I/O/T	<b>GPIO33</b>	I/O/T	FSPiHD	I1/O/T	SUBSPiHD	I1/O/T	<b>SPIIO4</b>	I1/O/T
39	GPIO34	GPIO34	I/O/T	<b>GPIO34</b>	I/O/T	FSPiCS0	I1/O/T	SUBSPiCS0	O/T	<b>SPIIO5</b>	I1/O/T
40	GPIO35	GPIO35	I/O/T	<b>GPIO35</b>	I/O/T	FSPiD	I1/O/T	SUBSPiD	I1/O/T	<b>SPIIO6</b>	I1/O/T
41	GPIO36	GPIO36	I/O/T	<b>GPIO36</b>	I/O/T	FSPiCLK	I1/O/T	SUBSPiCLK	O/T	<b>SPIIO7</b>	I1/O/T
42	GPIO37	GPIO37	I/O/T	<b>GPIO37</b>	I/O/T	FSPiQ	I1/O/T	SUBSPiQ	I1/O/T	<b>SPIDQS</b>	I0/O/T
43	GPIO38	GPIO38	I/O/T	<b>GPIO38</b>	I/O/T	FSPiWP	I1/O/T	SUBSPiWP	I1/O/T		
44	GPIO39	<b>MTCK</b>	I1	GPIO39	I/O/T	CLK_OUT3	O	SUBSPiCS1	O/T		
45	GPIO40	<b>MTDO</b>	O/T	GPIO40	I/O/T	CLK_OUT2	O				
47	GPIO41	<b>MTDI</b>	I1	GPIO41	I/O/T	CLK_OUT1	O				
48	GPIO42	<b>MTMS</b>	I1	GPIO42	I/O/T						
49	GPIO43	<b>U0TXD</b>	O	GPIO43	I/O/T	CLK_OUT1	O				
50	GPIO44	<b>U0RXD</b>	I1	GPIO44	I/O/T	CLK_OUT2	O				
51	GPIO45	GPIO45	I/O/T	<b>GPIO45</b>	I/O/T						
52	GPIO46	GPIO46	I/O/T	<b>GPIO46</b>	I/O/T						
37	GPIO47	SPI CLK_P_DIFF	O/T	<b>GPIO47</b>	I/O/T	SUBSPi CLK_P_DIFF	O/T				
36	GPIO48	SPI CLK_N_DIFF	O/T	<b>GPIO48</b>	I/O/T	SUBSPi CLK_N_DIFF	O/T				

### 2.3.2 RTC 和模拟管脚功能

RTC 和模拟管脚功能及相应硬件都由同一电源管脚供电，因两者有所关联，故而一起说明。

表 2-4 RTC 和模拟管脚功能 说明：

1. **加粗**表示默认启动模式下的默认管脚功能，详见章节 2.6.1 芯片启动模式控制。
2. **高亮**的单元格，详见章节 2.3.3 GPIO 和 RTC\_GPIO 的限制。
3. 功能名称：
  - RTC\_GPIO... 连接 ULP 协处理器的 RTC 通用输入/输出。
  - sar\_i2c... RTC I2C 外设接口。
  - TOUCH... 电容式传感的模拟功能。
  - XTAL\_32K\_P } 连接 ESP32-S3 有源晶振的外部 32 kHz 时钟输入/输出。
  - XTAL\_32K\_N } P/N 指差分时钟正极/负极端。
  - ADC1\_CH... } ADC1 或 ADC2 的模拟数字转换通道。
  - ADC2\_CH... }
  - USB\_D- } USB OTG 和 USB 串口/JTAG 功能。USB 信号为差分信号，通过一对 D+ 和 D- 线传输。
  - USB\_D+ }

表 2-4. RTC 和模拟功能

管脚 序号	RTC / 模拟 IO 名称	RTC 功能				Analog 功能	
		0	1	2	3	0	1
5	<b>RTC_GPIO0</b>	RTC_GPIO0			sar_i2c_scl_0		
6	RTC_GPIO1	RTC_GPIO1			sar_i2c_sda_0	TOUCH1	ADC1_CH0
7	RTC_GPIO2	RTC_GPIO2			sar_i2c_scl_1	TOUCH2	ADC1_CH1
8	<b>RTC_GPIO3</b>	RTC_GPIO3			sar_i2c_sda_1	TOUCH3	ADC1_CH2
9	RTC_GPIO4	RTC_GPIO4				TOUCH4	ADC1_CH3
10	RTC_GPIO5	RTC_GPIO5				TOUCH5	ADC1_CH4
11	RTC_GPIO6	RTC_GPIO6				TOUCH6	ADC1_CH5
12	RTC_GPIO7	RTC_GPIO7				TOUCH7	ADC1_CH6
13	RTC_GPIO8	RTC_GPIO8				TOUCH8	ADC1_CH7
14	RTC_GPIO9	RTC_GPIO9				TOUCH9	ADC1_CH8
15	RTC_GPIO10	RTC_GPIO10				TOUCH10	ADC1_CH9
16	RTC_GPIO11	RTC_GPIO11				TOUCH11	<b>ADC2_CH0</b>
17	RTC_GPIO12	RTC_GPIO12				TOUCH12	<b>ADC2_CH1</b>
18	RTC_GPIO13	RTC_GPIO13				TOUCH13	<b>ADC2_CH2</b>
19	RTC_GPIO14	RTC_GPIO14				TOUCH14	<b>ADC2_CH3</b>
21	RTC_GPIO15	RTC_GPIO15				XTAL_32K_P	<b>ADC2_CH4</b>
22	RTC_GPIO16	RTC_GPIO16				XTAL_32K_N	<b>ADC2_CH5</b>
23	RTC_GPIO17	RTC_GPIO17					<b>ADC2_CH6</b>
24	RTC_GPIO18	RTC_GPIO18					<b>ADC2_CH7</b>
25	RTC_GPIO19	RTC_GPIO19				<b>USB_D-</b>	<b>ADC2_CH8</b>
26	RTC_GPIO20	RTC_GPIO20				<b>USB_D+</b>	<b>ADC2_CH9</b>
27	RTC_GPIO21	RTC_GPIO21					

### 2.3.3 GPIO 和 RTC\_GPIO 的限制

ESP32-S3 的所有 IO 管脚都有 GPIO 功能，部分还具有 RTC\_GPIO 功能。不过，所有管脚都已多路复用，有其他重要功能。选择用于通用输入输出的管脚时应当考虑这一点。

表 2-3 IO MUX 和 GPIO 管脚功能和表 2-4 RTC 和模拟管脚功能中，部分管脚功能有 **高亮** 标记。推荐优先使用没有高亮的 GPIO 或 RTC\_GPIO 管脚。如需更多管脚，请谨慎选择高亮的 GPIO 或 RTC\_GPIO 管脚，避免与重要功能冲突。

高亮的 IO 管脚有以下重要功能：

- **GPIO** – 用于与封装内 flash/PSRAM 通讯，不建议作其他用途。更多信息，详见章节 2.7 芯片与 flash/PSRAM 的管脚对应关系。
- **GPIO** – 无限制，除非芯片在八线 SPI 模式下连接 flash/PSRAM。更多信息，详见章节 2.7 芯片与 flash/PSRAM 的管脚对应关系。
- **GPIO** – 具有以下重要功能之一：
  - **Strapping 管脚** – 启动时逻辑电平需为特定值。详见章节 2.6 Strapping 管脚。
  - **USB\_D+/-** – 默认情况下连接 USB 串口/JTAG 控制器。此类管脚需通过 IO\_MUX\_MCU\_SEL 重新配置，方可用作 GPIO（详见《ESP32-S3 技术参考手册》> 章节 IO MUX 和 GPIO 交换矩阵）。
  - **JTAG 接口** – 通常用于调试功能。详见表 2-3 IO MUX 和 GPIO 管脚功能的说明 5a。要释放这类管脚，可用 USB 串口/JTAG 控制器的 USB\_D+/- 功能代替。详见章节 2.6.4 JTAG 信号源控制。
  - **UART 接口** – 通常用于调试功能。详见表 2-3 IO MUX 和 GPIO 管脚功能的说明 5b。
  - **ADC2** – 无限制，除非 **Wi-Fi** 一直保持连接。ADC2\_CH... 模拟功能（见表 2-4 RTC 和模拟管脚功能）不能和 Wi-Fi 同时使用。

附录 A – ESP32-S3 管脚总览 也可参考。

## 2.4 模拟管脚

表 2-5. 模拟管脚

管脚序号	管脚名称	管脚类型	管脚功能
1	LNA_IN	I/O	低噪声放大器 (RF LNA) 输入/输出信号
4	CHIP_PU	I	高电平：芯片使能（上电）； 低电平：芯片关闭（掉电）； 注意不能让 CHIP_PU 管脚浮空
53	XTAL_N	—	连接芯片有源晶振或无源晶振的外部时钟输入/输出。 P/N 指差分时钟正极/负极端。
54	XTAL_P	—	

## 2.5 电源

### 2.5.1 电源管脚

表 2-6 电源管脚 列举了为芯片供电的电源管脚。

表 2-6. 电源管脚

管脚 序号	管脚 名称	方向	电源 <sup>1,2</sup>	
			电源域 / 其他	IO 管脚 <sup>5</sup>
2	VDD3P3	输入	模拟电源域	
3	VDD3P3	输入	模拟电源域	
20	VDD3P3_RTC	输入	RTC 及部分数字电源域	RTC IO
29	VDD_SPI <sup>3,4</sup>	输入	封装内存储器（备用电源线）	
		输出	封装内和封装外 flash/PSRAM	SPI IO
46	VDD3P3_CPU	输入	数字电源域	数字 IO
55	VDDA	输入	模拟电源域	
56	VDDA	输入	模拟电源域	
57	GND	—	外部接地	

- <sup>1</sup> 请结合章节 2.5.2 电源管理 阅读。
- <sup>2</sup> 电压、电流的推荐值和最大值，详见章节 4.1 绝对最大额定值 和章节 4.2 建议电源条件。
- <sup>3</sup> 配置 VDD\_SPI 为输入或输出，请参考 [《ESP32-S3 技术参考手册》](#) > 章节 低功耗管理。
- <sup>4</sup> 配置输出电压，请参考章节 2.6.2 VDD\_SPI 电压控制 和章节 4.3 VDD\_SPI 输出特性。
- <sup>5</sup> RTC IO 管脚即由 VDD3P3\_RTC 供电的管脚，如图 2-2 ESP32-S3 电源管理 所示，也可参考表 2-1 管脚概述 > 供电管脚一栏。

### 2.5.2 电源管理

电源管理如图 2-2 ESP32-S3 电源管理 所示。

芯片上的元器件通过电压稳压器供电。

表 2-7. 电压稳压器

电压稳压器	输出	电源
数字	1.1 V	数字电源域
低功耗	1.1 V	RTC 电源域
Flash	1.8 V	可配置为给封装内 flash/PSRAM 或封装外存储器供电

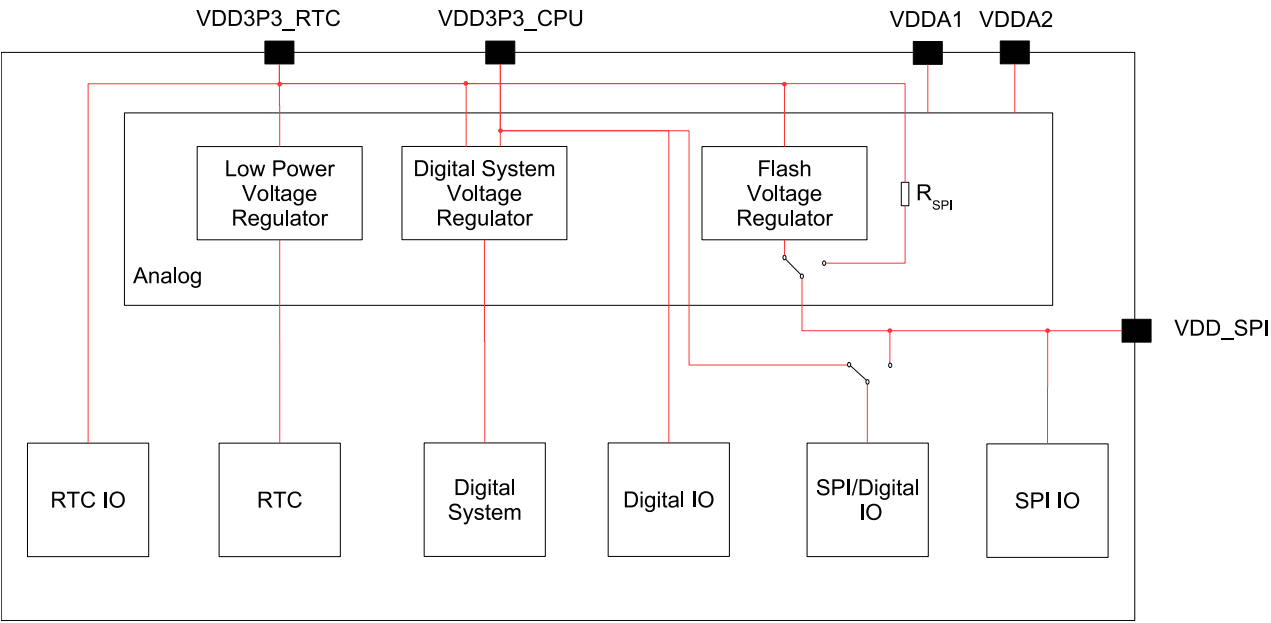


图 2-2. ESP32-S3 电源管理

### 2.5.3 芯片上电和复位

芯片上电后，其电源轨需要一点时间方可稳定。之后，用于上电和复位的管脚 CHIP\_PU 拉高，激活芯片。更多关于 CHIP\_PU 及上电和复位时序的信息，请见图 2-3 和表 2-8。

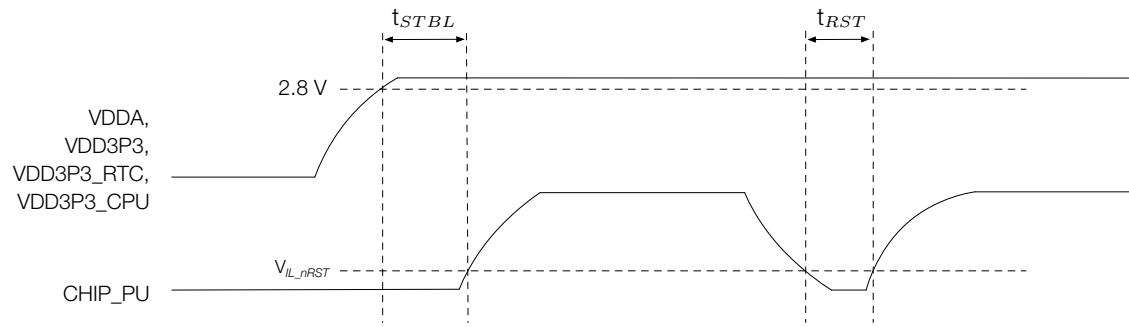


图 2-3. 上电和复位时序参数图

表 2-8. 上电和复位时序参数说明

参数	说明	最小值 ( $\mu\text{s}$ )
$t_{STBL}$	CHIP_PU 管脚拉高激活芯片前，VDDA、VDD3P3、VDD3P3_RTC 和 VDD3P3_CPU 达到稳定所需的时间	50
$t_{RST}$	CHIP_PU 电平低于 $V_{IL\_nRST}$ （具体数值参考表 4-4）从而复位芯片的时间	50

## 2.6 Strapping 管脚

芯片每次上电或复位时，都需要一些初始配置参数，如加载芯片的启动模式、flash 存储器的电压等。这些参数通过 strapping 管脚控制。复位放开后，strapping 管脚和普通 IO 管脚功能相同。

芯片复位时，strapping 管脚在复位时控制以下参数：

- 芯片启动模式 – GPIO0 和 GPIO46
- VDD\_SPI 电压 – GPIO45
- ROM 代码日志打印 – GPIO46
- JTAG 信号源 – GPIO3

GPIO0、GPIO45 和 GPIO46 在芯片复位时连接芯片内部的弱上拉/下拉电阻。如果 strapping 管脚没有外部连接或者连接的外部线路处于高阻抗状态，这些电阻将决定 strapping 管脚的默认值。

表 2-9. Strapping 管脚默认配置

Strapping 管脚	默认配置	值
GPIO0	上拉	1
GPIO3	浮空	–
GPIO45	下拉	0
GPIO46	下拉	0

要改变 strapping 管脚的值，可以连接外部下拉/上拉电阻。如果 ESP32-S3 用作主机 MCU 的从设备，strapping 管脚的电平也可通过主机 MCU 控制。

所有 strapping 管脚都有锁存器。系统复位时，锁存器采样并存储相应 strapping 管脚的值，一直保持到芯片掉电或关闭。锁存器的状态无法用其他方式更改。因此，strapping 管脚的值在芯片工作时一直可读取，并可在芯片复位后作为普通 IO 管脚使用。

Strapping 管脚的时序参数包括 建立时间和 保持时间。更多信息，详见表 2-10 和图 2-4。

表 2-10. Strapping 管脚的时序参数说明

参数	说明	最小值 (ms)
$t_{SU}$	建立时间，即拉高 CHIP_PU 激活芯片前，电源轨达到稳定所需的时间	0
$t_H$	保持时间，即 CHIP_PU 已拉高、strapping 管脚变为普通 IO 管脚开始工作前，可读取 strapping 管脚值的时间	3

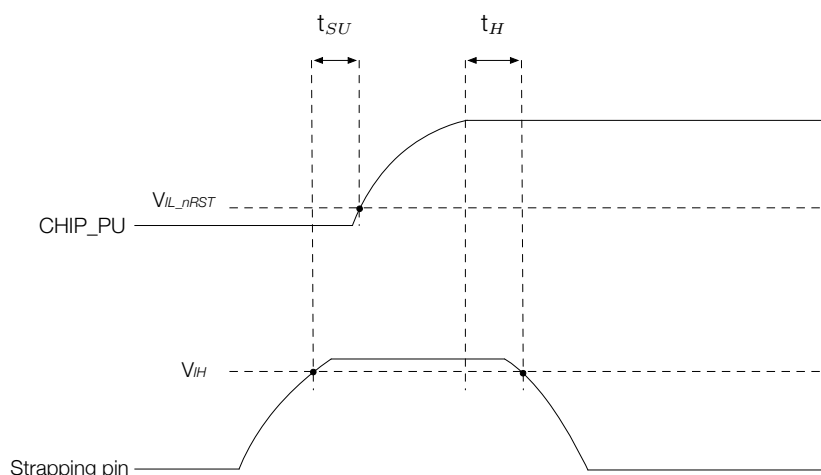


图 2-4. Strapping 管脚的时序参数图

### 2.6.1 芯片启动模式控制

复位释放后，GPIO0 和 GPIO46 共同决定启动模式。详见表 2-11 芯片启动模式控制。

表 2-11. 芯片启动模式控制

启动模式	GPIO0	GPIO46
默认配值	1 (上拉)	0 (下拉)
<b>SPI Boot (默认)</b>	1	任意值
<b>Joint Download Boot<sup>1</sup></b>	0	0

<sup>1</sup> Joint Download Boot 模式下支持以下下载方式：

- USB Download Boot:
  - USB-Serial-JTAG Download Boot
  - USB-OTG Download Boot
- UART Download Boot

在 SPI Boot 模式下，ROM 引导加载程序通过从 SPI flash 中读取程序来启动系统。

在 Joint Download Boot 模式下，用户可通过 USB 或 UART0 接口将二进制文件下载至 flash，或将二进制文件下载至 SRAM 并运行 SRAM 中的程序。

除了 SPI Boot 和 Joint Download Boot 模式，ESP32-S3 还支持 SPI Download Boot 模式，详见 [《ESP32-S3 技术参考手册》](#) > 章节 芯片 Boot 控制。

### 2.6.2 VDD\_SPI 电压控制

ESP32-S3 系列芯片所需的 VDD\_SPI 电压请参考表 1-1 型号对比。

电压有两种控制方式，具体取决于 EFUSE\_VDD\_SPI\_FORCE 的值。

表 2-12. VDD\_SPI 电压控制

EFUSE_VDD_SPI_FORCE	GPIO45	eFuse <sup>1</sup>	电压	VDD_SPI 电源 <sup>2</sup>
0	0	忽略	3.3 V	VDD3P3_RTC 通过 R <sub>SPI</sub> 供电
	1		1.8 V	Flash 稳压器
1	忽略	0	1.8 V	Flash 稳压器
		1	3.3 V	VDD3P3_RTC 通过 R <sub>SPI</sub> 供电

<sup>1</sup> eFuse: EFUSE\_VDD\_SPI\_TIEH<sup>2</sup> 请参考章节 2.5.2 电源管理

### 2.6.3 ROM 日志打印控制

系统启动过程中，ROM 代码日志可打印至：

- (默认) UART 和 USB 串口/JTAG 控制器。
- USB 串口/JTAG 控制器。
- UART。

通过配置寄存器和 eFuse 可分别关闭 UART 和 USB 串口/JTAG 控制器的 ROM 代码日志打印功能。详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 芯片 Boot 控制。

### 2.6.4 JTAG 信号源控制

在系统启动早期阶段，GPIO3 可用于控制 JTAG 信号源。该管脚没有内部上下拉电阻，strapping 的值必须由不处于高阻抗状态的外部电路控制。

如表 2-13 所示，GPIO3 与 EFUSE\_DIS\_PAD\_JTAG、EFUSE\_DIS\_USB\_JTAG 和 EFUSE\_STRAP\_JTAG\_SEL 共同控制 JTAG 信号源。

表 2-13. JTAG 信号源控制

eFuse 1 <sup>a</sup>	eFuse 2 <sup>b</sup>	eFuse 3 <sup>c</sup>	GPIO3	JTAG 信号源
0	0	0	忽略	USB 串口/JTAG 控制器
		1	0	JTAG 管脚 MTDI、MTCK、MTMS 和 MTDO
			1	USB 串口/JTAG 控制器
0	1	忽略	忽略	JTAG 管脚 MTDI、MTCK、MTMS 和 MTDO
1	0	忽略	忽略	USB 串口/JTAG 控制器
1	1	忽略	忽略	JTAG 关闭

<sup>a</sup> eFuse 1: EFUSE\_DIS\_PAD\_JTAG<sup>b</sup> eFuse 2: EFUSE\_DIS\_USB\_JTAG<sup>c</sup> eFuse 3: EFUSE\_STRAP\_JTAG\_SEL



## 2.7 芯片与 flash/PSRAM 的管脚对应关系

表 2-14 列出了所有 SPI 模式下芯片与 flash/PSRAM 的管脚对应关系。

封装内带有 flash/PSRAM 的芯片变型（见表 1-1 型号对比）与封装内 flash/PSRAM 连接的管脚取决于所使用的 SPI 模式。

封装外 flash/PSRAM 的推荐连接管脚也可参照下表。

更多关于 SPI 控制器的信息，可参考章节 3.5.2 串行外设接口 (SPI)。

**注意：**

不建议将连接 flash/PSRAM 的管脚用于其他用途。

表 2-14. 芯片与封装内 flash/PSRAM 的管脚对应关系

管脚 序号	管脚名称	单线 SPI		双线 SPI		四线 SPI		八线 SPI	
		Flash	PSRAM	Flash	PSRAM	Flash	PSRAM	Flash	PSRAM
33	SPICLK	CLK	CLK	CLK	CLK	CLK	CLK	CLK	CLK
32	SPICS0 <sup>1</sup>	CS#		CS#		CS#		CS#	
28	SPICS1 <sup>2</sup>		CE#		CE#		CE#		CE#
35	SPID	DI	SI/SIO0	DI	SI/SIO0	DI	SI/SIO0	DQ0	DQ0
34	SPIQ	DO	SO/SIO1	DO	SO/SIO1	DO	SO/SIO1	DQ1	DQ1
31	SPIWP	WP#	SIO2	WP#	SIO2	WP#	SIO2	DQ2	DQ2
30	SPIHD	HOLD#	SIO3	HOLD#	SIO3	HOLD#	SIO3	DQ3	DQ3
38	GPIO33							DQ4	DQ4
39	GPIO34							DQ5	DQ5
40	GPIO35							DQ6	DQ6
41	GPIO36							DQ7	DQ7
42	GPIO37							DQS/DM	DQS/DM

<sup>1</sup> CS0 用于封装内 flash

<sup>2</sup> CS1 用于封装内 PSRAM

## 3 功能描述

本章描述 ESP32-S3 的各个功能模块。

### 3.1 CPU 和存储

#### 3.1.1 CPU

ESP32-S3 搭载低功耗 Xtensa® LX7 32 位双核处理器，具有以下特性：

- 五级流水线架构，支持高达 240 MHz 的时钟频率
- 16 位/24 位指令集提供高代码密度
- 32 位定制化指令集及 128 位宽数据总线，提供高运算性能
- 支持单精度浮点运算单元 (FPU)
- 支持 32 位乘法器、32 位除法器
- 非缓存 GPIO 指令
- 支持六级 32 个中断
- 支持 windowed ABI，64 个物理通用寄存器
- 支持带 TRAX 压缩模块的 trace 功能，最大 16 KB 的记录存储器 (trace memory)
- 用于调试的 JTAG 接口

有关 Xtensa® 指令集架构 (ISA) 的说明可以参考 [Xtensa® Instruction Set Architecture \(ISA\) Summary](#)。

#### 3.1.2 片上存储

ESP32-S3 片上存储包括：

- **384 KB ROM：**用于程序启动和内核功能调用
- **512 KB 片上 SRAM：**用于数据和指令存储，时钟频率可配置，最大 240 MHz
- **RTC 快速存储器：**为 8 KB SRAM，可被主 CPU (LX7 双核处理器) 访问 (包括读写和取指令)，在 Deep-sleep 模式下可以保存数据
- **RTC 慢速存储器：**为 8 KB SRAM，可被主 CPU (LX7 双核处理器) 或协处理器访问 (包括读写和取指令)，在 Deep-sleep 模式下可以保存数据
- **4 Kbit eFuse：**其中 1792 位保留给用户使用，例如用于存储密钥和设备 ID
- **封装内 flash 和 PSRAM：**详见表 1-1 型号对比

#### 3.1.3 外部 Flash 和片外 RAM

ESP32-S3 支持以 SPI、Dual SPI、Quad SPI、Octal SPI、QPI、OPI 等接口形式连接 flash 和片外 RAM。

外部 flash 和片外 RAM 可以映射到 CPU 的指令空间、只读数据空间，片外 RAM 还可以映射到 CPU 的数据空间。外部 flash 和片外 RAM 各可以最大支持 1 GB。ESP32-S3 支持基于 XTS-AES 的硬件加解密功能，从而保护开发者 flash 和片外 RAM 中的程序和数据。

通过高速缓存，ESP32-S3 一次最多可以同时有：

- 外部 flash 与片外 RAM 以 64 KB 的块映射到 32 MB 的指令空间。
- 片外 RAM 以 64 KB 的块映射到 32 MB 的数据空间，支持 8 位、16 位、32 位和 128 位读写。外部 flash 也可以映射到 32 MB 只读数据空间，仅支持 8 位、16 位、32 位和 128 位读取。

**说明：**  
芯片启动完成后，软件可以自定义片外 RAM 或 flash 到 CPU 地址空间的映射。

3.1.4 存储器映射

ESP32-S3 的地址映射结构如图 3-1 所示。

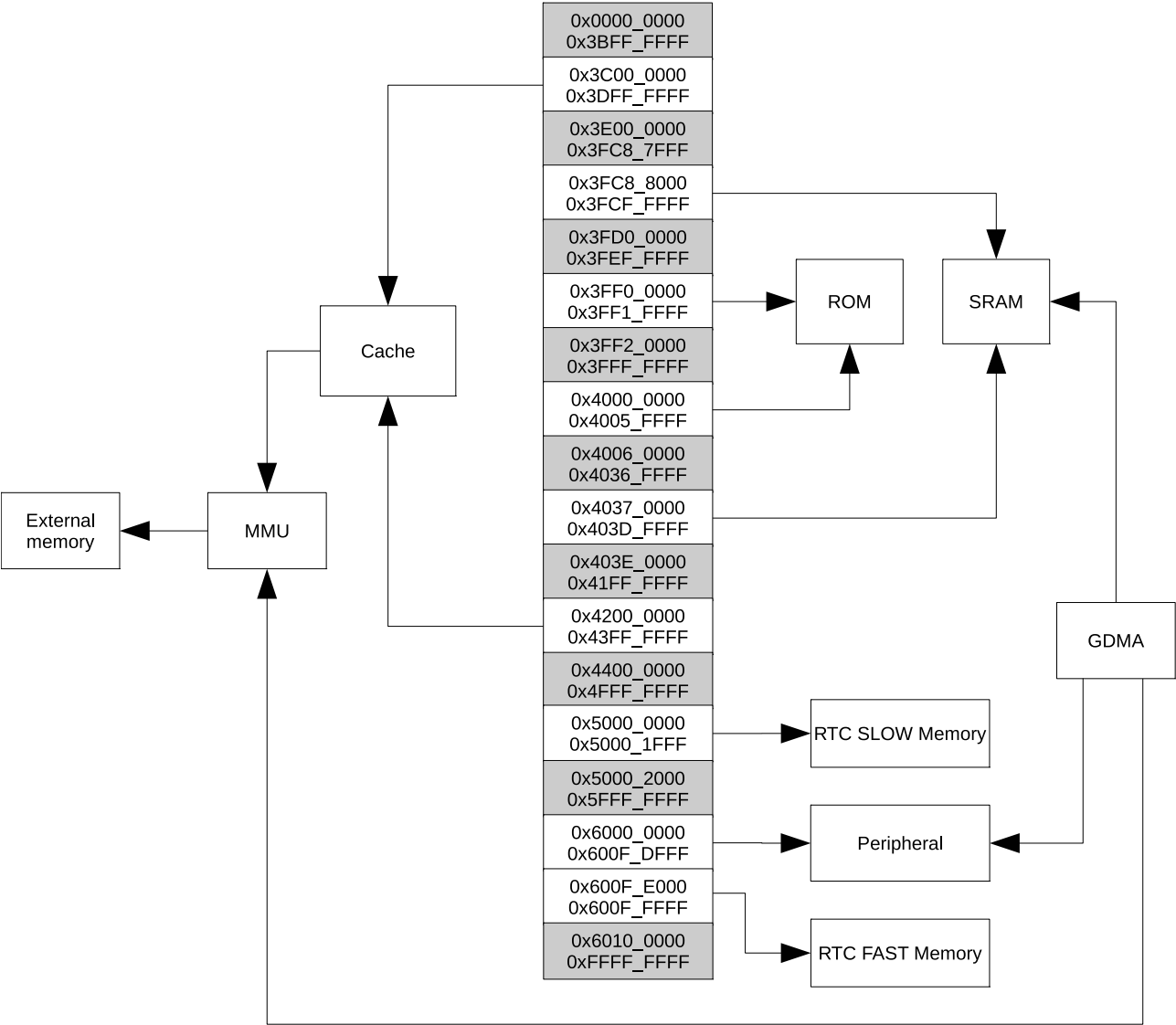


图 3-1. 地址映射结构

**说明：**  
图中灰色背景标注的地址空间不可用。

### 3.1.5 Cache

ESP32-S3 采用共享指令 cache 和共享数据 cache 结构，指令 cache 和数据 cache 均采用多存储体 (bank) 结构，具有以下特性：

- 指令 cache 的大小可配置为 16 KB (1 bank) 或 32 KB (2 bank)，数据 cache 的大小可配置为 32 KB (1 bank) 或 64 KB (2 bank)
- 指令 cache 可配置为四路组相连或八路组相连，数据 cache 固定为四路组相连
- 指令 cache 和数据 cache 的块大小均支持 16 字节或 32 字节
- 支持 pre-load 功能
- 支持 lock 功能
- 支持关键字优先 (critical word first) 和提前重启 (early restart)

### 3.1.6 eFuse 控制器

ESP32-S3 内有一块 4-Kbit 的 eFuse，其中存储着参数内容。eFuse 控制器按照用户配置完成对 eFuse 中各参数中的烧写。eFuse 控制器支持以下特性：

- 4-Kbit 总存储空间，其中 1792 位可供用户使用，如存储加密密钥、用户 ID 等
- 一次性可编程存储
- 烧写保护可配置
- 读取保护可配置
- 多种硬件编码方式保护参数内容

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 eFuse 控制器。

### 3.1.7 处理器指令拓展 (PIE)

为了提高特定 AI 和 DSP (Digital Signal Processing) 算法的运算效率，在 ESP32-S3 中新增了一组扩展指令。处理器指令拓展 (PIE) 支持以下特性：

- 新增 128-bit 位宽通用寄存器
- 128-bit 位宽的向量数据操作，包括：乘法、加法、减法、累加、移位、比较等
- 合并数据处理指令与加载/存储运算指令
- 非对齐 128-bit 带宽的向量数据
- 取饱和操作

## 3.2 RTC 和低功耗管理

### 3.2.1 电源管理单元 (PMU)

ESP32-S3 有一个先进的电源管理单元 (PMU)，可以灵活地给芯片的不同电源域供电，在芯片性能、功耗和唤醒延迟之前取得最佳平衡。

睡眠模式下，大多数电源域已关闭。此时，ESP32-S3 中集成的超低功耗协处理器 (ULP) 仍可运行，从而实现极低的功耗。

配置 PMU 的程序较为复杂。为针对典型场景简化电源管理，ESP32-S3 具有以下**预设功耗模式**，可给不同电源域组合供电：

- **Active 模式** – CPU、RF 电路和所有外设均上电。芯片可以处理数据、接收、发射和侦听信号。
- **Modem-sleep 模式** – CPU 上电，时钟频率下降。RF 电路在需要时间歇性开启，因此无线可保持连接。
- **Light-sleep 模式** – CPU 停止工作，可选择上电。RTC 外设及 ULP 协处理器可由定时器间歇性唤醒。芯片可由所有唤醒机制唤醒，包括 MAC、RTC 定时器或外部中断。无线可保持连接。部分数字外设可选择关闭。
- **Deep-sleep 模式** – 仅 RTC 上电。无线连接数据存储在 RTC 存储器中。

设备在不同功耗模式下的功耗，请参考章节 4.6 功耗特性。

图 3-2 模块和电源域 和表 3-1 列举了 电源域 和 电源子域 下属的芯片模块。

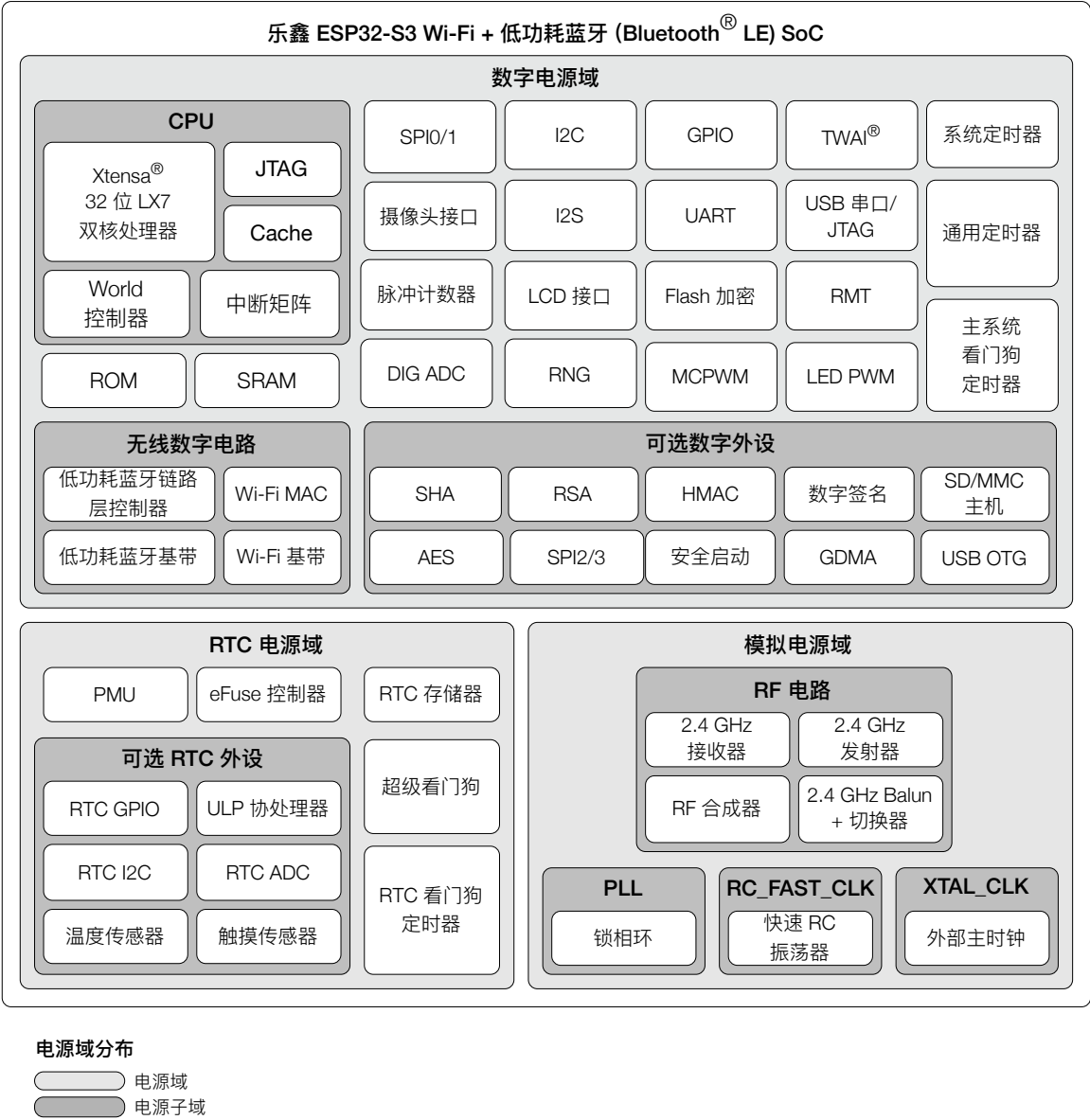


图 3-2. 模块和电源域

表 3-1. 模块和电源域

功耗模式 \ 电源域	RTC		数字				模拟				
		可选 RTC 外设		CPU	可选数字外设	无线数字电路		RC_FAST_CLK	XTAL_CLK	PLL	RF 电路
Active	ON	ON	ON	ON	ON	ON	ON	ON	ON	ON	ON
Modem-sleep	ON	ON	ON	ON	ON	ON <sup>1</sup>	ON	ON	ON	ON	OFF <sup>2</sup>
Light-sleep	ON	ON	ON	OFF <sup>1</sup>	ON <sup>1</sup>	OFF <sup>1</sup>	ON	OFF	OFF	OFF	OFF <sup>2</sup>
Deep-sleep	ON	ON	OFF	OFF	OFF	OFF	ON	OFF	OFF	OFF	OFF

<sup>1</sup> 可配置，详见 [《ESP32-S3 技术参考手册》](#)。

<sup>2</sup> 若无线数字电路上电，RF 电路可在内部操作需要时间歇性开启，确保无线保持连接状态。

### 3.2.2 超低功耗协处理器 (ULP)

ULP 处理器可以用于在正常工作模式下协助 CPU，也可以用于在系统休眠时代替 CPU 来执行任务。ULP 处理器和 RTC 存储器在 Deep-sleep 模式下仍保持工作状态。因此，开发者可以将 ULP 协处理器的程序存放在 RTC 慢速存储器中，使其能够在 Deep-sleep 模式下访问 RTC GPIO、RTC 外设、RTC 定时器和内置传感器。

ESP32-S3 集成了两个协处理器，分别基于 RISC-V 指令集 (ULP-RISC-V) 和有限状态机 FSM 架构 (ULP-FSM)。协处理器的时钟为内置快速 RC 振荡器时钟。

**ULP-RISC-V 协处理器具有以下特性：**

- 支持 [RV32IMC](#) 指令集
- 32 个 32 位通用寄存器
- 32 位乘法器
- 支持中断
- 支持被主 CPU、专用定时器、RTC GPIO 启动

**ULP-FSM 协处理器具有以下特性：**

- 支持常用指令，包括运算、跳转、控制等
- 支持传感器专用指令
- 支持被主 CPU、专用定时器、RTC GPIO 启动

注意：两个协处理器不能同时使用。

## 3.3 模拟外设

### 3.3.1 模/数转换器 (ADC)

ESP32-S3 集成了两个 12 位 SAR ADC，共支持 20 个模拟通道输入。为了实现更低功耗，ESP32-S3 的 ULP 协处理器也可以在睡眠方式下测量电压，此时，可通过设置阈值或其他触发方式唤醒 CPU。

### 3.3.2 温度传感器

温度传感器生成一个随温度变化的电压。内部 ADC 将传感器电压转化为一个数字量。

温度传感器的测量范围为-20 °C 到 110 °C。温度传感器适用于监测芯片内部温度的变化，该温度值会随着微控制器时钟频率或 IO 负载的变化而变化。一般来讲，芯片内部温度会高于外部温度。

### 3.3.3 触摸传感器

ESP32-S3 提供了多达 14 个电容式传感 GPIO，能够探测由手指或其他物品直接接触或接近而产生的电容差异。这种设计具有低噪声和高灵敏度的特点，可以用于支持使用相对较小的触摸板。设计中也可以使用触摸板阵列以探测更大区域或更多点。ESP32-S3 的触摸传感器同时还支持防水和数字滤波等功能来进一步提高传感器的性能。

**说明：**

ESP32-S3 触摸传感器目前尚无法通过射频抗扰度测试系统 (CS) 认证，应用场景有所限制。

## 3.4 系统组件

### 3.4.1 复位和时钟

ESP32-S3 提供四种级别的复位方式，分别是 CPU 复位、内核复位、系统复位和芯片复位。

- 支持四种复位等级：
  - CPU 复位：只复位 CPU<sub>x</sub> 核。这里的 CPU<sub>x</sub> 代表 CPU0 或 CPU1。复位释放后，程序将从 CPU<sub>x</sub> Reset Vector 开始执行。每个 CPU 核拥有独立的复位逻辑。如果 CPU 复位来自 CPU0，则 [SENSITIVE 寄存器](#) 也将复位。
  - 内核复位：复位除 RTC 以外的其它数字系统，包括 CPU0、CPU1、外设、Wi-Fi、Bluetooth® LE 及数字 GPIO；
  - 系统复位：复位包括 RTC 在内的整个数字系统；
  - 芯片复位：复位整个芯片。
- 支持软件复位和硬件复位：
  - 软件复位：CPU<sub>x</sub> 配置相关寄存器可触发软件复位，见 [《ESP32-S3 技术参考手册》](#)；
  - 硬件复位：硬件复位直接由硬件电路触发。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 复位和时钟。

### 3.4.2 中断矩阵

ESP32-S3 中断矩阵将任一外部中断源单独分配到双核 CPU 的任一外部中断上，以便在外设中断信号产生后，及时通知 CPU0 或 CPU1 进行处理。中断矩阵支持以下特性：

- 接收 99 个外部中断源作为输入
- 生成 26 个 CPU0 的外部中断和 26 个 CPU1 的外部中断作为输出。  
注意，CPU0 剩余的 6 个中断和 CPU1 剩余的 6 个中断均为内部中断
- 支持屏蔽 CPU 的 NMI 类型中断
- 支持查询外部中断源当前的中断状态

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 中断矩阵。

### 3.4.3 权限控制

ESP32-S3 中所有的从设备（片上存储、外设、外部 flash 和片外 RAM）均支持访问权限管理，主设备必须拥有相应访问权限才能访问相应的从设备，从而保护数据和指令不被非法读取、改写和取指。

特别地，CPU 可运行在安全世界和非安全世界中，且在安全世界和非安全世界拥有独立的权限配置。因此，对于 CPU，ESP32-S3 的权限管理模块除了标准操作外，还会首先判断主设备所处的世界。

ESP32-S3 内的权限控制具有以下特性：

- 支持片内存储器的权限管理，包括：
  - CPU 对片内存储器的访问权限控制
  - CPU Trace 对片内存储器的访问权限控制
  - GDMA 对片内存储器的访问权限控制
- 支持片外存储器的权限管理，包括：
  - MMU 控制
  - SPI1 访问外部存储器的权限控制
  - GDMA 访问外部存储器的权限控制
  - CPU 通过 Cache 访问外部存储器的权限控制
- 支持外设的权限管理
  - 各外设空间均支持独立的权限控制
  - 支持非对齐访问的监测
  - 支持自定义地址段权限管理
- 内置权限寄存器锁保护机制
  - 所有的权限寄存器都能够通过 lock 寄存器进行锁定，一旦权限寄存器被 lock 寄存器锁住，该权限寄存器以及 lock 寄存器都无法再次被修改，直到 CPU 复位才能解除锁定
- 内置权限监测中断机制
  - 发生非法访问时触发中断及时通知 CPU 去处理

### 3.4.4 系统寄存器

ESP32-S3 的系统寄存器可用于控制以下外设和模块：

- 系统和存储器
- 时钟
- 软件中断
- 低功耗管理寄存器
- 外设时钟门控和复位
- CPU 控制

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 系统寄存器。



### 3.4.5 通用 DMA 控制器

ESP32-S3 包含一个 10 通道的通用 DMA 控制器 (GDMA)，包括 5 个发送通道和 5 个接收通道，每个通道之间相互独立。这 10 个通道被具有 DMA 功能的外设所共享，通道之间支持可配置固定优先级。

通用 DMA 控制器基于链表来实现对数据收发的控制，并支持外设与存储器之间及存储器与存储器之间的高速数据传输。每个通道均能访问片内及片外 RAM。

ESP32-S3 中有 10 个外设具有 DMA 功能，它们是 SPI2、SPI3、UHCI0、I2S0、I2S1、LCD/CAM、AES、SHA、ADC 和 RMT。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 通用 DMA 控制器。

### 3.4.6 CPU 时钟

CPU 时钟有三种可能的时钟源：

- 外置主晶振时钟
- 内置快速 RC 振荡器时钟（通常为 17.5 MHz，频率可调节）
- PLL 时钟

应用程序可以在以上三种时钟中选择一个作为时钟源。根据不同的应用程序，被选择的时钟源直接或在分频之后驱动 CPU 时钟。CPU 一旦发生复位后，CPU 的时钟源默认选择为外置主晶振时钟，且分频系数为 2。

**说明：**

ESP32-S3 必须有外部主晶振时钟才可运行。

关于 ESP32-S3 时钟的详细信息，请参考 [《ESP32-S3 技术参考手册》](#) > 章节 复位和时钟。

### 3.4.7 RTC 时钟

RTC 慢速时钟应用于 RTC 计数器、RTC 看门狗和低功耗控制器，有三种可能的时钟源：

- 外置低速 (32 kHz) 晶振时钟
- 内置慢速 RC 振荡器（通常为 136 kHz，频率可调节）
- 内置快速 RC 振荡器分频时钟（由内置快速 RC 振荡器时钟经 256 分频生成）

RTC 快速时钟应用于 RTC 外设和传感器控制器，有 2 种可能的时钟源：

- 外置主晶振二分频时钟
- 内置快速 RC 振荡器时钟（通常为 17.5 MHz，频率可调节）

### 3.4.8 时钟毛刺检测

ESP32-S3 的毛刺检测模块将对输入芯片的 XTAL\_CLK 时钟信号进行检测，当检测到一个脉宽小于 3ns 的毛刺时，屏蔽输入的 XTAL\_CLK 时钟信号。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 时钟毛刺检测。

## 3.5 数字外设

### 3.5.1 IO MUX 和 GPIO 交换矩阵

#### GPIO 交换矩阵特性

- GPIO 交换矩阵是外设输入输出信号和 GPIO 管脚之间的全交换矩阵；
- 175 个数字外设输入信号可以选择任意一个 GPIO 管脚的输入信号；
- 每个 GPIO 管脚的输出信号可以来自 184 个数字外设输出信号的任意一个；
- 支持输入信号经 GPIO SYNC 模块同步至 APB 时钟总线；
- 支持输入信号滤波；
- 支持 Sigma Delta 调制输出 (SDM)；
- 支持 GPIO 简单输入输出。

#### IO MUX 特性

- 为每个 GPIO 管脚提供一个寄存器 IO\_MUX\_GPIO<sub>n</sub>\_REG，每个管脚可配置成：
  - GPIO 功能，连接 GPIO 交换矩阵；
  - 直连功能，旁路 GPIO 交换矩阵。
- 支持快速信号如 SPI、JTAG、UART 等可以旁路 GPIO 交换矩阵以实现更好的高频数字特性。所以高速信号会直接通过 IO MUX 输入和输出。

#### RTC IO MUX 特性

- 控制 22 个 RTC GPIO 管脚的低功耗特性；
- 控制 22 个 RTC GPIO 管脚的模拟功能；
- 将 22 个 RTC 输入输出信号引入 RTC 系统。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 IO MUX 和 GPIO 交换矩阵。

### 3.5.2 串行外设接口 (SPI)

ESP32-S3 具有以下 SPI 接口：

- **SPI0**，供 ESP32-S3 的 GDMA 控制器与 Cache 访问封装内或封装外 flash/PSRAM
- **SPI1**，供 CPU 访问封装内或封装外 flash/PSRAM
- **SPI2**，通用 SPI 控制器，通过 GDMA 分配 DMA 通道进行访问
- **SPI3**，通用 SPI 控制器，通过 GDMA 分配 DMA 通道进行访问

#### SPI0 和 SPI1 特性

- 支持 SPI、Dual SPI、Quad SPI、Octal SPI、QPI 和 OPI 模式
- 八线 SPI 模式支持单倍数据速率 (SDR) 和双倍数据速率 (DDR)
- 时钟频率可配置，八线 SPI SDR/DDR 模式下最高可达 120 MHz
- 数据传输以字节为单位

**SPI2 特性**

- 支持主机或从机模式
- 通过 GDMA 分配 DMA 通道进行访问
- 支持 SPI、Dual SPI、Quad SPI、Octal SPI、QPI 和 OPI 模式
- 时钟极性 (CPOL) 和相位 (CPHA) 可配置
- 时钟频率可配置
- 数据传输以字节为单位
- 读写数据位序可配置：最高有效位 (MSB) 优先，或最低有效位 (LSB) 优先
- 主机模式
  - 支持双线全双工通信，时钟频率最高可达 80 MHz
  - 八线 SPI 全双工模式仅支持单倍数据速率 (SDR)
  - 支持单线、双线、四线和八线半双工通信，时钟频率最高可达 80 MHz
  - 八线 SPI 半双工模式支持单倍数据速率（最高 80 MHz）和双倍数据速率（最高 40 MHz）
  - 具有六个 SPI\_CS 管脚，可与六个独立 SPI 从机相连
  - CS 建立和保持时间可配置
- 从机模式
  - 支持双线全双工通信，时钟频率最高可达 60 MHz
  - 支持单线、双线和四线半双工通信，时钟频率最高可达 60 MHz
  - 八线 SPI 全双工和半双工模式仅支持单倍数据速率 (SDR)

**SPI3 特性**

- 支持主机或从机模式
- 通过 GDMA 分配 DMA 通道进行访问
- 支持 SPI、Dual SPI、Quad SPI 和 QPI 模式
- 时钟极性 (CPOL) 和相位 (CPHA) 可配置
- 时钟频率可配置
- 数据传输以字节为单位
- 读写数据位序可配置：最高有效位 (MSB) 优先，或最低有效位 (LSB) 优先
- 主机模式
  - 支持双线全双工通信，时钟频率最高可达 80 MHz
  - 支持单线、双线和四线半双工通信，时钟频率最高可达 80 MHz
  - 具有三个 SPI\_CS 管脚，可与三个独立 SPI 从机相连
  - CS 建立和保持时间可配置

- 从机模式
  - 支持双线全双工通信，时钟频率最高可达 60 MHz
  - 支持单线、双线和四线半双工通信，时钟频率最高可达 60 MHz

## 管脚配置

表 3-2. SPI 管脚配置

接口	推荐 IO MUX 管脚	通过 GPIO 交换矩阵连接
SPI0/1	见表 2-3 IO MUX 和 GPIO 管脚功能 说明 5c、5d	–
SPI2	见表 2-3 IO MUX 和 GPIO 管脚功能 说明 5e	任意 IO 管脚
SPI3	–	任意 IO 管脚

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 SPI 控制器。

### 3.5.3 LCD 接口

ESP32-S3 支持 8 位 ~16 位并行 RGB、I8080、MOTO6800 接口，支持的时钟频率小于 40 MHz。支持 RGB565、YUV422、YUV420、YUV411 之间的互相转换。

### 3.5.4 摄像头接口

ESP32-S3 支持 8 位 ~16 位 DVP 图像传感器接口，支持的时钟频率小于 40 MHz。支持 RGB565、YUV422、YUV420、YUV411 之间的互相转换。

### 3.5.5 UART 控制器

ESP32-S3 有三个 UART（通用异步收发器）控制器，即 UART0、UART1、UART2，支持异步通信（RS232 和 RS485）和 IrDA，通信速率可达到 5 Mbps。UART 控制器具有如下特性：

- 支持三个可预分频的时钟源
- 可编程收发波特率
- 三个 UART 的发送 FIFO 以及接收 FIFO 共享 1024 x 8-bit RAM
- 全双工异步通信
- 支持输入信号波特率自检功能
- 支持 5/6/7/8 位数据长度
- 支持 1/1.5/2/3 个停止位
- 支持奇偶校验位
- 支持 AT\_CMD 特殊字符检测
- 支持 RS485 协议
- 支持 IrDA 协议
- 支持 GDMA 高速数据通信
- 支持 UART 唤醒模式

- 支持软件流控和硬件流控

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *UART* 控制器。

### 3.5.6 I2C 接口

ESP32-S3 有两个 I2C 总线接口, 根据用户的配置, 总线接口可以用作 I2C 主机或从机模式。I2C 接口支持:

- 标准模式 (100 Kbit/s)
- 快速模式 (400 Kbit/s)
- 速度最高可达 800 Kbit/s, 但受制于 SCL 和 SDA 上拉强度
- 7 位寻址模式和 10 位寻址模式
- 双地址 (从机地址和从机寄存器地址) 寻址模式

用户可以通过 I2C 硬件提供的指令抽象层更方便地控制 I2C 接口。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *I2C* 控制器。

### 3.5.7 I2S 接口

ESP32-S3 有两个标准 I2S 接口, 可以以主机或从机模式, 在全双工或半双工模式下工作, 并且可被配置为 I2S 串行 8/16/24/32 位的收发数据模式, 支持频率从 10 kHz 到 40 MHz 的 BCK 时钟。

I2S 接口有专用的 DMA 控制器。支持 TDM PCM, TDM MSB 对齐, TDM LSB 对齐, TDM Phillips, PDM 接口。

### 3.5.8 红外遥控

红外遥控 (RMT) 支持红外控制信号的发射和接收, 具有以下特性:

- 四个通道支持发送
- 四个通道支持接收
- 可编程配置多个通道同时发送
- RMT 的八个通道共享 384 x 32-bit 的 RAM
- 发送脉冲支持载波调制
- 接收脉冲支持滤波和载波解调
- 乒乓发送模式
- 乒乓接收模式
- 发射器支持持续发送
- 发送通道 3 支持 DMA 访问
- 接收通道 7 支持 DMA 访问

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 红外遥控。

### 3.5.9 脉冲计数控制器

脉冲计数器 (PCNT) 通过多种模式捕捉脉冲并对脉冲边沿计数，具有以下特性：

- 四个脉冲计数控制器（单元），各自独立工作，计数范围是 1 ~ 65535
- 每个单元有两个独立的通道，共用一个脉冲计数控制器
- 所有通道均有输入脉冲信号（如 sig\_ch0\_un）和相应的控制信号（如 ctrl\_ch0\_un）
- 滤波器独立工作，过滤每个单元输入脉冲信号（sig\_ch0\_un 和 sig\_ch1\_un）控制信号（ctrl\_ch0\_un 和 ctrl\_ch1\_un）的毛刺
- 每个通道参数如下：
  1. 选择在输入脉冲信号的上升沿或下降沿计数
  2. 在控制信号为高电平或低电平时可将计数模式配置为递增、递减或停止计数

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 脉冲计数控制器。

### 3.5.10 LED PWM 控制器

LED PWM 控制器可以用于生成八路独立的数字波形，具有如下特性：

- 波形的周期和占空比可配置，在信号周期为 1 ms 时，占空比精确度可达 14 位
- 多种时钟源选择，包括：APB 总线时钟、外置主晶振时钟
- 可在 Light-sleep 模式下工作
- 支持硬件自动步进式地增加或减少占空比，可用于 LED RGB 彩色梯度发生器

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 LED PWM 控制器。

### 3.5.11 USB 2.0 OTG 全速接口

ESP32-S3 带有一个集成了收发器的全速 USB OTG 外设，符合 USB 2.0 规范，支持以下特性：

#### 通用特性

- 支持全速和低速速率
- 主机协商协议 (HNP) 和会话请求协议 (SRP)，均可作为 A 或 B 设备
- 动态 FIFO (DFIFO) 大小
- 支持多种存储器访问模式
  - Scatter/Gather DMA 模式
  - 缓冲 (Buffer) DMA 模式
  - Slave 模式
- 可选择集成收发器或外部收发器
- 当仅使用集成收发器时，可通过时分复用技术，和 USB 串口/JTAG 控制器共用集成收发器
- 当集成收发器和外部收发器同时投入使用时，支持 USB OTG 和 USB 串口/JTAG 控制器两外设各自挑选不同的收发器使用

#### 设备模式 (Device mode) 特性

- 端点 0 永远存在（双向控制，由 EP0 IN 和 EP0 OUT 组成）
- 6 个附加端点 (1 ~ 6)，可配置为 IN 或 OUT
- 最多 5 个 IN 端点同时工作（包括 EP0 IN）
- 所有 OUT 端点共享一个 RX FIFO
- 每个 IN 端点都有专用的 TX FIFO

#### 主机模式 (Host mode) 特性

- 8 个通道（管道）
  - 由 IN 与 OUT 两个通道组成的一个控制管道，因为 IN 和 OUT 必须分开处理。仅支持控制传输类型。
  - 其余 7 个管道可被配置为 IN 或 OUT，支持批量、同步、中断中的任意传输类型。
- 所有通道共用一个 RX FIFO、一个非周期性 TX FIFO、和一个周期性 TX FIFO。每个 FIFO 大小可配置。

For details, see [《ESP32-S3 技术参考手册》](#) > Chapter *USB OTG*.

### 3.5.12 USB 串口/JTAG 控制器

ESP32-S3 集成了一个 USB 串口/JTAG 控制器，具有以下特性：

- USB 全速标准
- 可配置为使用 ESP32-S3 内部 USB PHY 或通过 GPIO 交换矩阵使用外部 PHY
- 固定功能。包含连接的 CDC-ACM（通信设备类抽象控制模型）和 JTAG 适配器功能
- 共 2 个 OUT 端点、3 个 IN 端点和 1 个控制端点 EP\_0，可实现最大 64 字节的数据载荷
- 包含内部 PHY，基本无需其他外部组件连接主机计算机
- CDC-ACM 的虚拟串行功能在大多数现代操作系统上可实现即插即用
- JTAG 接口可使用紧凑的 JTAG 指令实现与 CPU 调试内核的快速通信
- CDC-ACM 支持主机控制芯片复位和进入下载模式

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *USB 串口/JTAG 控制器*。

### 3.5.13 电机控制脉宽调制器 (MCPWM)

ESP32-S3 包含两个 MCPWM，可以用于驱动数字马达和智能灯。每个 MCPWM 外设都包含一个时钟分频器（预分频器）、三个 PWM 定时器、三个 PWM 操作器和一个捕捉模块。PWM 定时器用于生成定时参考。PWM 操作器将根据定时参考生成所需的波形。通过配置，任一 PWM 操作器可以使用任一 PWM 定时器的定时参考。不同的 PWM 操作器可以使用相同的 PWM 定时器的定时参考来产生 PWM 信号。此外，不同的 PWM 操作器也可以使用不同的 PWM 定时器的值来生成单独的 PWM 信号。不同的 PWM 定时器也可进行同步。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *电机控制脉宽调制器*。

### 3.5.14 SD/MMC 主机控制器

ESP32-S3 集成一个 SD/MMC 主机控制器，支持以下特性：

- SD 卡 3.0 和 3.01 版本
- SDIO 3.0 版本

- CE-ATA 1.1 版本
- 多媒体卡 (MMC 4.41 版本、eMMC 4.5 版本和 4.51 版本)
- 高达 80 MHz 的时钟输出
- 3 种数据总线模式：
  - 1 位
  - 4 位 (可支持两个 SD/SDIO/MMC 4.41 卡, 以及一个以 1.8 V 电压工作的 SD 卡)
  - 8 位

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *SD/MMC 主机控制器*。

### 3.5.15 TWAI® 控制器

双线车载串口 (Two-wire Automotive Interface, TWAI) 协议是一种多主机、多播的通信协议, 具有检测错误、发送错误信号以及内置报文优先仲裁等功能。ESP32-S3 带有一个 TWAI 控制器, 支持以下特性:

- 兼容 ISO 11898-1 协议 (CAN 规范 2.0)
- 标准帧格式 (11 位 ID) 和扩展帧格式 (29 位 ID)
- 1 Kbit/s 到 1 Mbit/s 比特率
- 多种操作模式：
  - 工作模式
  - 监听模式
  - 自检模式 (传输无需确认)
- 64 字节接收 FIFO
- 数据接收过滤器 (支持单过滤器和双过滤器模式)
- 错误检测与处理：
  - 错误计数器
  - 可配置的错误中断阈值
  - 错误代码记录
  - 仲裁丢失记录

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *双线汽车接口*。

## 3.6 射频和 Wi-Fi

ESP32-S3 射频包含以下主要模块:

- 2.4 GHz 接收器
- 2.4 GHz 发射器
- 偏置 (Bias) 和线性稳压器
- Balun 和收发切换器



- 时钟生成器

### 3.6.1 2.4 GHz 接收器

2.4 GHz 接收器将 2.4 GHz 射频信号解调为正交基带信号，并用两个高精度、高速的 ADC 将后者转为数字信号。为了适应不同的信道情况，ESP32-S3 集成了 RF 滤波器、自动增益控制 (AGC)、DC 偏移补偿电路和基带滤波器。

### 3.6.2 2.4 GHz 发射器

2.4 GHz 发射器将正交基带信号调制为 2.4 GHz 射频信号，使用大功率互补金属氧化物半导体 (CMOS) 功率放大器驱动天线。数字校准进一步改善了功率放大器的线性。

为了抵消射频接收器的瑕疵，ESP32-S3 还另增了校准措施，例如：

- 载波泄露消除
- I/Q 相位匹配
- 基带非线性抑制
- 射频非线性抑制
- 天线匹配

这些内置校准措施缩短了产品的测试时间，并且不再需要测试设备。

### 3.6.3 时钟生成器

时钟生成器为接收器和发射器生成 2.4 GHz 正交时钟信号，所有部件均集成于芯片上，包括电感、变容二极管、环路滤波器、线性稳压器和分频器。

时钟生成器带有内置校准电路和自测电路。运用自主知识产权的优化算法，对正交时钟的相位和相位噪声进行优化处理，使接收器和发射器都有最好的性能表现。

### 3.6.4 Wi-Fi 射频和基带

ESP32-S3 Wi-Fi 射频和基带支持以下特性：

- 802.11b/g/n
- 802.11n MCS0-7 支持 20 MHz 和 40 MHz 带宽
- 802.11n MCS32
- 802.11n 0.4  $\mu$ s 保护间隔
- 数据率高达 150 Mbps
- 接收 STBC（单空间流）
- 可调节的发射功率
- 天线分集：

ESP32-S3 支持基于外部射频开关的天线分集与选择。外部射频开关由一个或多个 GPIO 管脚控制，用来选择最合适的天线以减少信道衰落的影响。

### 3.6.5 Wi-Fi MAC

ESP32-S3 完全遵循 802.11b/g/n Wi-Fi MAC 协议栈，支持分布式控制功能 (DCF) 下的基本服务集 (BSS) STA 和 SoftAP 操作。支持通过最小化主机交互来优化有效工作时长，以实现功耗管理。

ESP32-S3 Wi-Fi MAC 自行支持的底层协议功能如下：

- 4 × 虚拟 Wi-Fi 接口
- 同时支持基础结构型网络 (Infrastructure BSS) Station 模式、SoftAP 模式和 Station + SoftAP 混杂模式
- RTS 保护，CTS 保护，立即块确认 (Immediate Block ACK)
- 分片和重组 (Fragmentation and defragmentation)
- TX/RX A-MPDU，TX/RX A-MSDU
- TXOP
- 无线多媒体 (WMM)
- GCMP、CCMP、TKIP、WAPI、WEP 和 BIP
- 自动 Beacon 监测（硬件 TSF）
- 802.11mc FTM

### 3.6.6 联网特性

乐鑫提供的固件支持 TCP/IP 联网、ESP-WIFI-MESH 联网或其他 Wi-Fi 联网协议，同时也支持 TLS 1.2。

## 3.7 低功耗蓝牙

ESP32-S3 包含了一个低功耗蓝牙 (Bluetooth Low Energy) 子系统，集成了硬件链路层控制器、射频/调制解调器模块和功能齐全的软件协议栈。低功耗蓝牙子系统支持 Bluetooth 5 和 Bluetooth mesh。

### 3.7.1 低功耗蓝牙射频和物理层

ESP32-S3 低功耗蓝牙射频和物理层支持以下特性：

- 1 Mbps PHY
- 2 Mbps PHY，用于提高传输速度和数据吞吐量
- Coded PHY，用于提高接收灵敏度和传输距离（125 Kbps 和 500 Kbps）
- 无需外部 PA，支持 Class 1 发射功率
- 硬件实现 Listen Before Talk (LBT)

### 3.7.2 低功耗蓝牙链路层控制器

ESP32-S3 低功耗蓝牙链路控制器支持以下特性：

- 广播扩展 (Advertising Extensions)，用于增强广播能力，可以广播更多的智能数据
- 多广播
- 支持同时广播和扫描

- 多连接，支持中心设备 (Central) 和外围设备 (Peripheral) 同时运行
- 自适应跳频和信道选择
- 信道选择算法 #2 (Channel Selection Algorithm #2)
- 连接参数更新
- 高速不可连接广播 (High Duty Cycle Non-Connectable Advertising)
- LE Privacy 1.2
- 数据包长度扩展 (LE Data Packet Length Extension)
- 链路层扩展扫描过滤策略 (Link Layer Extended Scanner Filter policies)
- 低速可连接定向广播 (Low duty cycle directed advertising)
- 链路层加密
- LE Ping

## 3.8 定时器

### 3.8.1 通用定时器

ESP32-S3 内置 4 个 54 位通用定时器，具有 16 位分频器和 54 位可自动重载的向上/向下计时器。

定时器具有如下功能：

- 16 位时钟预分频器，分频系数为 2 到 65536
- 54 位时基计数器可配置成递增或递减
- 可读取时基计数器的实时值
- 暂停和恢复时基计数器
- 可配置的报警产生机制
- 计数器值重新加载（报警时自动重新加载或软件控制的即时重新加载）
- 电平触发中断

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 定时器组。

### 3.8.2 系统定时器

ESP32-S3 内置 52 位系统定时器，该系统定时器包含两个 52 位的时钟计数器和三个报警比较器，具有以下功能：

- 时钟计数器的频率固定为 16 MHz
- 根据不同的报警值可产生三个独立的中断
- 两种报警模式：单次特定报警值报警和周期性报警
- 支持设置 52 位的单次特定报警值和 26 位的周期性报警值
- 从 Deep-sleep 或 Light-sleep 唤醒后读取 RTC 计数器中的睡眠时间
- 支持配置成当 CPU 暂停或处于 OCD 模式时，时钟计数器也暂停

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 系统定时器。

### 3.8.3 看门狗定时器

ESP32-S3 中有三个看门狗定时器：两个定时器组中各一个（称作主系统看门狗定时器，缩写为 MWDT），RTC 模块中一个（称作 RTC 看门狗定时器，缩写为 RWDT）。

在引导加载 flash 固件期间，RWDT 和定时器组 0 中的 MWDT 会自动使能，以检测引导过程中发生的错误，并恢复运行。

看门狗定时器具有如下特性：

- 四个阶段，每个阶段都可配置超时时间。每阶段都可单独配置、使能和关闭。
- 如在某个阶段发生超时，MWDT 会采取中断、CPU 复位和内核复位三种超时动作中的一种，RWDT 会采取中断、CPU 复位、内核复位和系统复位四种超时动作中的一种。
- 保护 32 位超时计数器
- 防止 RWDT 和 MWDT 的配置被误改。
- flash 启动保护：如果在预定时间内 SPI flash 的引导过程没有完成，看门狗会重启整个主系统。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 看门狗定时器。

### 3.8.4 XTAL32K 看门狗定时器

#### XTAL32K 看门狗定时器的中断及唤醒

XTAL32K 看门狗定时器监控到 XTAL32K\_CLK 停振时，将发起停振中断 RTC\_XTAL32K\_DEAD\_INT（中断描述详见 [《ESP32-S3 技术参考手册》](#)），如果 CPU 处于 Light-sleep 和 Deep-sleep 状态，将唤醒 CPU。

#### BACKUP32K\_CLK

XTAL32K 看门狗定时器监控到 XTAL32K\_CLK 停振后，将使用 RTC\_CLK 的分频时钟 BACKUP32K\_CLK (频率约为 32 kHz) 替代 XTAL32K\_CLK 作为 RTC 的 SLOW\_CLK 维持系统继续正常工作。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 XTAL32K 看门狗定时器。

## 3.9 加密/安全组件

### 3.9.1 片外存储器加密与解密

ESP32-S3 芯片集成了符合 XTS-AES 标准的片外存储器加密与解密模块，支持以下特性：

- 通用 XTS-AES 算法，符合 IEEE Std 1619-2007
- 手动加密过程需要软件参与
- 高速的自动加密过程，无需软件参与
- 高速的自动解密过程，无需软件参与
- 寄存器配置、eFuse 参数、启动 (boot) 模式共同决定加解密功能

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 片外存储器加密与解密。

### 3.9.2 安全启动

安全启动功能确保只启动已签名（具有 RSA-PSS 签名）的固件，此功能的可信度是根植于硬件逻辑。

### 3.9.3 HMAC 加速器

如 RFC 2104 中所述，HMAC 模块通过 hash 算法和密钥计算得到数据信息的信息认证码 (MAC)。ESP32-S3 的 HMAC 加速器支持以下特性：

- 标准 HMAC-SHA-256 算法
- HMAC 计算的 hash 结果仅支持特定的硬件外设访问（下行模式）
- 兼容挑战-应答身份验证算法
- 生成数字签名外设所需的密钥（下行模式）
- 重启软禁用的 JTAG（下行模式）

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *HMAC 加速器*。

### 3.9.4 数字签名

数字签名技术在密码学算法层面上用于验证消息的真实性和完整性。ESP32-S3 的数字签名 (DS) 模块支持以下特性：

- RSA 数字签名支持密钥长度最大为 4096 位
- 私钥数据已加密，并且只能由 DS 读取
- SHA-256 摘要用于保护私钥数据免遭攻击者篡改

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *数字签名*。

### 3.9.5 World 控制器

ESP32-S3 可以将芯片的硬件和软件资源分为安全世界 (Secure World) 和非安全世界 (Non-secure World)，从而有效防止破坏或获取设备信息。两个世界之间由 World 控制器进行切换，其支持以下特性：

- 控制 CPU 在安全世界与非安全世界中的相互切换
- 控制 15 个 DMA 外设的安全世界与非安全世界中的相互切换
- 记录 CPU 的世界切换信息
- 屏蔽 CPU 的 NMI 中断

### 3.9.6 SHA 加速器

ESP32-S3 内置 SHA（安全哈希算法）硬件加速器可快速完成 SHA 运算，其支持以下特性：

- 支持 [FIPS PUB 180-4 规范](#) 的全部运算标准
  - SHA-1 运算
  - SHA-224 运算
  - SHA-256 运算
  - SHA-384 运算

- SHA-512 运算
- SHA-512/224 运算
- SHA-512/256 运算
- SHA-512/t 运算
- 提供两种工作模式
  - Typical SHA 工作模式
  - DMA-SHA 工作模式
- 允许插入 (interleaved) 功能（仅限 Typical SHA 工作模式）
- 允许中断功能（仅限 DMA-SHA 工作模式）

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *SHA 加速器*。

### 3.9.7 AES 加速器

ESP32-S3 内置 AES（高级加密标准）硬件加速器，可使用 AES 算法快速完成数据的加解密运算，支持以下特性：

- Typical AES 工作模式
  - AES-128/AES-256 加解密运算
- DMA-AES 工作模式
  - AES-128/AES-256 加解密运算
  - 块（加密）模式
    - \* ECB (Electronic Codebook)
    - \* CBC (Cipher Block Chaining)
    - \* OFB (Output Feedback)
    - \* CTR (Counter)
    - \* CFB8 (8-bit Cipher Feedback)
    - \* CFB128 (128-bit Cipher Feedback)
  - 中断发生

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *AES 加速器*。

### 3.9.8 RSA 加速器

RSA 加速器可为多种运用于“RSA 非对称式加密演算法”的高精度计算提供硬件支持。ESP32-S3 的 RSA 加速器具有以下特性：

- 大数模幂运算（支持两个加速选项）
- 大数模乘运算，最大可达 4096 位
- 大数乘法运算，运算子最大可达 2048 位
- 多种运算子长度

- 中断功能

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 *RSA* 加速器。

### 3.9.9 随机数发生器

ESP32-S3 的随机数发生器可通过物理过程而非算法生成真随机数，所有生成的随机数在特定范围内出现的概率完全一致。

详细信息请参考 [《ESP32-S3 技术参考手册》](#) > 章节 随机数发生器。

## 3.10 外设管脚分配

表 3-3. 外设和传感器管脚分配

接口	信号	管脚	功能
ADC	ADC1_CH0	GPIO1	两个 12 位 SAR ADC
	ADC1_CH1	GPIO2	
	ADC1_CH2	GPIO3	
	ADC1_CH3	GPIO4	
	ADC1_CH4	GPIO5	
	ADC1_CH5	GPIO6	
	ADC1_CH6	GPIO7	
	ADC1_CH7	GPIO8	
	ADC1_CH8	GPIO9	
	ADC1_CH9	GPIO10	
	ADC2_CH0	GPIO11	
	ADC2_CH1	GPIO12	
	ADC2_CH2	GPIO13	
	ADC2_CH3	GPIO14	
	ADC2_CH4	XTAL_32K_P	
	ADC2_CH5	XTAL_32K_N	
	ADC2_CH6	GPIO17	
	ADC2_CH7	GPIO18	
	ADC2_CH8	GPIO19	
	ADC2_CH9	GPIO20	

接口	信号	管脚	功能
触摸传感器	TOUCH1	GPIO1	电容式触摸传感器
	TOUCH2	GPIO2	
	TOUCH3	GPIO3	
	TOUCH4	GPIO4	
	TOUCH5	GPIO5	
	TOUCH6	GPIO6	
	TOUCH7	GPIO7	
	TOUCH8	GPIO8	
	TOUCH9	GPIO9	
	TOUCH10	GPIO10	
	TOUCH11	GPIO11	
	TOUCH12	GPIO12	
	TOUCH13	GPIO13	
	TOUCH14	GPIO14	
JTAG	MTDI	MTDI	软件调试 JTAG
	MTCK	MTCK	
	MTMS	MTMS	
	MTDO	MTDO	
UART	U0RXD_in	任意 GPIO 管脚	三个 UART 设备，支持硬件流控制和 DMA
	U0CTS_in		
	U0DSR_in		
	U0TXD_out		
	U0RTS_out		
	U0DTR_out		
	U1RXD_in		
	U1CTS_in		
	U1DSR_in		
	U1TXD_out		
	U1RTS_out		
	U1DTR_out		
	U2RXD_in		
	U2CTS_in		
	U2DSR_in		
	U2TXD_out		
	U2RTS_out		
	U2DTR_out		
I2C	I2CEXT0_SCL_in/_out	任意 GPIO 管脚	两个 I2C 设备，支持主机或从机模式
	I2CEXT0_SDA_in/_out		
	I2CEXT1_SCL_in/_out		
	I2CEXT1_SDA_in/_out		
LED PWM	LEDC_LS_SIG_out0~7	任意 GPIO 管脚	八路独立通道



接口	信号	管脚	功能
I2S	I2S0O_BCK_in	任意 GPIO 管脚	用于串行立体声数据的输入输出。
	I2S0_MCLK_in		
	I2S0O_WS_in		
	I2S0I_SD_in		
	I2S0I_SD1_in		
	I2S0I_SD2_in		
	I2S0I_SD3_in		
	I2S0I_BCK_in		
	I2S0I_WS_in		
	I2S1O_BCK_in		
	I2S1_MCLK_in		
	I2S1O_WS_in		
	I2S1I_SD_in		
	I2S1I_BCK_in		
	I2S1I_WS_in		
	I2S0O_BCK_out		
	I2S0_MCLK_out		
	I2S0O_WS_out		
	I2S0O_SD_out		
	I2S0O_SD1_out		
	I2S0I_BCK_out		
	I2S0I_WS_out		
	I2S1O_BCK_out		
	I2S1_MCLK_out		
	I2S1O_WS_out		
	I2S1O_SD_out		
	I2S1I_BCK_out		
	I2S1I_WS_out		
LCD_CAMERA	LCD_PCLK	任意 GPIO 管脚	用于发送 8 ~16 位 LCD 接口数据的发送和 8 ~16 位摄像头接口数据的接收。
	LCD_DC		
	LCD_V_SYNC		
	LCD_H_SYNC		
	LCD_H_ENABLE		
	LCD_DATA_out0~15		
	LCD_CS		
	CAM_CLK		
	CAM_V_SYNC		
	CAM_H_SYNC		
	CAM_H_ENABLE		
	CAM_PCLK		
	CAM_DATA_in0~15		
红外遥控器	RMT_SIG_in0~3	任意 GPIO 管脚	四路 IR 收发器，支持不同波形标准。
	RMT_SIG_out0~3		

接口	信号	管脚	功能
SPI0/1	SPICLK_out_mux	SPICLK	支持 SPI、Dual SPI、Quad SPI、QPI、Octal SPI 和 OPI，可以连接片外 flash 和 RAM。
	SPICS0_out	SPICS0	
	SPICS1_out	SPICS1	
	SPID_in/_out	SPID	
	SPIQ_in/_out	SPIQ	
	SPIWP_in/_out	SPIWP	
	SPIHD_in/_out	SPIHD	
	SPID4_in/_out	GPIO33	
	SPID5_in/_out	GPIO34	
	SPID6_in/_out	GPIO35	
	SPID7_in/_out	GPIO36	
	SPIDQS_in/_out	GPIO37	
SPI2	FSPICLK_in/_out_mux	任意 GPIO 管脚	支持以下功能： <ul style="list-style-type: none"> <li>• SPI、Dual SPI、Quad SPI、Octal SPI、QPI 和 OPI 的主机模式，SPI、Dual SPI、Quad SPI 和 QPI 的从机模式；</li> <li>• 可以连接片外 flash、RAM 和其他 SPI 设备</li> <li>• SPI 传输的四种时钟模式；</li> <li>• 可配置的 SPI 频率；</li> <li>• 64 字节缓存或 DMA 数据缓存。</li> </ul>
	FSPICS0_in/_out		
	FSPICS1~5_out		
	FSPID_in/_out		
	FSPIQ_in/_out		
	FSPIWP_in/_out		
	FSPIHD_in/_out		
	FSPIIO4~7_in/_out		
SPI3	FSPIDQS_out	任意 GPIO 管脚	支持以下功能： <ul style="list-style-type: none"> <li>• SPI、Dual SPI、Quad SPI 和 QPI 的主机和从机模式；</li> <li>• SPI 传输的四种时钟模式；</li> <li>• 可配置的 SPI 频率；</li> <li>• 64 字节缓存或 DMA 数据缓存。</li> </ul>
	SPI3_CLK_in/_out_mux		
	SPI3_CS0_in/_out		
	SPI3_CS1_out		
	SPI3_CS2_out		
	SPI3_D_in/_out		
	SPI3_Q_in/_out		
	SPI3_WP_in/_out		
脉冲计数器	SPI3_HD_in/_out	任意 GPIO 管脚	脉冲计数器通过七种模式捕捉脉冲并对脉冲边沿计数。
	PCNT_SIG_CH0_in0~3		
	PCNT_SIG_CH1_in0~3		
	PCNT_CTRL_CH0_in0~3		
	PCNT_CTRL_CH1_in0~3		

接口	信号	管脚	功能
USB OTG	D-	GPIO19 (内部 PHY 使用)	全速 USB OTG (USB OTG 支持使用芯片内部集成的全速 PHY, 也支持使用外接全速 PHY)
	D+	GPIO20 (内部 PHY 使用)	
	VP	MTMS (外部 PHY 使用)	
	VM	MTDI (外部 PHY 使用)	
	RCV	GPIO21 (外部 PHY 使用)	
	OEN	MTDO (外部 PHY 使用)	
	VPO	MTCK (外部 PHY 使用)	
	VMO	GPIO38 (外部 PHY 使用)	
USB 串口/ JTAG 控制器	D-	GPIO19 (内部 PHY 使用)	编程 flash 及 CPU 调试 (USB 串口/JTAG 控制器支持使用芯片内部集成的全速 PHY, 也支持使用外接全速 PHY)
	D+	GPIO20 (内部 PHY 使用)	
	VP	MTMS (外部 PHY 使用)	
	VM	MTDI (外部 PHY 使用)	
	OEN	MTDO (外部 PHY 使用)	
	VPO	MTCK (外部 PHY 使用)	
	VMO	GPIO38 (外部 PHY 使用)	
SD/MMC 主机控制器	SDHOST_CCLK_out_1~2	任意 GPIO 管脚	支持 V3.0.1 标准 SD 内存卡
	SDHOST_RST_N_1~2		
	SDHOST_CCMD_OD_PULLUP_EN_N		
	SDIO_TOHOST_INT_out		
	SDHOST_CCMD_in/_out_1		
	SDHOST_CCMD_in/_out_2		
	SDHOST_CDATA_in/_out_10		
	SDHOST_CDATA_in/_out_11		
	SDHOST_CDATA_in/_out_12		
	SDHOST_CDATA_in/_out_13		
	SDHOST_CDATA_in/_out_14		
	SDHOST_CDATA_in/_out_15		
	SDHOST_CDATA_in/_out_16		
	SDHOST_CDATA_in/_out_17		
	SDHOST_CDATA_in/_out_20		
	SDHOST_CDATA_in/_out_21		
	SDHOST_CDATA_in/_out_22		
	SDHOST_CDATA_in/_out_23		
	SDHOST_CDATA_in/_out_24		
	SDHOST_CDATA_in/_out_25		
	SDHOST_CDATA_in/_out_26		
	SDHOST_CDATA_in/_out_27		
	SDHOST_DATA_STROBE_1~2		
	SDHOST_CARD_DETECT_N_1~2		
	SDHOST_CARD_WRITE_PRT_1~2		
	SDHOST_CARD_INT_N_1~2		

接口	信号	管脚	功能
MCPWM	PWM0_SYNC0~2_in	任意 GPIO 管脚	2 个 MCPWM 的输入输出管脚，包括 PWM 波形的差分输出，待检测的故障输入信号，待捕获的输入信号和 PWM 定时器的外接同步信号
	PWM0_F0~2_in		
	PWM0_CAP0~2_in		
	PWM1_SYNC0~2_in		
	PWM1_F0~2_in		
	PWM1_CAP0~2_in		
	PWM0_out0a		
	PWM0_out0b		
	PWM0_out1a		
	PWM0_out1b		
	PWM0_out2a		
	PWM0_out2b		
	PWM1_out0a		
	PWM1_out0b		
	PWM1_out1a		
	PWM1_out1b		
	PWM1_out2a		
	PWM1_out2b		
TWAI® 控制器	TWAI_RX	任意 GPIO 管脚	兼容 ISO 11898-1 协议 (CAN 规范 2.0)，最高支持 1 Mbit/s 速率
	TWAI_TX		
	TWAI_BUS_OFF_ON		
	TWAI_CLKOUT		

## 4 电气特性

### 4.1 绝对最大额定值

超出表 4-1 绝对最大额定值的绝对最大额定值可能导致器件永久性损坏。这只是强调的额定值，不涉及器件在这些或其它条件下超出章节 4.2 建议电源条件 技术规格指标的功能性操作。长时间暴露在绝对最大额定条件下可能会影响设备的可靠性。

表 4-1. 绝对最大额定值

参数	说明	最小值	最大值	单位
输入电源管脚 <sup>1</sup>	允许输入电压	-0.3	3.6	V
$I_{output}$ <sup>2</sup>	IO 输出总电流	—	1500	mA
$T_{STORE}$	存储温度	-40	150	°C

<sup>1</sup> 更多关于输入电源管脚的信息，见章节 2.5.1 电源管脚。

<sup>2</sup> 在 25 °C 的环境温度下连续 24 小时保持所有 IO 管脚拉高并接地，设备工作完全正常。

### 4.2 建议电源条件

推荐环境温度，请参考章节 1 ESP32-S3 系列型号对比。

表 4-2. 建议电源条件

参数 <sup>1</sup>	说明	最小值	典型值	最大值	单位
VDDA, VDD3P3	建议输入电压	3.0	3.3	3.6	V
VDD3P3_RTC <sup>2</sup>	建议输入电压	3.0	3.3	3.6	V
VDD_SPI (输入)	—	1.8	3.3	3.6	V
VDD3P3_CPU <sup>3</sup>	建议输入电压	3.0	3.3	3.6	V
$I_{VDD}$ <sup>4</sup>	输入总电流	0.5	—	—	A

<sup>1</sup> 请结合章节 2.5 电源 阅读。

<sup>2</sup> 使用 VDD3P3\_RTC 给 VDD\_SPI 供电时（见章节 2.5.2 电源管理），应考虑  $R_{SPI}$  的电压降。更多信息，请参考章节 4.3 VDD\_SPI 输出特性。

<sup>3</sup> 写 eFuse 时，由于烧录 eFuse 的电路较敏感，VDD3P3\_CPU 的电压应不超过 3.3 V。

<sup>4</sup> 使用单电源供电时，输出电流需要达到 500 mA 及以上。

### 4.3 VDD\_SPI 输出特性

表 4-3. VDD\_SPI 内部和输出特性

参数	说明 <sup>1</sup>	典型值	单位
$R_{SPI}$	VDD_SPI 连接 3.3 V flash/ PSRAM 时, 由 VDD3P3_RTC 经 $R_{SPI}$ 供电 <sup>2</sup>	14	$\Omega$
$I_{SPI}$	VDD_SPI 连接 1.8 V flash/PSRAM 时, flash 调压器供电的输出电流	40	mA

<sup>1</sup> 请结合章节 2.5.2 电源管理 阅读。

<sup>2</sup> VDD3P3\_RTC 需高于  $VDD_{flash\_min} + I_{flash\_max} * R_{SPI}$ ,

其中

- $VDD_{flash\_min}$  – flash/PSRAM 的最小工作电压
- $I_{flash\_max}$  – flash/PSRAM 的最大工作电流

### 4.4 直流电气特性 (3.3 V, 25 °C)

表 4-4. 直流电气特性 (3.3 V, 25 °C)

符号	参数	最小值	典型值	最大值	单位
$C_{IN}$	管脚电容	—	2	—	pF
$V_{IH}$	高电平输入电压	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
$V_{IL}$	低电平输入电压	-0.3	—	$0.25 \times VDD^1$	V
$I_{IH}$	高电平输入电流	—	—	50	nA
$I_{IL}$	低电平输入电流	—	—	50	nA
$V_{OH}^2$	高电平输出电压	$0.8 \times VDD^1$	—	—	V
$V_{OL}^2$	低电平输出电压	—	—	$0.1 \times VDD^1$	V
$I_{OH}$	高电平拉电流 ( $VDD^1 = 3.3$ V, $V_{OH} \geq 2.64$ V, PAD_DRIVER = 3)	—	40	—	mA
$I_{OL}$	低电平灌电流 ( $VDD^1 = 3.3$ V, $V_{OL} = 0.495$ V, PAD_DRIVER = 3)	—	28	—	mA
$R_{PU}$	内部弱上拉电阻	—	45	—	k $\Omega$
$R_{PD}$	内部弱下拉电阻	—	45	—	k $\Omega$
$V_{IH\_nRST}$	芯片复位释放电压 (CHIP_PU 应满足电压范围)	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
$V_{IL\_nRST}$	芯片复位电压 (CHIP_PU 应满足电压范围)	-0.3	—	$0.25 \times VDD^1$	V

<sup>1</sup> VDD 是 I/O 的供电电源。

<sup>2</sup>  $V_{OH}$  和  $V_{OL}$  为负载是高阻条件下的测试值。

## 4.5 ADC 特性

本章节数据是在 ADC 外接 100 nF 电容、输入为 DC 信号、25 °C 环境温度、Wi-Fi 关闭条件下的测量结果。

表 4-5. ADC 特性

符号	最小值	最大值	单位
DNL (差分非线性) <sup>1</sup>	-4	4	LSB
INL (积分非线性)	-8	8	LSB
采样速度	—	100	kSPS <sup>2</sup>

<sup>1</sup> 使用滤波器多次采样或计算平均值可以获得更好的 DNL 结果。

<sup>2</sup> kSPS (kilo samples-per-second) 表示每秒采样千次。

表 4-6. ADC 校准结果

参数	描述	最小值	最大值	单位
总误差	ATTEN0, 有效测量范围为 0 ~ 850	-5	5	mV
	ATTEN1, 有效测量范围为 0 ~ 1100	-6	6	mV
	ATTEN2, 有效测量范围为 0 ~ 1600	-10	10	mV
	ATTEN3, 有效测量范围为 0 ~ 2900	-50	50	mV

## 4.6 功耗特性

### 4.6.1 Active 模式下的 RF 功耗

下列功耗数据是基于 3.3 V 电源、25 °C 环境温度，在 RF 接口处完成的测试结果。所有发射数据均基于 100% 的占空比测得。

表 4-7. 不同 RF 模式下的 Wi-Fi 功耗

工作模式 <sup>1</sup>	说明		峰值 (mA)
Active (RF 工作)	TX	802.11b, 1 Mbps, @21 dBm	340
		802.11g, 54 Mbps, @19 dBm	291
		802.11n, HT20, MCS7, @18.5 dBm	283
		802.11n, HT40, MCS7, @18 dBm	286
	RX	802.11b/g/n, HT20	88
		802.11n, HT40	91

<sup>1</sup> CPU 工作模式：主频 80 MHz，单核执行 32 位数据访问指令，另一个核处于空闲状态。

### 4.6.2 其他功耗模式下的功耗

以下功耗数据适用于 ESP32-S3 和 ESP32-S3FH8 芯片。ESP32-S3R2、ESP32-S3R8、ESP32-S3R8V、ESP32-S3R16V 及 ESP32-S3FN4R2 由于封装内有 PSRAM，功耗数据可能略高于下表数据。

表 4-8. Modem-sleep 模式下的功耗

工作模式	频率 (MHz)	说明	典型值 <sup>1</sup> (mA)	典型值 <sup>2</sup> (mA)
Modem-sleep <sup>3</sup>	40	WAITI (双核均空闲)	13.2	18.8
		单核执行 32 位数据访问指令, 另一个核空闲	16.2	21.8
		双核执行 32 位数据访问指令	18.7	24.4
		单核执行 128 位数据访问指令, 另一个核空闲	19.9	25.4
		双核执行 128 位数据访问指令	23.0	28.8
	80	WAITI	22.0	36.1
		单核执行 32 位数据访问指令, 另一个核空闲	28.4	42.6
		双核执行 32 位数据访问指令	33.1	47.3
		单核执行 128 位数据访问指令, 另一个核空闲	35.1	49.6
		双核执行 128 位数据访问指令	41.8	56.3
	160	WAITI	27.6	42.3
		单核执行 32 位数据访问指令, 另一个核空闲	39.9	54.6
		双核执行 32 位数据访问指令	49.6	64.1
		单核执行 128 位数据访问指令, 另一个核空闲	54.4	69.2
		双核执行 128 位数据访问指令	66.7	81.1
	240	WAITI	32.9	47.6
		单核执行 32 位数据访问指令, 另一个核空闲	51.2	65.9
		双核执行 32 位数据访问指令	66.2	81.3
		单核执行 128 位数据访问指令, 另一个核空闲	72.4	87.9
		双核执行 128 位数据访问指令	91.7	107.9

<sup>1</sup> 所有外设时钟关闭时的典型值。

<sup>2</sup> 所有外设时钟打开时的典型值。实际情况下, 外设在不同工作状态下电流会有所差异。

<sup>3</sup> Modem-sleep 模式下, Wi-Fi 设有时钟门控。该模式下, 访问 flash 时功耗会增加。若 flash 速率为 80 Mbit/s, SPI 双线模式下 flash 的功耗为 10 mA。

表 4-9. 低功耗模式下的功耗

工作模式	说明	典型值 (μA)
Light-sleep <sup>1</sup>	VDD_SPI 和 Wi-Fi 掉电, 所有 GPIO 设置为高阻状态	240
Deep-sleep	RTC 存储器和 RTC 外设上电	8
	RTC 存储器上电, RTC 外设掉电	7
关闭	CHIP_PU 管脚拉低, 芯片关闭	1

<sup>1</sup> Light-sleep 模式下, SPI 相关管脚上拉。封装内有 PSRAM 的芯片请在典型值的基础上添加相应的 PSRAM 功耗: 8 MB Octal PSRAM (3.3 V) 为 140 μA; 8 MB Octal PSRAM (1.8 V) 为 200 μA; 2 MB Quad PSRAM 为 40 μA。



## 4.7 可靠性

表 4-10. 可靠性认证

测试项目	测试条件	测试标准
HTOL (高温工作寿命)	125 °C, 1000 小时	JESD22-A108
ESD (静电放电敏感度)	HBM (人体放电模式) <sup>1</sup> ± 2000 V	JS-001
	CDM (充电器件模式) <sup>2</sup> ± 1000 V	JS-002
闩锁测试 (Latch-up)	过电流 ± 200 mA	JESD78
	过电压 $1.5 \times VDD_{max}$	
预处理测试	烘烤: 125 °C, 24 小时 浸泡: 三级 (30 °C, 60% RH, 192 小时) 回流焊: 260 + 0 °C, 20 秒, 三次	J-STD-020、JESD47、JESD22-A113
TCT (温度循环测试)	-65 °C / 150 °C, 500 次循环	JESD22-A104
uHAST (无偏压高加速温湿度应力试验)	130 °C, 85% RH, 96 小时	JESD22-A118
HTSL (高温贮存寿命)	150 °C, 1000 小时	JESD22-A103
LTSL (低温存储寿命)	-40 °C, 1000 小时	JESD22-A119

<sup>1</sup> JEDEC 文档 JEP155 规定: 500 V HBM 能够在标准 ESD 控制流程下安全生产。

<sup>2</sup> JEDEC 文档 JEP157 规定: 250 V CDM 能够在标准 ESD 控制流程下安全生产。

## 4.8 Wi-Fi 射频

表 4-11. Wi-Fi 频率

参数	最小值 (MHz)	典型值 (MHz)	最大值 (MHz)
工作信道中心频率	2412	—	2484

### 4.8.1 Wi-Fi 射频发射器 (TX) 规格

表 4-12. 频谱模板和 EVM 符合 802.11 标准时的发射功率

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	21.0	—
802.11b, 11 Mbps	—	21.0	—
802.11g, 6 Mbps	—	20.5	—
802.11g, 54 Mbps	—	19.0	—
802.11n, HT20, MCS0	—	19.5	—
802.11n, HT20, MCS7	—	18.5	—
802.11n, HT40, MCS0	—	19.5	—
802.11n, HT40, MCS7	—	18.0	—

表 4-13. 发射 EVM 测试

速率	最小值 (dB)	典型值 (dB)	标准限值 (dB)
802.11b, 1 Mbps, @21 dBm	—	-24.5	-10
802.11b, 11 Mbps, @21 dBm	—	-24.5	-10
802.11g, 6 Mbps, @20.5 dBm	—	-21.5	-5
802.11g, 54 Mbps, @19 dBm	—	-28.0	-25
802.11n, HT20, MCS0, @19.5 dBm	—	-23.0	-5
802.11n, HT20, MCS7, @18.5 dBm	—	-29.5	-27
802.11n, HT40, MCS0, @19.5 dBm	—	-23.0	-5
802.11n, HT40, MCS7, @18 dBm	—	-29.5	-27

## 4.8.2 Wi-Fi 射频接收器 (RX) 规格

表 4-14. 接收灵敏度

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	-98.4	—
802.11b, 2 Mbps	—	-95.4	—
802.11b, 5.5 Mbps	—	-93.0	—
802.11b, 11 Mbps	—	-88.6	—
802.11g, 6 Mbps	—	-93.2	—
802.11g, 9 Mbps	—	-91.8	—
802.11g, 12 Mbps	—	-91.2	—
802.11g, 18 Mbps	—	-88.6	—
802.11g, 24 Mbps	—	-86.0	—
802.11g, 36 Mbps	—	-82.4	—
802.11g, 48 Mbps	—	-78.2	—
802.11g, 54 Mbps	—	-76.5	—
802.11n, HT20, MCS0	—	-92.6	—
802.11n, HT20, MCS1	—	-91.0	—
802.11n, HT20, MCS2	—	-88.2	—
802.11n, HT20, MCS3	—	-85.0	—
802.11n, HT20, MCS4	—	-81.8	—
802.11n, HT20, MCS5	—	-77.4	—
802.11n, HT20, MCS6	—	-75.8	—
802.11n, HT20, MCS7	—	-74.2	—
802.11n, HT40, MCS0	—	-90.0	—
802.11n, HT40, MCS1	—	-88.0	—
802.11n, HT40, MCS2	—	-85.2	—
802.11n, HT40, MCS3	—	-82.0	—
802.11n, HT40, MCS4	—	-79.0	—

见下页

表 4-14 – 接上页

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11n, HT40, MCS5	—	-74.4	—
802.11n, HT40, MCS6	—	-72.8	—
802.11n, HT40, MCS7	—	-71.4	—

表 4-15. 最大接收电平

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	5	—
802.11b, 11 Mbps	—	5	—
802.11g, 6 Mbps	—	5	—
802.11g, 54 Mbps	—	0	—
802.11n, HT20, MCS0	—	5	—
802.11n, HT20, MCS7	—	0	—
802.11n, HT40, MCS0	—	5	—
802.11n, HT40, MCS7	—	0	—

表 4-16. 接收邻道抑制

速率	最小值 (dB)	典型值 (dB)	最大值 (dB)
802.11b, 1 Mbps	—	35	—
802.11b, 11 Mbps	—	35	—
802.11g, 6 Mbps	—	31	—
802.11g, 54 Mbps	—	20	—
802.11n, HT20, MCS0	—	31	—
802.11n, HT20, MCS7	—	16	—
802.11n, HT40, MCS0	—	25	—
802.11n, HT40, MCS7	—	11	—

## 4.9 低功耗蓝牙射频

表 4-17. 低功耗蓝牙频率

参数	最小值 (MHz)	典型值 (MHz)	最大值 (MHz)
工作信道中心频率	2402	—	2480

## 4.9.1 低功耗蓝牙射频发射器 (TX) 规格

表 4-18. 发射器特性 - 低功耗蓝牙 1 Mbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-24.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0, 1, 2, \dots, k}$ 最大值	—	2.50	—	kHz
	$ f_0 - f_n $ 最大值	—	2.00	—	kHz
	$ f_n - f_{n-5} $ 最大值	—	1.39	—	kHz
	$ f_1 - f_0 $	—	0.80	—	kHz
调制特性	$\Delta f_{1\text{avg}}$	—	249.00	—	kHz
	$\Delta f_{2\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{2\text{max}}$ )	—	198.00	—	kHz
	$\Delta f_{2\text{avg}}/\Delta f_{1\text{avg}}$	—	0.86	—	—
带内杂散发射	$\pm 2$ MHz 偏移	—	-37.00	—	dBm
	$\pm 3$ MHz 偏移	—	-42.00	—	dBm
	$> \pm 3$ MHz 偏移	—	-44.00	—	dBm

表 4-19. 发射器特性 - 低功耗蓝牙 2 Mbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-24.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0, 1, 2, \dots, k}$ 最大值	—	2.50	—	kHz
	$ f_0 - f_n $ 最大值	—	1.90	—	kHz
	$ f_n - f_{n-5} $ 最大值	—	1.40	—	kHz
	$ f_1 - f_0 $	—	1.10	—	kHz
调制特性	$\Delta f_{1\text{avg}}$	—	499.00	—	kHz
	$\Delta f_{2\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{2\text{max}}$ )	—	416.00	—	kHz
	$\Delta f_{2\text{avg}}/\Delta f_{1\text{avg}}$	—	0.89	—	—
带内杂散发射	$\pm 4$ MHz 偏移	—	-43.80	—	dBm
	$\pm 5$ MHz 偏移	—	-45.80	—	dBm
	$> \pm 5$ MHz 偏移	—	-47.00	—	dBm

表 4-20. 发射器特性 - 低功耗蓝牙 125 Kbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-24.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0, 1, 2, \dots, k}$ 最大值	—	0.80	—	kHz
	$ f_0 - f_n $ 最大值	—	0.98	—	kHz
	$ f_n - f_{n-3} $	—	0.30	—	kHz

见下页

表 4-20 – 接上页

参数	描述	最小值	典型值	最大值	单位
	$ f_0 - f_3 $	—	1.00	—	kHz
调制特性	$\Delta f_{1\text{avg}}$	—	248.00	—	kHz
	$\Delta f_{1\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{1\text{max}}$ )	—	222.00	—	kHz
带内杂散发射	$\pm 2$ MHz 偏移	—	-37.00	—	dBm
	$\pm 3$ MHz 偏移	—	-42.00	—	dBm
	$> \pm 3$ MHz 偏移	—	-44.00	—	dBm

表 4-21. 发射器特性 - 低功耗蓝牙 500 Kbps

参数	描述	最小值	典型值	最大值	单位
射频发射功率	射频功率控制范围	-24.00	0	20.00	dBm
	增益控制步长	—	3.00	—	dB
载波频率偏移和漂移	$ f_n _{n=0, 1, 2, \dots, k}$ 最大值	—	0.70	—	kHz
	$ f_0 - f_n $ 最大值	—	0.90	—	kHz
	$ f_n - f_{n-3} $	—	0.85	—	kHz
	$ f_0 - f_3 $	—	0.34	—	kHz
调制特性	$\Delta f_{2\text{avg}}$	—	213.00	—	kHz
	$\Delta f_{2\text{max}}$ 最小值 (至少 99.9% 的 $\Delta f_{2\text{max}}$ )	—	196.00	—	kHz
带内杂散发射	$\pm 2$ MHz 偏移	—	-37.00	—	dBm
	$\pm 3$ MHz 偏移	—	-42.00	—	dBm
	$> \pm 3$ MHz 偏移	—	-44.00	—	dBm

#### 4.9.2 低功耗蓝牙射频接收器 (RX) 规格

表 4-22. 接收器特性 - 低功耗蓝牙 1 Mbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-97.5	—	dBm
最大接收信号 @30.8% PER	—	—	8	—	dBm
共信道抑制比 C/I	F = F0 MHz	—	9	—	dB
邻道选择性抑制比 C/I	F = F0 + 1 MHz	—	-3	—	dB
	F = F0 - 1 MHz	—	-3	—	dB
	F = F0 + 2 MHz	—	-28	—	dB
	F = F0 - 2 MHz	—	-30	—	dB
	F = F0 + 3 MHz	—	-31	—	dB
	F = F0 - 3 MHz	—	-33	—	dB
	F > F0 + 3 MHz	—	-32	—	dB
镜像频率	F > F0 - 3 MHz	—	-36	—	dB
	—	—	-32	—	dB

见下页

表 4-22 – 接上页

参数	描述	最小值	典型值	最大值	单位
邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-39	—	dB
	$F = F_{image} - 1 \text{ MHz}$	—	-31	—	dB
带外阻塞	30 MHz ~ 2000 MHz	—	-9	—	dBm
	2003 MHz ~ 2399 MHz	—	-19	—	dBm
	2484 MHz ~ 2997 MHz	—	-16	—	dBm
	3000 MHz ~ 12.75 GHz	—	-5	—	dBm
互调	—	—	-31	—	dBm

表 4-23. 接收器特性 - 低功耗蓝牙 2 Mbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-93.5	—	dBm
最大接收信号 @30.8% PER	—	—	3	—	dBm
共信道干扰 C/I	$F = F_0 \text{ MHz}$	—	10	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 2 \text{ MHz}$	—	-8	—	dB
	$F = F_0 - 2 \text{ MHz}$	—	-5	—	dB
	$F = F_0 + 4 \text{ MHz}$	—	-31	—	dB
	$F = F_0 - 4 \text{ MHz}$	—	-33	—	dB
	$F = F_0 + 6 \text{ MHz}$	—	-37	—	dB
	$F = F_0 - 6 \text{ MHz}$	—	-37	—	dB
	$F > F_0 + 6 \text{ MHz}$	—	-40	—	dB
	$F > F_0 - 6 \text{ MHz}$	—	-40	—	dB
镜像频率	—	—	-31	—	dB
邻道镜像频率干扰	$F = F_{image} + 2 \text{ MHz}$	—	-37	—	dB
	$F = F_{image} - 2 \text{ MHz}$	—	-8	—	dB
带外阻塞	30 MHz ~ 2000 MHz	—	-16	—	dBm
	2003 MHz ~ 2399 MHz	—	-20	—	dBm
	2484 MHz ~ 2997 MHz	—	-16	—	dBm
	3000 MHz ~ 12.75 GHz	—	-16	—	dBm
互调	—	—	-30	—	dBm

表 4-24. 接收器特性 - 低功耗蓝牙 125 Kbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-104.5	—	dBm
最大接收信号 @30.8% PER	—	—	8	—	dBm
共信道抑制比 C/I	$F = F_0 \text{ MHz}$	—	6	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 1 \text{ MHz}$	—	-6	—	dB
	$F = F_0 - 1 \text{ MHz}$	—	-5	—	dB
	$F = F_0 + 2 \text{ MHz}$	—	-32	—	dB
	$F = F_0 - 2 \text{ MHz}$	—	-39	—	dB
	$F = F_0 + 3 \text{ MHz}$	—	-35	—	dB

见下页

表 4-24 – 接上页

参数	描述	最小值	典型值	最大值	单位
	$F = F_0 - 3 \text{ MHz}$	—	-45	—	dB
	$F > F_0 + 3 \text{ MHz}$	—	-35	—	dB
	$F > F_0 - 3 \text{ MHz}$	—	-48	—	dB
镜像频率	—	—	-35	—	dB
邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-49	—	dB
	$F = F_{image} - 1 \text{ MHz}$	—	-32	—	dB

表 4-25. 接收器特性 - 低功耗蓝牙 500 Kbps

参数	描述	最小值	典型值	最大值	单位
灵敏度 @30.8% PER	—	—	-101	—	dBm
最大接收信号 @30.8% PER	—	—	8	—	dBm
共信道抑制比 C/I	$F = F_0 \text{ MHz}$	—	4	—	dB
邻道选择性抑制比 C/I	$F = F_0 + 1 \text{ MHz}$	—	-5	—	dB
	$F = F_0 - 1 \text{ MHz}$	—	-5	—	dB
	$F = F_0 + 2 \text{ MHz}$	—	-28	—	dB
	$F = F_0 - 2 \text{ MHz}$	—	-36	—	dB
	$F = F_0 + 3 \text{ MHz}$	—	-36	—	dB
	$F = F_0 - 3 \text{ MHz}$	—	-38	—	dB
	$F > F_0 + 3 \text{ MHz}$	—	-37	—	dB
	$F > F_0 - 3 \text{ MHz}$	—	-41	—	dB
镜像频率	—	—	-37	—	dB
邻道镜像频率干扰	$F = F_{image} + 1 \text{ MHz}$	—	-44	—	dB
	$F = F_{image} - 1 \text{ MHz}$	—	-28	—	dB

## 5 封装

- 有关卷带、载盘和产品标签的信息，请参阅 [《乐鑫芯片包装信息》](#)。
- 俯视图中，芯片管脚从 Pin 1 位置开始按逆时针方向编号。关于管脚序号和名称的详细信息，请参考图 2-1 ESP32-S3 管脚布局（俯视图）。
- 推荐 PCB 封装图 [源文件 \(dxf\)](#) 可使用 [Autodesk Viewer](#) 查看。
- ESP32-S3FH4R2 芯片的封装（见图 5-2）除 EPAD 尺寸更大外，与其他 ESP32-S3 芯片封装（见图 5-1）相同。ESP32-S3FH4R2 芯片同样可使用 [源文件 \(dxf\)](#)，但需更改其中的 EPAD 尺寸（具体见图 5-2 中的 D2 和 E2）。

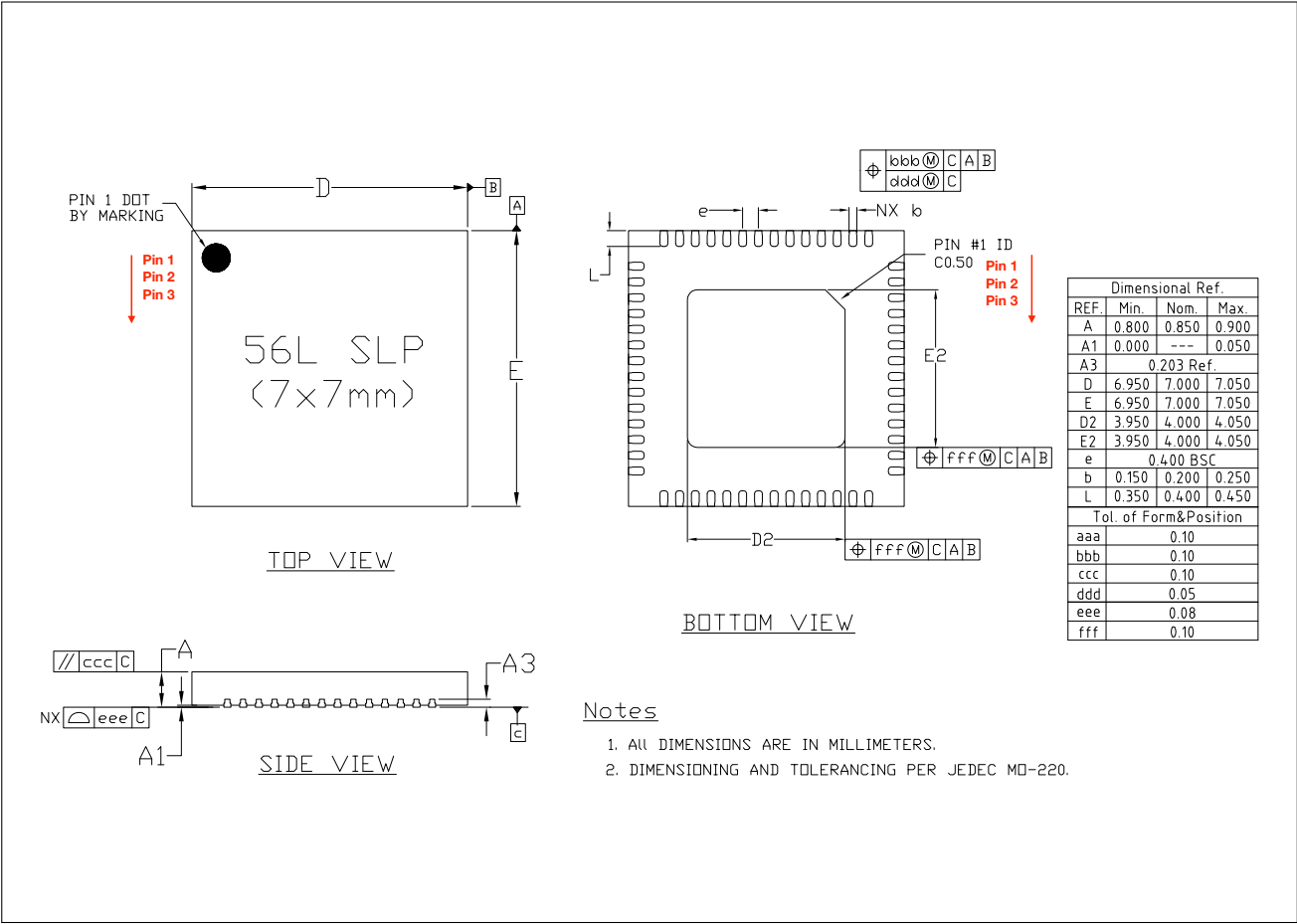


图 5-1. QFN56 (7x7 mm) 封装



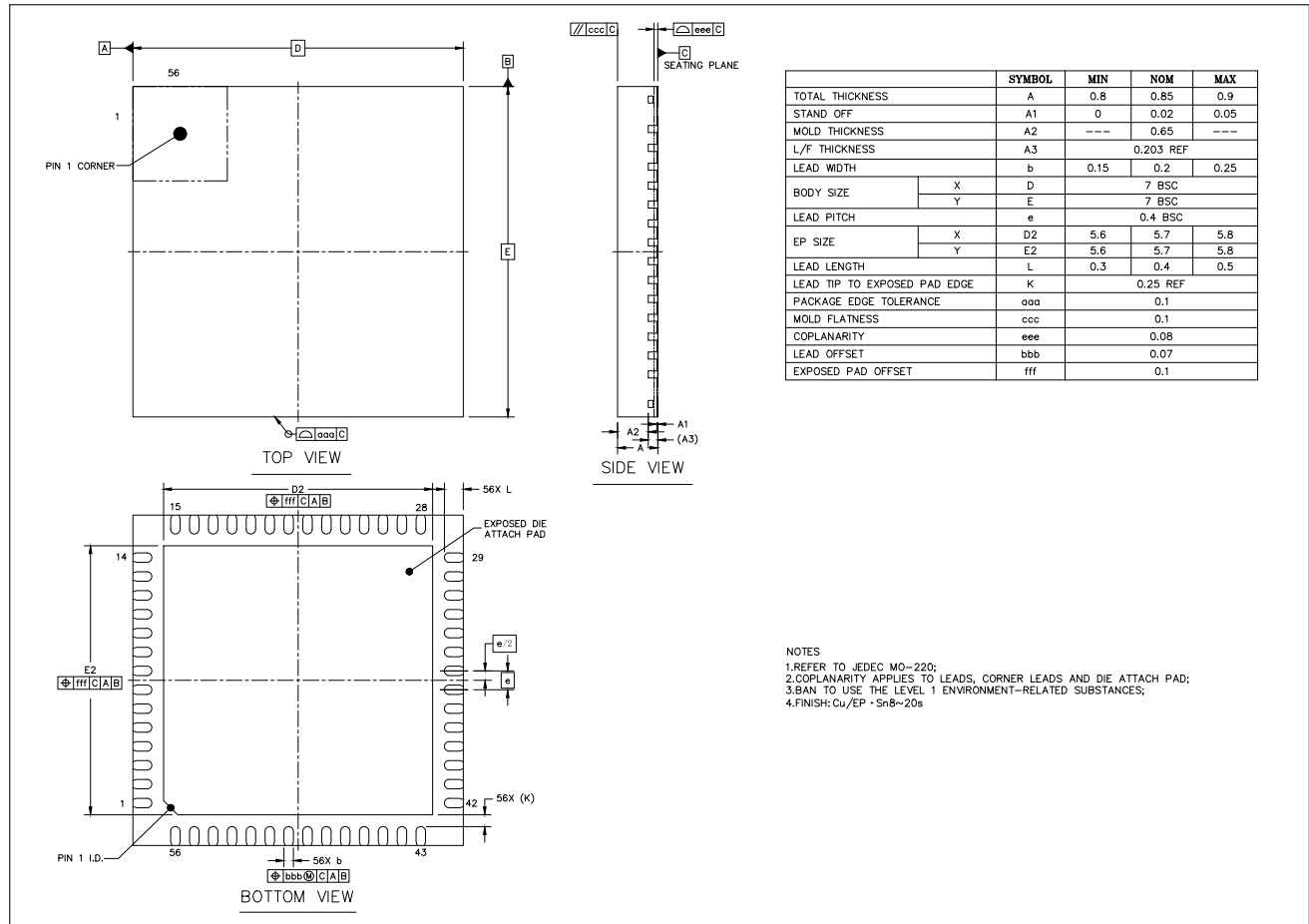


图 5-2. QFNWB (7×7 mm) 封装 (仅适用于 ESP32-S3FH4R2)

## 6 相关文档和资源

### 相关文档

- [《ESP32-S3 技术参考手册》](#) – 提供 ESP32-S3 芯片的存储器和外设的详细使用说明。
- [《ESP32-S3 硬件设计指南》](#) – 提供基于 ESP32-S3 芯片的产品设计规范。
- [《ESP32-S3 系列芯片勘误表》](#) – 描述 ESP32-S3 系列芯片的已知错误。
- 证书  
<https://espressif.com/zh-hans/support/documents/certificates>
- ESP32-S3 产品/工艺变更通知 (PCN)  
<https://espressif.com/zh-hans/support/documents/pcns?keys=ESP32-S3>
- ESP32-S3 公告 – 提供有关安全、bug、兼容性、器件可靠性的信息  
<https://espressif.com/zh-hans/support/documents/advisories?keys=ESP32-S3>
- 文档更新和订阅通知  
<https://espressif.com/zh-hans/support/download/documents>

### 开发者社区

- [《ESP32-S3 ESP-IDF 编程指南》](#) – ESP-IDF 开发框架的文档中心。
- ESP-IDF 及 GitHub 上的其它开发框架  
<https://github.com/espressif>
- ESP32 论坛 – 工程师对工程师 (E2E) 的社区，您可以在这里提出问题、解决问题、分享知识、探索观点。  
<https://esp32.com/>
- *The ESP Journal* – 分享乐鑫工程师的最佳实践、技术文章和工作随笔。  
<https://blog.espressif.com/>
- SDK 和演示、App、工具、AT 等下载资源  
<https://espressif.com/zh-hans/support/download/sdks-demos>

### 产品

- ESP32-S3 系列芯片 – ESP32-S3 全系列芯片。  
<https://espressif.com/zh-hans/products/socs?id=ESP32-S3>
- ESP32-S3 系列模组 – ESP32-S3 全系列模组。  
<https://espressif.com/zh-hans/products/modules?id=ESP32-S3>
- ESP32-S3 系列开发板 – ESP32-S3 全系列开发板。  
<https://espressif.com/zh-hans/products/devkits?id=ESP32-S3>
- ESP Product Selector (乐鑫产品选型工具) – 通过筛选性能参数、进行产品对比快速定位您所需要的产品。  
<https://products.espressif.com/#/product-selector?language=zh>

附录 A – ESP32-S3 管脚总览

管脚 序号	管脚 名称	管脚 类型	供电 管脚	管脚配置		RTC 功能		模拟功能		IO MUX 功能									
				复位时	复位后	0	3	0	1	0	类型	1	类型	2	类型	3	类型	4	类型
1	LNA_IN	模拟																	
2	VDD3P3	电源																	
3	VDD3P3	电源																	
4	CHIP_PU	模拟	VDD3P3_RTC																
5	GPIO0	IO	VDD3P3_RTC	IE, WPU	IE, WPU	RTC_GPIO0	sar_i2c_scl_0			GPIO0	I/O/T	GPIO0	I/O/T						
6	GPIO1	IO	VDD3P3_RTC	IE	IE	RTC_GPIO1	sar_i2c_sda_0	TOUCH1	ADC1_CH0	GPIO1	I/O/T	GPIO1	I/O/T						
7	GPIO2	IO	VDD3P3_RTC	IE	IE	RTC_GPIO2	sar_i2c_scl_1	TOUCH2	ADC1_CH1	GPIO2	I/O/T	GPIO2	I/O/T						
8	GPIO3	IO	VDD3P3_RTC	IE	IE	RTC_GPIO3	sar_i2c_sda_1	TOUCH3	ADC1_CH2	GPIO3	I/O/T	GPIO3	I/O/T						
9	GPIO4	IO	VDD3P3_RTC			RTC_GPIO4		TOUCH4	ADC1_CH3	GPIO4	I/O/T	GPIO4	I/O/T						
10	GPIO5	IO	VDD3P3_RTC			RTC_GPIO5		TOUCH5	ADC1_CH4	GPIO5	I/O/T	GPIO5	I/O/T						
11	GPIO6	IO	VDD3P3_RTC			RTC_GPIO6		TOUCH6	ADC1_CH5	GPIO6	I/O/T	GPIO6	I/O/T						
12	GPIO7	IO	VDD3P3_RTC			RTC_GPIO7		TOUCH7	ADC1_CH6	GPIO7	I/O/T	GPIO7	I/O/T						
13	GPIO8	IO	VDD3P3_RTC			RTC_GPIO8		TOUCH8	ADC1_CH7	GPIO8	I/O/T	GPIO8	I/O/T			SUBSPICS1	O/T		
14	GPIO9	IO	VDD3P3_RTC		IE	RTC_GPIO9		TOUCH9	ADC1_CH8	GPIO9	I/O/T	GPIO9	I/O/T			SUBSPICHD	I1/O/T	FSPICHD	I1/O/T
15	GPIO10	IO	VDD3P3_RTC		IE	RTC_GPIO10		TOUCH10	ADC1_CH9	GPIO10	I/O/T	GPIO10	I/O/T	FSPIO4	I1/O/T	SUBSPICS0	O/T	FSPICS0	I1/O/T
16	GPIO11	IO	VDD3P3_RTC		IE	RTC_GPIO11		TOUCH11	ADC2_CH0	GPIO11	I/O/T	GPIO11	I/O/T	FSPIO5	I1/O/T	SUBSPID	I1/O/T	FSPID	I1/O/T
17	GPIO12	IO	VDD3P3_RTC		IE	RTC_GPIO12		TOUCH12	ADC2_CH1	GPIO12	I/O/T	GPIO12	I/O/T	FSPIO6	I1/O/T	SUBSPICLK	O/T	FSPICLK	I1/O/T
18	GPIO13	IO	VDD3P3_RTC		IE	RTC_GPIO13		TOUCH13	ADC2_CH2	GPIO13	I/O/T	GPIO13	I/O/T	FSPIO7	I1/O/T	SUBSPIQ	I1/O/T	FSPIQ	I1/O/T
19	GPIO14	IO	VDD3P3_RTC		IE	RTC_GPIO14		TOUCH14	ADC2_CH3	GPIO14	I/O/T	GPIO14	I/O/T	FSPIDQS		SUBSPWP	I1/O/T	FSPWP	I1/O/T
20	VDD3P3_RTC	电源																	
21	XTAL_32K_P	IO	VDD3P3_RTC			RTC_GPIO15		XTAL_32K_P	ADC2_CH4	GPIO15	I/O/T	GPIO15	I/O/T	U0RTS		O			
22	XTAL_32K_N	IO	VDD3P3_RTC			RTC_GPIO16		XTAL_32K_N	ADC2_CH5	GPIO16	I/O/T	GPIO16	I/O/T	U0CTS		I1			
23	GPIO17	IO	VDD3P3_RTC		IE	RTC_GPIO17			ADC2_CH6	GPIO17	I/O/T	GPIO17	I/O/T	U1TXD		O			
24	GPIO18	IO	VDD3P3_RTC		IE	RTC_GPIO18			ADC2_CH7	GPIO18	I/O/T	GPIO18	I/O/T	U1RXD	I1	CLK_OUT3	O		
25	GPIO19	IO	VDD3P3_RTC			RTC_GPIO19		USB_D-	ADC2_CH8	GPIO19	I/O/T	GPIO19	I/O/T	U1RTS	O	CLK_OUT2	O		
26	GPIO20	IO	VDD3P3_RTC	USB_PU	USB_PU	RTC_GPIO20		USB_D+	ADC2_CH9	GPIO20	I/O/T	GPIO20	I/O/T	U1CTS	I1	CLK_OUT1	O		
27	GPIO21	IO	VDD3P3_RTC			RTC_GPIO21				GPIO21	I/O/T	GPIO21	I/O/T						
28	SPICS1	IO	VDD_SPI	IE, WPU	IE, WPU					SPICS1	O/T	GPIO26	I/O/T						
29	VDD_SPI	电源																	
30	SPIHD	IO	VDD_SPI	IE, WPU	IE, WPU					SPIHD	I1/O/T	GPIO27	I/O/T						
31	SPWP	IO	VDD_SPI	IE, WPU	IE, WPU					SPWP	I1/O/T	GPIO28	I/O/T						
32	SPICS0	IO	VDD_SPI	IE, WPU	IE, WPU					SPICS0	O/T	GPIO29	I/O/T						
33	SPICLK	IO	VDD_SPI	IE, WPU	IE, WPU					SPICLK	O/T	GPIO30	I/O/T						
34	SPIQ	IO	VDD_SPI	IE, WPU	IE, WPU					SPIQ	I1/O/T	GPIO31	I/O/T						
35	SPID	IO	VDD_SPI	IE, WPU	IE, WPU					SPID	I1/O/T	GPIO32	I/O/T						
36	SPICLK_N	IO	VDD_SPI / VDD3P3_CPU	IE	IE					SPI_CLK_N_DIFF	O/T	GPIO48	I/O/T	SUBSPI_CLK_N_DIFF	O/T				
37	SPICLK_P	IO	VDD_SPI / VDD3P3_CPU	IE	IE					SPI_CLK_P_DIFF	O/T	GPIO47	I/O/T	SUBSPI_CLK_P_DIFF	O/T				
38	GPIO33	IO	VDD_SPI / VDD3P3_CPU		IE					GPIO33	I/O/T	GPIO33	I/O/T	FSPICHD	I1/O/T	SUBSPICHD	I1/O/T	SPI04	I1/O/T
39	GPIO34	IO	VDD_SPI / VDD3P3_CPU		IE					GPIO34	I/O/T	GPIO34	I/O/T	FSPICS0	I1/O/T	SUBSPICS0	O/T	SPI05	I1/O/T
40	GPIO35	IO	VDD_SPI / VDD3P3_CPU		IE					GPIO35	I/O/T	GPIO35	I/O/T	FSPID	I1/O/T	SUBSPID	I1/O/T	SPI06	I1/O/T
41	GPIO36	IO	VDD_SPI / VDD3P3_CPU		IE					GPIO36	I/O/T	GPIO36	I/O/T	FSPICLK	I1/O/T	SUBSPICLK	O/T	SPI07	I1/O/T
42	GPIO37	IO	VDD_SPI / VDD3P3_CPU		IE					GPIO37	I/O/T	GPIO37	I/O/T	FSPIQ	I1/O/T	SUBSPIQ	I1/O/T	SPIDQS	I0/O/T
43	GPIO38	IO	VDD3P3_CPU		IE					GPIO38	I/O/T	GPIO38	I/O/T	FSPWP	I1/O/T	SUBSPWP	I1/O/T		
44	MTCK	IO	VDD3P3_CPU		IE*					MTCK	I1	GPIO39	I/O/T	CLK_OUT3	O	SUBSPICS1	O/T		
45	MTDO	IO	VDD3P3_CPU		IE					MTDO	O/T	GPIO40	I/O/T	CLK_OUT2	O				
46	VDD3P3_CPU	电源																	
47	MTDI	IO	VDD3P3_CPU		IE					MTDI	I1	GPIO41	I/O/T	CLK_OUT1	O				
48	MTMS	IO	VDD3P3_CPU		IE					MTMS	I1	GPIO42	I/O/T						
49	U0TXD	IO	VDD3P3_CPU	IE, WPU	IE, WPU					U0TXD	O	GPIO43	I/O/T	CLK_OUT1	O				
50	U0RXD	IO	VDD3P3_CPU	IE, WPU	IE, WPU					U0RXD	I1	GPIO44	I/O/T	CLK_OUT2	O				
51	GPIO45	IO	VDD3P3_CPU	IE, WPD	IE, WPD					GPIO45	I/O/T	GPIO45	I/O/T						
52	GPIO46	IO	VDD3P3_CPU	IE, WPD	IE, WPD					GPIO46	I/O/T	GPIO46	I/O/T						
53	XTAL_N	模拟																	
54	XTAL_P	模拟																	
55	VDDA	电源																	
56	VDDA	电源																	
57	GND	电源																	

\* 更多信息，详见章节 2 管脚。高亮 的单元格，请参考章节 2.3.3 GPIO 和 RTC\_GPIO 的限制。

## 修订历史

日期	版本	发布说明
2023-11-24	v1.8	<ul style="list-style-type: none"> <li>新增芯片型号 ESP32-S3R16V 并更新相关信息</li> <li>在表 1-1 型号对比 中新增第二、三条表注</li> <li>更新章节 2.6.1 芯片启动模式控制</li> <li>更新章节 4.5 ADC 特性</li> <li>其他微小改动</li> </ul>
2023-06	v1.7	<ul style="list-style-type: none"> <li>移除 ESP32-S3FH4R2 芯片的样品状态</li> <li>更新图 ESP32-S3 功能框图 和图 3-2 模块和电源域</li> <li>在表 2-1 管脚概述 中添加 GPIO20 复位时和复位后预配置</li> <li>更新表 2-3 IO MUX 和 GPIO 管脚功能 的说明 5c、5d 和 5e</li> <li>在章节 3.2.1 电源管理单元 (PMU) 中将时钟名字“FOSC_CLK”更新为“RC_FAST_CLK”</li> <li>在章节 3.5.2 串行外设接口 (SPI) 和章节 3.9.8 RSA 加速器 中更新描述</li> <li>其他微小改动</li> </ul>
2023-02	v1.6	<ul style="list-style-type: none"> <li>改进以下章节内容： <ul style="list-style-type: none"> <li>章节 产品概述</li> <li>章节 2 管脚</li> <li>章节 3.2.1 电源管理单元 (PMU)</li> <li>章节 3.5.2 串行外设接口 (SPI)</li> <li>章节 4.1 绝对最大额定值</li> <li>章节 4.2 建议电源条件</li> <li>章节 4.3 VDD_SPI 输出特性</li> <li>章节 4.5 ADC 特性</li> </ul> </li> <li>增加 附录 A</li> <li>更新章节 1 ESP32-S3 系列型号对比 和章节 5 封装 中的注释</li> <li>更新表 4-5 ADC 特性 中的有效测量范围</li> <li>更新蓝牙射频发射功率最大值</li> <li>其他微小改动</li> </ul>
2022-12	v1.5	<ul style="list-style-type: none"> <li>在 产品特性 小节中移除特性“支持外部功率放大器”</li> <li>将 ESP32-S3FH4R2 芯片的环境温度从-40 ~ 105 °C 修改为-40 ~ 85 °C</li> <li>在章节 5 中新增两条说明</li> </ul>

见下页

## 接上页

日期	版本	发布说明
2022-11	v1.4	<ul style="list-style-type: none"> <li>在章节 5 增加 ESP32-S3FH4R2 的封装信息</li> <li>在 <a href="#">相关文档和资源</a> 小节增加 <a href="#">ESP32-S3 系列芯片勘误表</a></li> <li>其他微小改动</li> </ul>
2022-09	v1.3	<ul style="list-style-type: none"> <li>在表 1 和表 4-2 中添加 R8 系列芯片的最大环境温度说明</li> <li>在章节 2.2 中增加部分管脚的上电毛刺信息</li> <li>在表 2-1 和章节 2.5.2 中补充 VDD3P3 电源管脚的信息</li> <li>更新章节 3.7.1</li> <li>在表 2-1 中增加第四条脚注</li> <li>修改章节 4.9.1 中的低功耗蓝牙射频发射功率最大值和最小值</li> <li>其他微小改动</li> </ul>
2022-07	v1.2	<ul style="list-style-type: none"> <li>更新章节 2.6 中有关 ROM Code 上电打印的描述</li> <li>更新图 <a href="#">ESP32-S3 功能框图</a></li> <li>更新章节 4.6</li> <li>取消章节 <a href="#">应用</a> 中的超链接</li> </ul>
2022-04	v1.1	<ul style="list-style-type: none"> <li>同步更新 eFuse 大小</li> <li>更新表 2-1 中的管脚描述</li> <li>更新表 tab:4.3-vddspi-output-chars 中 SPI 电阻大小</li> <li>添加芯片 ESP32-S3FH4R2 相关信息</li> </ul>
2022-01	v1.0	<ul style="list-style-type: none"> <li>在 Deep-sleep 模式中添加唤醒源</li> <li>在表 4-5 中添加 ADC 校准结果</li> <li>在表 4-8 中增加外设全开时的典型值</li> <li>在表 2-12 中增加 VDD_SPI 的默认配置信息</li> <li>在章节 3 中增加更多模块/外设的描述</li> <li>更新图 <a href="#">ESP32-S3 功能框图</a></li> <li>更新 JEDEC 说明</li> <li>更新章节 4.6 内的 Wi-Fi 数据</li> <li>更新 ESP32-S3R8 和 ESP32-S3R8V 环境温度</li> <li>更新表 4-9 中 Deep-sleep 模式的描述</li> <li>修正部分措辞</li> </ul>
2021-10-12	v0.6.1	更新文字描述

见下页

## 接上页

日期	版本	发布说明
2021-09-30	v0.6	<ul style="list-style-type: none"><li>• 更新为芯片版本 revision 1，交换了 pin 53 和 pin 54 (XTAL_P 和 XTAL_N)</li><li>• 更新图 <a href="#">ESP32-S3 功能框图</a></li><li>• 在产品特性章节增加 CoreMark 得分</li><li>• 更新章节 <a href="#">2.6</a></li><li>• 在表 <a href="#">4-1</a> 中增加 IO 输出总电流的数据</li><li>• 增加表 <a href="#">4-8</a> Modem-sleep 模式下的功耗数据</li><li>• 更新章节 <a href="#">4.6</a>、<a href="#">4.8</a>、<a href="#">4.9</a> 中的数据</li><li>• 修正全文多处措辞</li></ul>
2021-07-19	v0.5.1	<ul style="list-style-type: none"><li>• 更新封面、页脚、水印以说明当前及之前版本的技术规格书针对芯片版本 revision 0</li><li>• 修正几处笔误</li></ul>
2021-07-09	v0.5	预发版本

