

INSTITUTO TECNOLÓGICO DE BUENOS AIRES

ELECTRÓNICA IV

TRABAJO PRÁCTICO DE LABORATORIO GRUPAL N°1

Convertidores DC/DC y Transistores MOS



Carlos Ángel CHEN 60.689
Benjamin LIN 57.242
Nicolás Lorenzo MESTANZA 57.521
Victor OH 56.679

Profesores Responsables de la Materia:

Miguel AGUIRRE
Pablo COSSUTTA
Lien TORI
María Alejandra WEILL

Entrega: 22-04-2023

Corrección:

Índice

1. Circuito Real	2
2. Modo Continuo	2
2.1. Análisis sobre V_O	3
2.2. Análisis sobre V_L	3
2.3. Disparo del MOSFET	4
3. Boundary	6
4. Modo Discontinuo	7
5. Apéndice	8
5.1. Diseño Convertidor Boost Ideal	8
5.1.1. Duty Cicle	8
5.1.2. Carga para Modo Continuo o Discontinuo	8
5.1.3. Selección del Capacitor	9
5.1.4. Carga Máxima	9

1. Circuito Real

A continuación se puede observar el circuito real implementado en la práctica para un convertidor Boost.

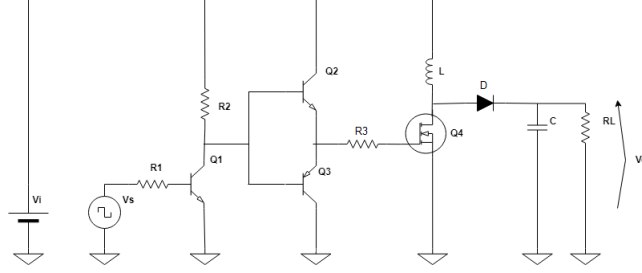


Figura 1: Convertidor Boost Real

Se han utilizado los siguientes elementos para realizar las mediciones en modo continuo:

$V_i[V]$	$V_s[V]$	$R_1[\Omega]$	$R_2[\Omega]$	$R_3[\Omega]$	$R_L[\Omega]$	$C[\mu F]$	$L[\mu H]$	D	Q_1	Q_2	Q_3	Q_4
12	18	10K	10K	100	Varía (CCM/DCM)	10	220	MUR160	BC547	BC547	BC557	IRF540

Dada la relación de tensiones en el convertidor *Boost* ideal, para obtener una tensión de 24V se requiere $D = 0,5$. Sin embargo, en la práctica el *Duty Cycle* debió ajustarse para obtener $V_O = 24V$. Dado que el circuito de disparo del MOS funciona de forma inversa a la entrada del generador de señales, los valores configurados de D en el generador son $1 - D$.

$$\frac{V_o}{V_d} = \frac{1}{1 - D}$$

Modo	D
CCM	0,66
DCM	0,46
Boundary	0,64

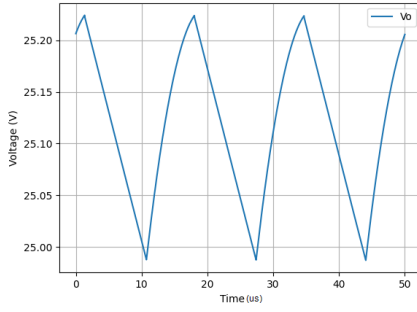
Tabla 1: *Duty Cycles* de V_{GG}

Se utilizó el MOSFET IRF540 en Q_4 para la conmutación del convertidor, con Q_1 , Q_2 y Q_3 conformados por transistores BJT como circuito de disparo del MOSFET de potencia. El circuito de disparo es necesario para proveer suficiente corriente al MOSFET para su encendido, debido a las capacitancias parásitas internas C_{GS} y C_{GD} , corriente que el generador de señales no puede proveer.

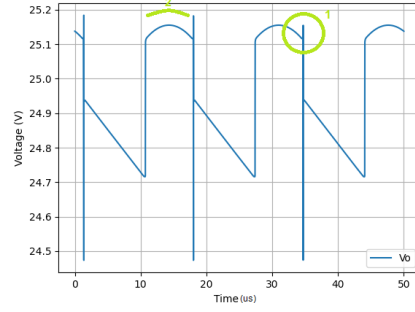
2. Modo Continuo

Para el análisis en Modo Continuo se ha utilizado una R_L de 100Ω .

2.1. Análisis sobre V_o

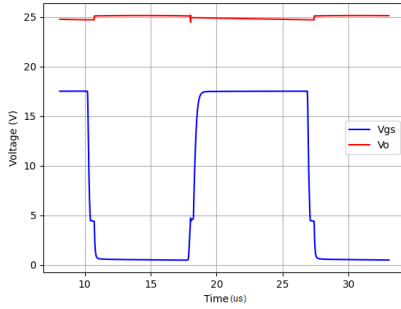


(a) V_o simulado

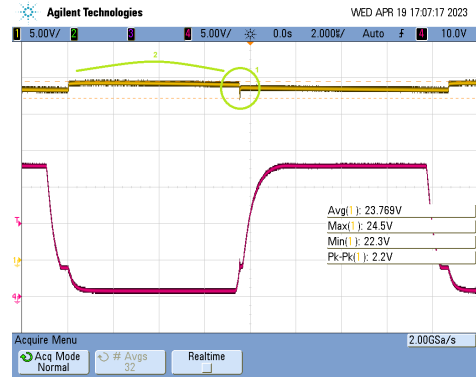


(b) V_o simulado con ESR/L de C

Figura 2: V_o



(a) V_o simulado con ESR/L de C



(b) V_o (amarillo) medido

Figura 3: V_o

Se puede observar V_o medido y su comparación con las simulaciones. Se ha simulado el caso ideal, sin considerar la ESR/L del capacitor electrolítico utilizado y luego contemplando dichos efectos.

Se observa en las figuras que durante las transiciones hay una discontinuidad y unos picos seguidos de una oscilación (1). Se ve este efecto ya que el capacitor C es electrolítico y de *through-hole*, por lo tanto, tiene una ESR y ESL significativas. En la segunda figura de simulación, se agregó este efecto (ESL y ESR del capacitor) y se puede notar como la simulación se asemeja a lo observado en las mediciones.

Los picos que se observan son provocados por la tensión autoinducida de la ESL debido a los cambios de dirección de la corriente en el capacitor. Al mismo tiempo, la ESR causa que la corriente de carga y descarga del capacitor se vea reflejada en la tensión del mismo, aumentando el ripple respecto del teórico.

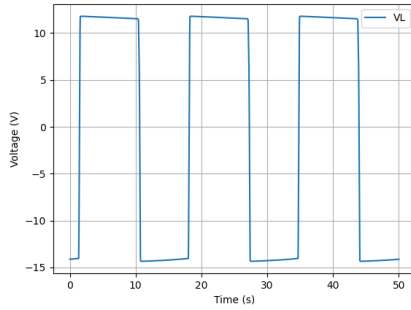
Empíricamente se observa que el valor medio de V_o es 24.5V pero en la simulación con los mismos parámetros V_o es 25.2V. Esta diferencia se puede atribuir a caída de tensiones en el Diodo y en la resistencia en serie con la inductancia L, tensiones que no eran consideradas en el análisis teórico simplificados del convertidor.

2.2. Análisis sobre V_L

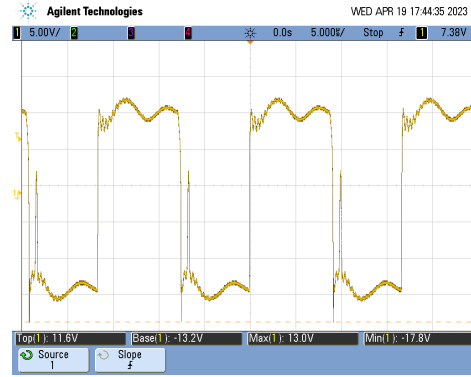
Se puede observar de la medición física de V_L que el valor medio de la tensión cuando se carga el inductor es de 11.6V, cercano a la tensión V_d , lo que coincide con el análisis teórico del circuito durante la carga. Durante la descarga se puede observar que en valor medio, la tensión es -13.2V, lo que corresponde cercanamente al valor de $V_d - V_o$ como se esperaba de la teoría.

La presencia de ripples se puede atribuir a la capacitancia en la punta del osciloscopio durante la medición, o la capacitancia equivalente del MOSFET apagado, y el pico de tensión a algún fenómeno que inyecte corriente en L.

Esto puede ser por la I_{rr} del diodo cuando el MOSFET pasa a corte, generando un pico de tensión positivo sobre la inductancia.



(a) V_L simulado

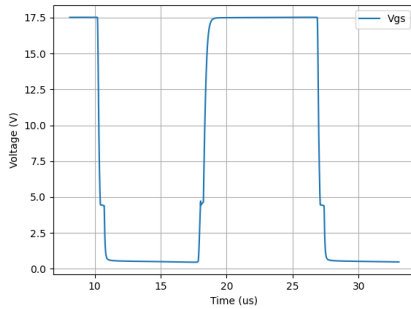


(b) V_L medido

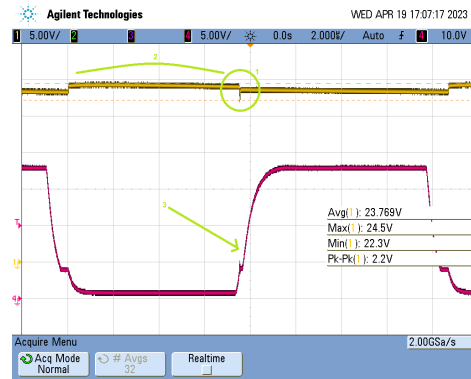
Figura 4: V_L

2.3. Disparo del MOSFET

A primera vista se observa que tanto la forma de onda de la simulación como de la medición (3) para V_{gs} son similares, pero se observan algunos detalles particulares que analizaremos a continuación.



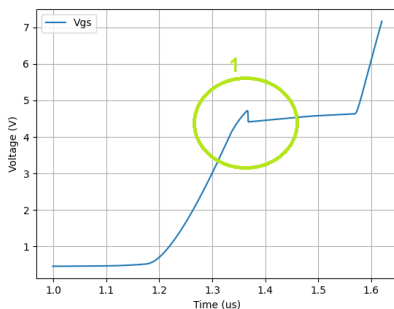
(a) V_{GS} simulado



(b) V_{GS} (rosa) medido

Figura 5: V_{GS}

A continuación se observan los tiempos medidos de prendido del MOSFET:



(a) $V_{GS_{on}}$ simulado



(b) $V_{GS_{on}}$ medido

Figura 6: V_{gg} acercado al disparo

Se destaca en un principio el pico de tensión que se ve tanto en la simulación como en la medición de $V_{GS_{on}}$ (1). Como se mencionó anteriormente el efecto de la I_{rr} del diodo impacta en el prendido del MOSFET (cuando el diodo se apaga). La corriente de salida del transistor MOSFET I_{drain} aumenta, ya que al apagarse el diodo, se da un pico en la corriente I_D pero inverso. Entonces baja I_D y aumenta I_{drain} . Al subir la corriente I_{drain} , también tiene que subir la tensión y es por ello que se observa este pico por sobre $V_{GS_{IO}}$.

También se observa una oscilación amortiguada (2) luego de este pico de tensión. Se atribuye esto a las inductancias parásitas del conexionado. La combinación entre los cambios en I_D (durante prendido y apagado) y las inductancias parásitas dan como resultado este efecto.



Figura 7: V_{gg} durante el apagado del MOSFET

Durante el apagado del transistor, el comportamiento entre lo simulado y lo medido guarda gran correlación pero también se puede observar el efecto del comportamiento del diodo (1), en este caso durante su prendido (apagado del MOSFET). Durante el prendido del diodo, éste no se prende inmediatamente y se toma un determinado tiempo en empezar a conducir. Aquí el pico de la corriente I_D hace que I_{drain} disminuya por ende que lo haga V_{GS} por debajo de $V_{GS_{IO}}$.

Contrastando los tiempos calculados, medidos y simulados del MOS, se obtiene lo siguiente:

$R_{gg}[\Omega]$	$V_{gg}[V]$	$C_{iss1}(C_{gd1}+C_{gs})[pF]$	$C_{iss2}(C_{gd2}+C_{gs})[nF]$	$V_{gsTH}[V]$	$V_{gsIO}[V]$	$\Delta Q[nC]$
100	18	700	11.5	4	4.3	9.4

Tabla 2: Datos del MOS

$t_{don}[ns]$	$t_{rio}[ns]$	$t_{fv}[ns]$	$t_{on}[ns]$	$t_{doff}[ns]$	$t_{rv}[ns]$	$t_{fio}[ns]$	$t_{off}[ns]$
17.6	1.5	68.3	87.4	296.4	217.7	5.1	519.1

Tabla 3: Tiempos de Prendido y Apagado del MOS calculados

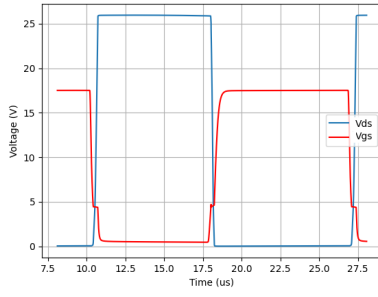
$t_{don}[ns]$	$t_{rio}[ns]$	$t_{fv}[ns]$	$t_{on}[ns]$	$t_{doff}[ns]$	$t_{rv}[ns]$	$t_{fio}[ns]$	$t_{off}[ns]$
162.3	45	186.3	383.6	232.1	236	15	483

Tabla 4: Tiempos de Prendido y Apagado del MOS simulados

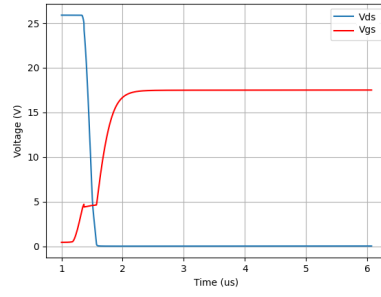
$t_{don}[ns]$	$t_{rio}[ns]$	$t_{fv}[ns]$	$t_{on}[ns]$	$t_{doff}[ns]$	$t_{rv}[ns]$	$t_{fio}[ns]$	$t_{off}[ns]$
211	149	125	485	591	325	65	981

Tabla 5: Tiempos de Prendido y Apagado del MOS medidos

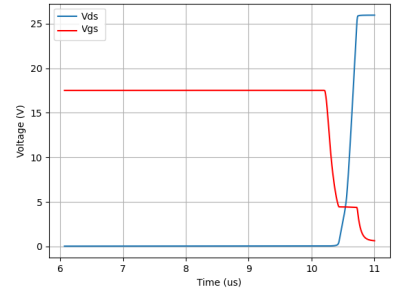
A continuación se observan mediciones donde también se aprecia V_{DS} :



(a) V_{ds} simulado



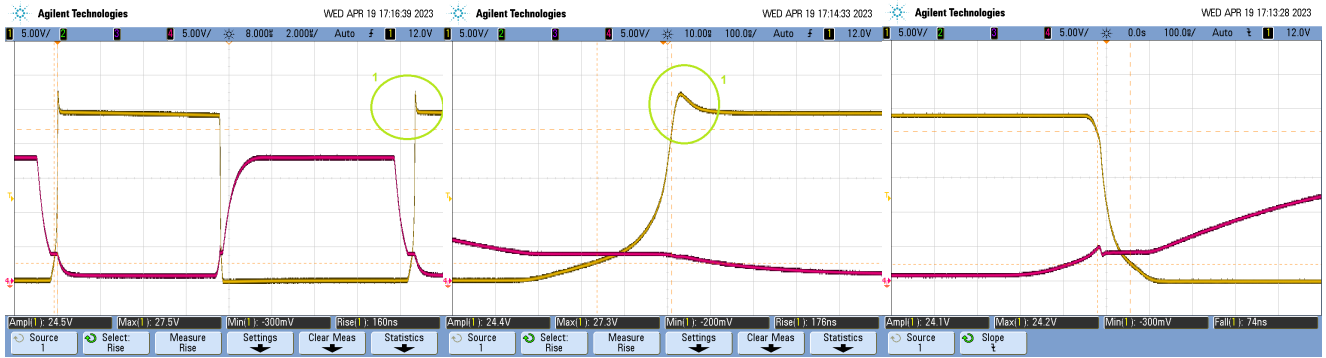
(b) $V_{ds_{on}}$ simulado



(c) $V_{ds_{off}}$ simulado

Figura 8: V_{ds} simulado

En rosa se puede observar la tensión V_{ds} y en amarillo la tensión V_{GS} medidas:



(a) V_{ds} (amarillo) medido

(b) $V_{ds_{on}}$ (amarillo) medido

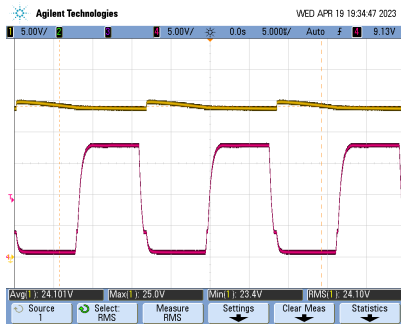
(c) $V_{ds_{off}}$ (amarillo) medido

Figura 9: V_{ds} medido

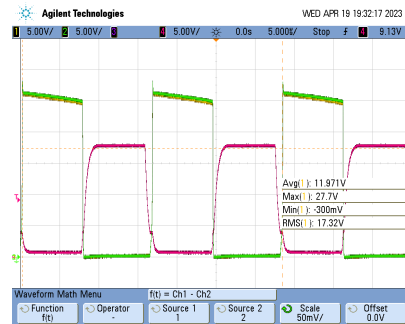
El pico de tensión (1) que se observa en la tensión V_{ds} se atribuye nuevamente al comportamiento del diodo explicado anteriormente (apagado del MOSFET, prendido del Diodo). En este caso, como I_D tiene un pico (bajando I_{drain}), genera que V_{DS} aumente. Durante el prendido del MOS, no se observan diferencias con lo simulado para V_{DS} .

3. Boundary

Se utilizó una R_L de 220Ω aproximada a la R_L necesaria para alcanzar una carga de I_{OB} . Se puede observar en las siguientes figuras que la caída de tensión en la resistencia en serie a L (canal MATH, *offset 0*) alcanza los 0V al final del tiempo de interruptor abierto, dejando en evidencia la operación en modo *Boundary*.

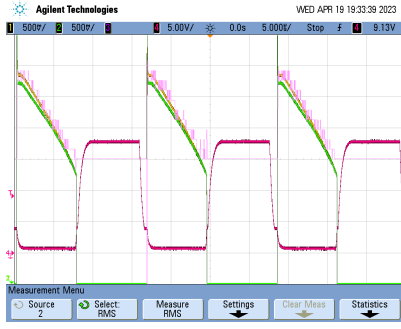


(a) V_o (amarillo) medido

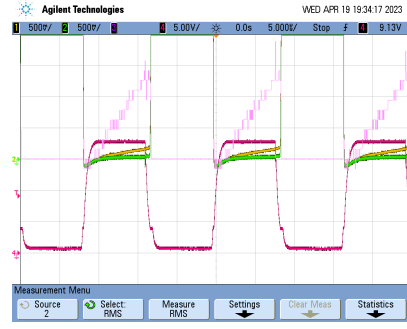


(b) V_{r_L} medido

Figura 10: Mediciones en el caso Boundary



(a) V_{r_L} medido en D



(b) V_{r_L} medido en $1 - D$

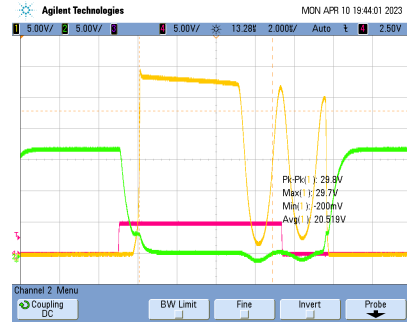
Figura 11: Mediciones en el caso Boundary

4. Modo Discontinuo

Como se analiza en el anexo, con un circuito Boost Ideal se requiere una $R_L > 211,21\Omega$ para estar en Modo Discontinuo. Para medir el comportamiento del circuito en modo discontinuo, se utilizó una R_L de $1.8\text{ K}\Omega$. Lo obtenido se observa a continuación:



(a) V_o (amarillo) medido



(b) V_s (rosa), V_{DS} (amarillo) y V_{GS} (verde) medidos.

Notar que en (1), para V_o se observa un decrecimiento de manera lineal. El motivo de ello es que en este modo, cuando $I_L = 0$, es el capacitor quien provee corriente a la salida, por ende tenemos este comportamiento.



(a) V_d medido



(b) V_{sw} medido

5. Apéndice

5.1. Diseño Convertidor Boost Ideal

Se busca diseñar un convertidor Boost, idealmente con los siguientes parámetros:

Fw	Vd	Vo	ΔV_o	Vgg	Inductor
60KHz	12	24	2%	18	RLB9012-221KL

El circuito con llave ideal tendrá la siguiente forma:

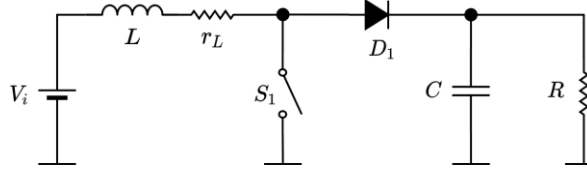


Figura 14: Convertido Boost con Llave Ideal

5.1.1. Duty Cycle

Analizando el circuito cuando el S1 esta en On y en Off obtenemos que sus respectivas VL son:

$$VL_{on} = V_d D T_s$$

$$VL_{off} = (V_d - V_o)(1 - D)T_s$$

Como se trabaja en régimen permanente $VL_{med} = 0$, es decir que $VL_{on} = VL_{off}$, entonces despejando de esa ecuación obtenemos que la relación de V_o/V_d es:

$$V_o = \frac{V_d}{1 - D}$$

Entonces para que $V_o = 24$ y $V_d = 12$ el duty debe tener un valor de $D = 0,5$.

5.1.2. Carga para Modo Continuo o Discontinuo

Para identificar el modo del circuito, primero debemos saber cual es la corriente de Boundary el cual indica condición limite para los modos. Como la corriente del inductor $IL(t)$ varia obtenemos que:

$$\Delta IL = \frac{V_d * D}{F_{sw} * L} = 454,55mA$$

$$I_{oB} = IL(1 - D) = \frac{\Delta IL}{2}(1 - D) = 113,63mA$$

Para que el circuito opere en modo continuo $I_{oB} < I_o$, la carga debe ser:

$$I_o = \frac{V_o}{R} > I_{oB} \longrightarrow R < \frac{V_o}{I_{oB}} = 211,21\Omega$$

Análogamente, para modo discontinuo se debe cumplir $I_{oB} > I_o$ por lo que $R > 211,21\Omega$

5.1.3. Selección del Capacitor

Con el objetivo de cumplir el $\frac{\Delta V_o}{V_o} < 2\%$, se debe seleccionar un capacitor acorde. Sabiendo que:

$$\frac{\Delta V_o}{V_o} = \frac{DTs}{RC} < 2\%$$
$$C > \frac{DTs}{R \frac{\Delta V_o}{V_o}}$$

Dado que el ripple debe cumplir con la especificación a carga máxima, se consideró una resistencia de $R_L = 50\Omega$ para el cálculo de C, por lo tanto:

$$C > 8,6805\mu\text{F}$$

5.1.4. Carga Máxima

Dado que la inductancia puede soportar una máxima corriente de $I_{L_{DC}} = 1,0\text{A}$, entonces $I_{O_{max}} = 0,5\text{A}$. Por ley de Ohm, la resistencia mínima que se puede usar para no exceder la carga máxima es $R_{L_{min}} = 48\Omega$. Esta se puede aproximar utilizando dos resistencias de potencia de 100Ω en paralelo.