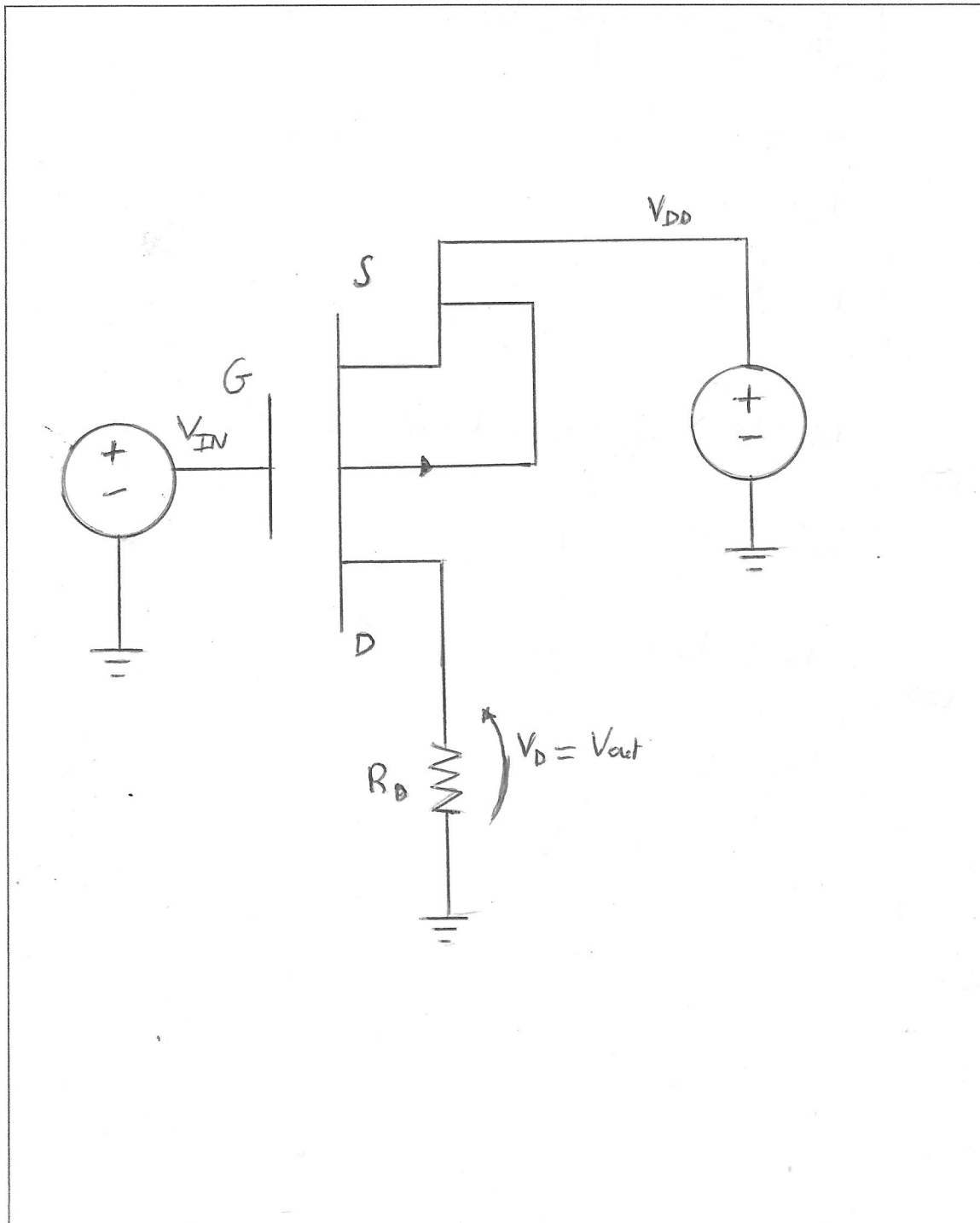


Travail 1

Transistor MOS : Analyse DC

1. Dessinez à la main le schéma de l'amplificateur MOS constitué d'un transistor PMOS ($W = 2.5$ [μm], $L = 1$ [μm]) monté en source commune, polarisé avec une résistance de drain $R_D = 330$ [$\text{k}\Omega$]. Représentez toutes les sources de tension nécessaires et supposez une tension d'alimentation $V_{DD} = 3.3$ [V]. Identifiez finalement les bornes du transistor.



2. Ecrivez le système d'équations à résoudre pour obtenir une expression analytique du point de fonctionnement DC (ou point Q), en fonction de la tension de grille V_G . Ecrivez par ailleurs les conditions de bonne polarisation du transistor PMOS?

Système d'équations :

$$\begin{cases} V_D = R_D I_{SD} \\ I_{SD} = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{DD} - V_G - |V_{TO,P}|)^2 (1 + \lambda (V_{DD} - V_D)) \end{cases}$$

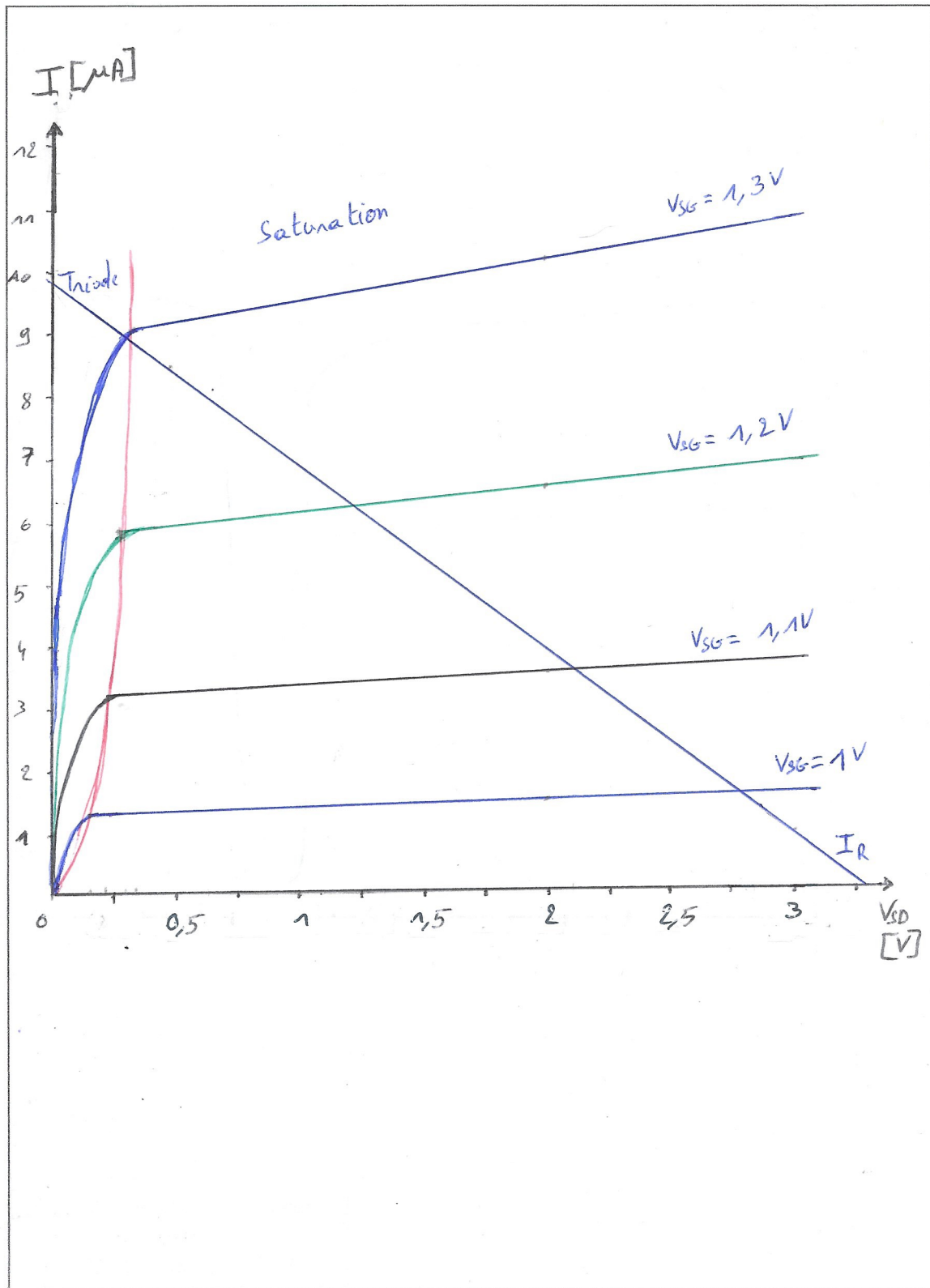
Conditions de bonne polarisation :

$$\begin{cases} V_{SG} \geq |V_{TO,P}| \\ V_{SD} \geq V_{OV} \end{cases}$$

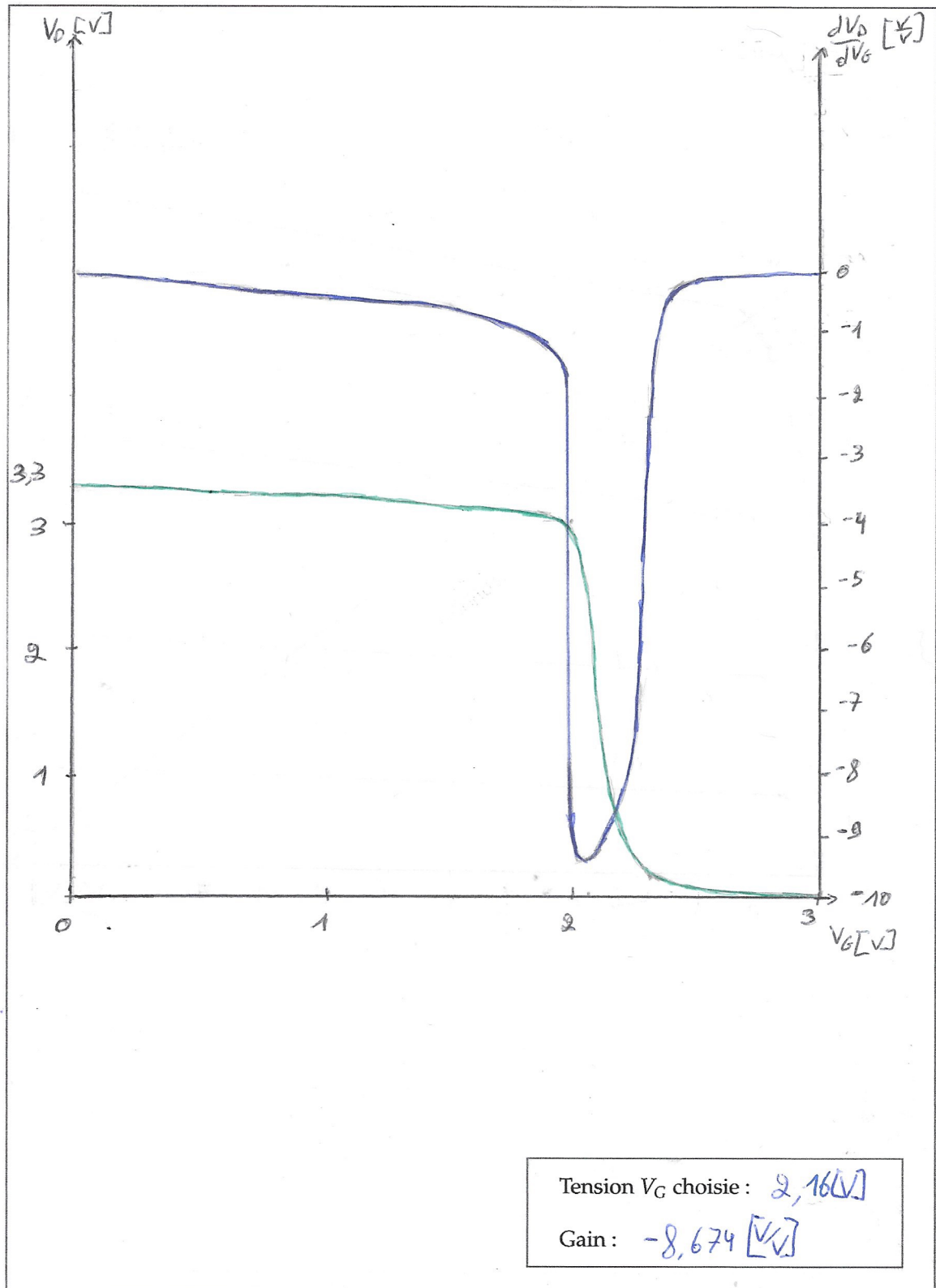
$$\Leftrightarrow \begin{cases} V_{DD} - V_D \geq V_{DD} - V_G - |V_{TO,P}| \\ V_{DD} - V_G \geq |V_{TO,P}| \end{cases}$$

$$\Leftrightarrow \begin{cases} V_D \leq V_G + |V_{TO,P}| \\ V_{DD} - V_G \geq |V_{TO,P}| \end{cases}$$

3. A partir des résultats de simulation Spice, dessinez à la main le diagramme de charge du montage, à savoir les courbes I_R vs. V_{SD} et I_{SD} vs. V_{SD} , pour différentes tensions V_{SG} . Indiquez les limites des différents régimes de fonctionnement du transistor PMOS.



4. De même, tracez à la main la caractéristique de transfert, à savoir la courbe de la tension de sortie V_D en fonction de la tension de grille V_G . Tracez par ailleurs la dérivée de la tension de sortie dV_D/dV_G . Choisissez ensuite graphiquement le point de fonctionnement DC (ou point Q) qui maximise la dynamique de sortie et donnez la valeur du gain en tension correspondante.



5. Identifiez les différents paramètres du modèle du transistor utilisé, sur base du modèle Spice. Quelles sont alors les valeurs de polarisation obtenues sur base de ces paramètres et du point de fonctionnement choisi? Commentez les différences entre les valeurs calculées et les valeurs simulées.

Paramètre	Unité	Valeur extraite à partir du modèle Spice
μ_p	$\text{cm}^2/\text{V.s}$	$U_0 = 250$
C_{ox}	F/cm^2	$K_P/U_0 = 40 \cdot 10^6 / 250 = 160 \cdot 10^{-9}$
$V_{T0,p}$	V	$V_{T0} = -0,9$
$V_{EA,p}$	V	graphiquement $V_{EAP} = 19,576 \text{ V}$

Grandeur	Unité	Valeur calculée	Valeur simulée sur Spice
I_{SD}	μA	3,21	4,578
$V_D = V_{OUT}$	V	1,0593	1,511

Commentaires :

Il y a un écart assez important entre les valeurs calculées et celle observées. Elles sont toutes les deux proportionnelles à 70% des valeurs de SPICE. Cela peut venir du modèle PMOS de LEVEL 3 alors qu'on utilise une approximation de 1^{er} ordre dans nos calculs.

Prénom: THÉO

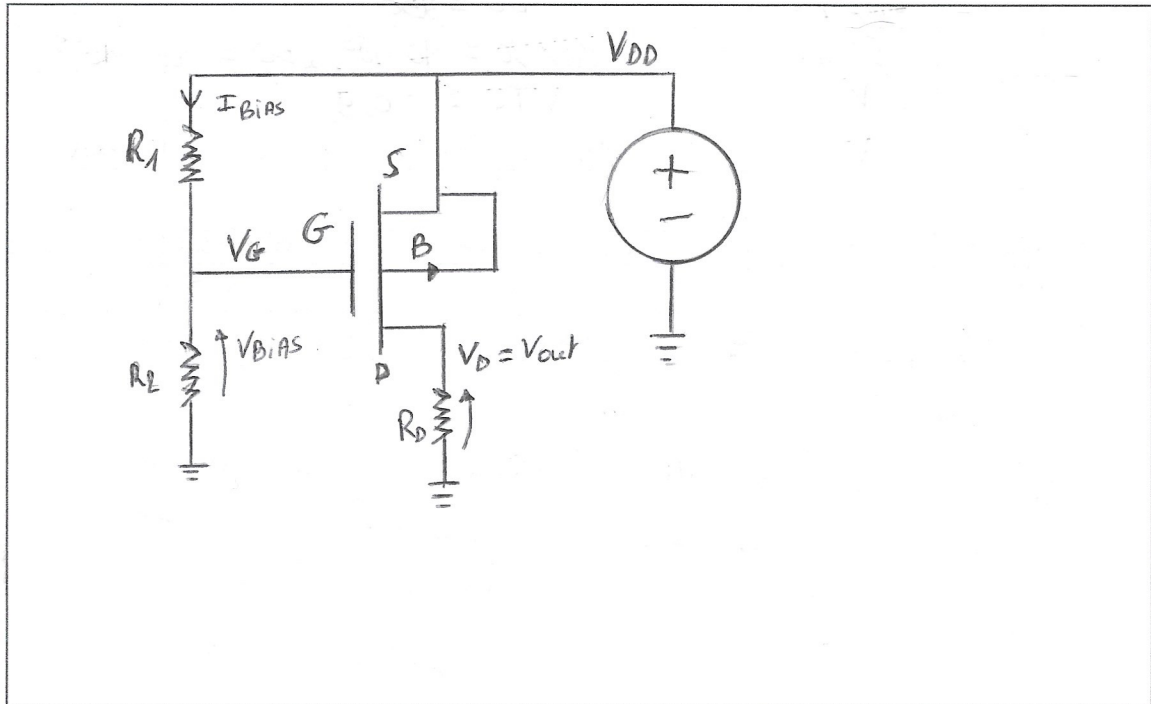
Nom: DENIS

NOMA: 27411800

6. Selon le point de fonctionnement DC choisi, dessinez à la main le schéma de polarisation de l'amplificateur et calculez la valeur des résistances de polarisation en choisissant parmi la liste suivante de résistances (en $[\Omega]$) :

100 - 330 - 680 - 1k - 3.3k - 6.8k - 10k - 33k - 68k - 100k - 330k

Montage avec résistances de polarisation



Calcul des résistances :

$$\frac{V_G}{V_{DD}} = \frac{R_2}{R_1 + R_2} \Rightarrow \frac{2,16}{3,3} = \frac{R_2}{R_1 + R_2} \Rightarrow 1,14 R_2 = 2,16 R_1$$

$$\Rightarrow R_2 = 1,89 R_1 \Rightarrow R_2 \cong 2 R_1$$

Les valeurs qui s'en approche le plus sont $R_1 = 33 \text{ k}\Omega$
 $R_2 = 68 \text{ k}\Omega$

Validation par simulation :

Commentaires : Il y a une perte de puissance à travers les résistances R_1 et R_2

Grandeur	Unité	Valeur calculée	Valeur simulée sur Spice
I_{BIAS}	μA	32,67	32,67
V_{BIAS}	V	2,22	2,22

Et les valeurs de courant sont les mêmes ce qui implique un courant nul vers la grille.