Prénom:	Nom:	NOMA:

Travail 5

Circuit digitaux 1

Dans ce devoir, nous ajoutons un niveau d'abstraction et passons dans le monde digital en considérant des valeurs logiques finies. Plus précisement, les objectis de ce devoir sont de comprendre le fonctionnement des portes logiques statiques CMOS et de dimensionner ces dernières.

portes logiques statiques CMOS et de dimensionner ces dernières.			
1.	Choississez une fonction logique à une sortie pour 4 entrées et composé d'au moins 2 niveaux de portes. 1		
	Equation logique choisie		
2.	Implémentez la fonction choisie au point précédent avec des portes en logique statique CMOS Pour ce faire, utilisez les transistors N_50n et N_50p dont les modèles sont fournis dans le fichier <code>cmosedu_models.txt</code> présent sur Moodle. Ces transistors fonctionnent entre 0 V et 1 V. Placez une capacité à la sortie du dernier niveau de porte qui correspond à la capacité d'entrée d'un inverseur unitaire. (Vérifiez que vous pouvez implémenter la fonction choisie avec les composants qui vous ont été fournis!).		
	Schématique du montage (copie d'écran de LTspice)		

ELEC1530 - Travail 5

^{1.} Les 2 niveaux de portes impliquent qu'au moins deux portes logiques sont connectés en série, c'est à dire la sortie d'une porte correspond à l'entrée d'une autre.

Prénom: Nom: NOMA: 3. Effectuez le dimensionnement complet de l'ensemble des transistors afin d'obtenir un point de basculement au milieu de la dynamique de sortie pour chacune des portes. Décrivez votre raisonnement. Dimensionnement des transistors 4. Simulez votre circuit avec LTspice afin de montrer le bon fonctionnement de celui-ci (i.e. la sortie est correctes pour les différentes combinaisons possibles en entrée.). Commentez les résultats obtenus via la simulation. Résultat de la simulation (copie d'écran de LTspice)

ELEC1530 - Travail 5 2

Commentaire(s) relatif(s) à la simulation

5. Calculez le délai à 50% du circuit en expliquant votre raisonnement. Détaillez aussi le choix de la transition qui mène au pire cas. Une seule transition suffit, soit $t_{p,HL}$, soit $t_{p,LH}$, au choix. ²

Calcul du délai de la porte

ELEC1530 - Travail 5 3

^{2.} Référez-vous à l'annexe disponible sur Moodle pour votre calcul du délai.

6. Implémentez votre fonction logique sur la plaquette de test à l'aide des différents circuits intégrés (ICs) que vous avez à votre disposition. Vérifier le bon fonctionnement de votre fonction, en parcourant les différentes entrées. Enfin, commentez les résultats obtenus.

Photo du montage réalisé	
Commentaire(s) relatif(s) aux mesures réalisées	

ELEC1530 - Travail 5

Résultats des mesures effectuées (copie d'écran de NI)

ELEC1530 - Travail 5 5