

Ejercicio 4

1) = Funcionalidad doble \Rightarrow 2 Salidas = Señal P y Señal B.

Entradas = Freno (F); Acelerador (A) y palanca de cambio (2 bits)

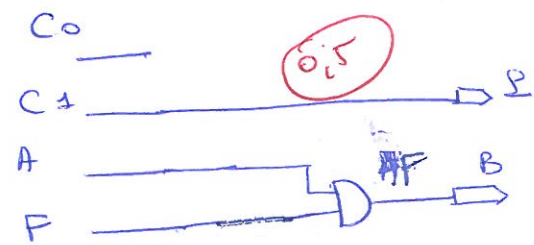
17

C_0	C_1	A	F	P	B
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	0	0
0	0	1	1	0	1
0	1	0	0	0	0
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	0	1
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	1	1
1	1	0	0	1	0
1	1	0	1	1	0
1	1	1	0	1	0
1	1	1	1	1	1

$C_0 \backslash AF$	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	1	1
10	1	1	1	1

$C_0 \backslash AF$	00	01	11	10
00	0	0	1	0
01	0	0	1	0
11	0	0	1	0
10	0	0	1	0

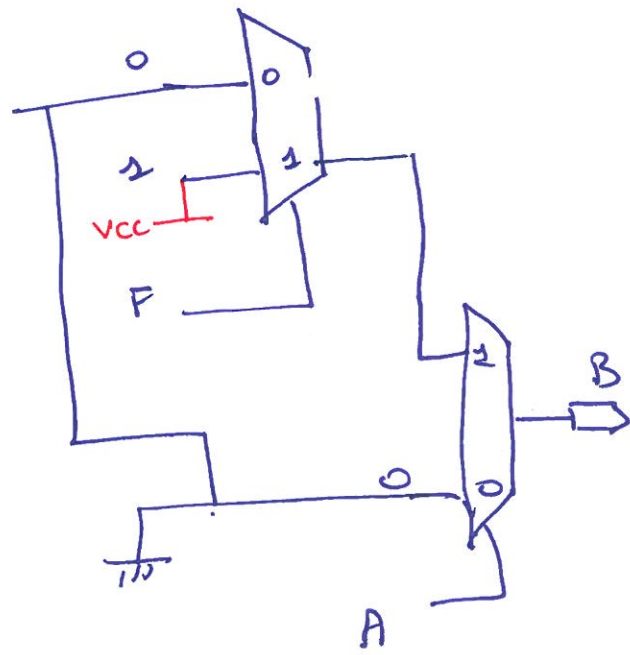
$\Rightarrow B = AF$



CP

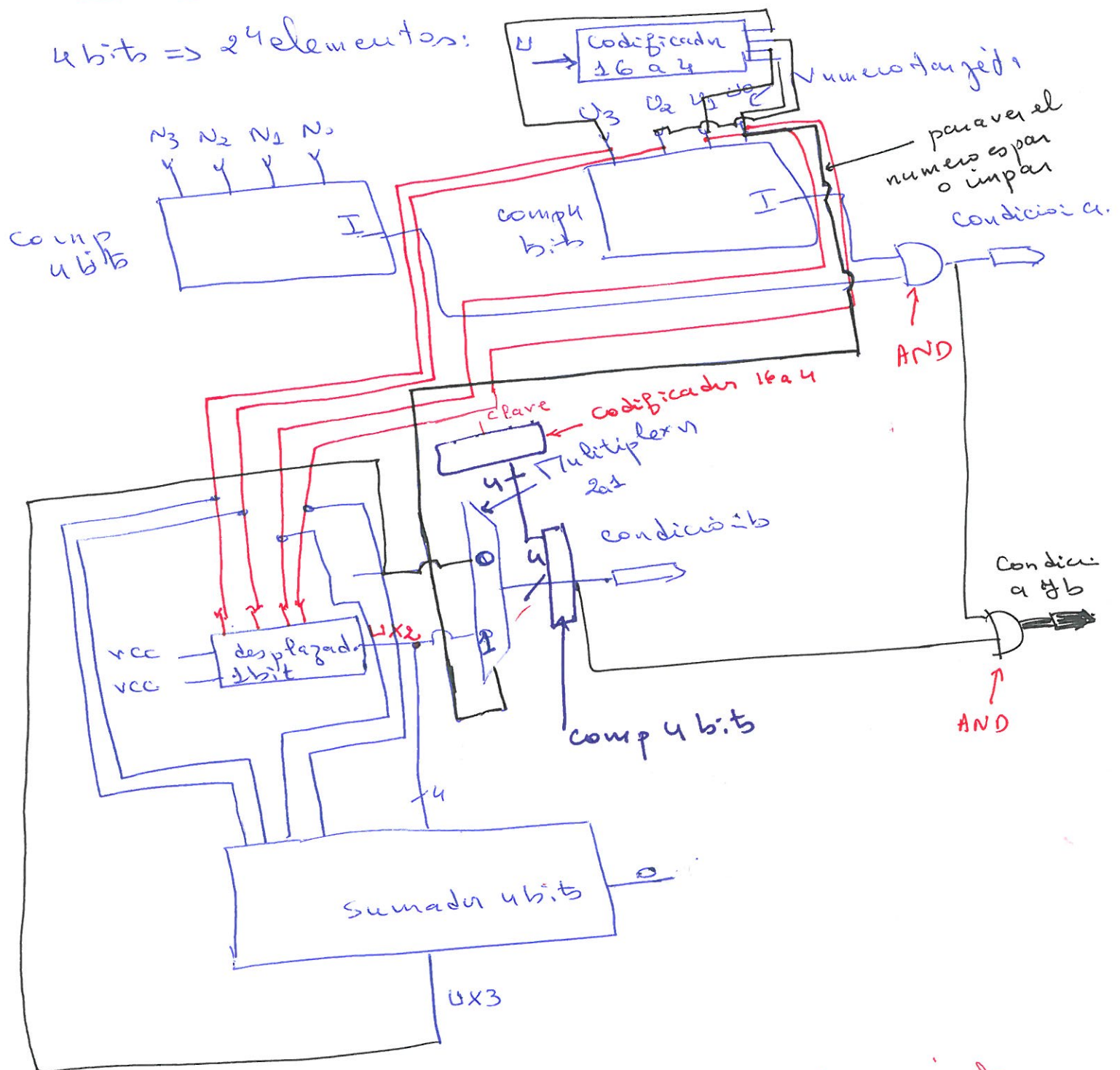
0.5

multiplexer 2/1:



Ejercicio 4

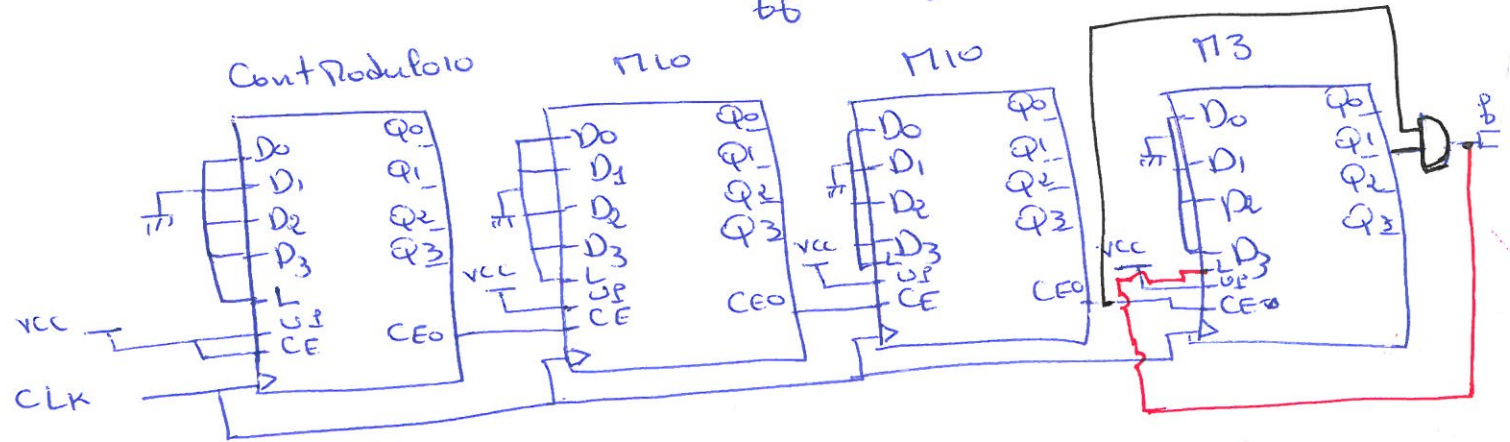
4 bits $\Rightarrow 2^4$ elementos:



Como mucho se necesita 8 bloques combinatorios y 2 puertas lógicas.

Ejercicio 3

1) $f_c = 30 \text{ MHz} \Rightarrow f_b = 10 \text{ KHz} \Rightarrow \frac{f_c}{f_b} = \frac{30000}{10} = 3000 = 3 \times 10 \times 10$



2)



Ejercicio

Secuencia = 1101.

⇒ Sin solape.

4 Estados

⇒ 2 biestables

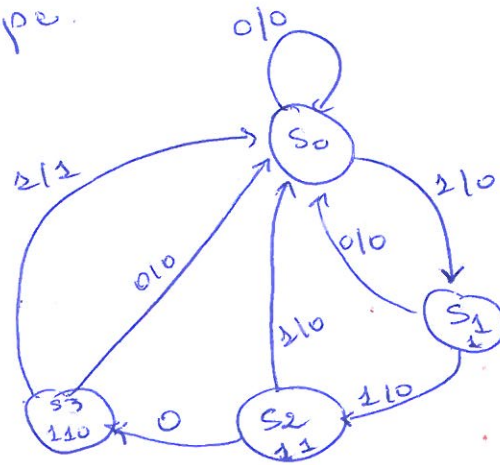


Tabla de estados:

Q_1	Q_0	X	Q_1'	Q_0'	J_1	K_1	J_0	K_0	S
0	0	0	0	0	0	X	0	X	0
0	0	1	0	1	0	X	1	X	0
0	1	0	0	0	0	X	X	1	0
0	1	1	1	0	1	X	X	1	0
1	0	0	1	1	X	0	1	X	0
1	0	1	0	0	X	1	0	X	0
1	1	0	0	0	X	1	X	1	0
1	1	1	0	0	X	1	X	1	1

0,5

Karnaugh:

	\bar{S}		K_1		J_0		K_0		S	
$Q_1 Q_0 \backslash X$	0	1	0	1	0	1	0	1	0	1
00	0	0	X	X	0	1	X	X	0	0
01	0	1	X	X	X	X	1	1	0	0
11	X	X	1	1	X	X	1	1	0	1
10	X	X	0	1	X	0	X	X	0	0

0,5

$$\Rightarrow \bar{S} = Q_0 \cdot X = 1$$

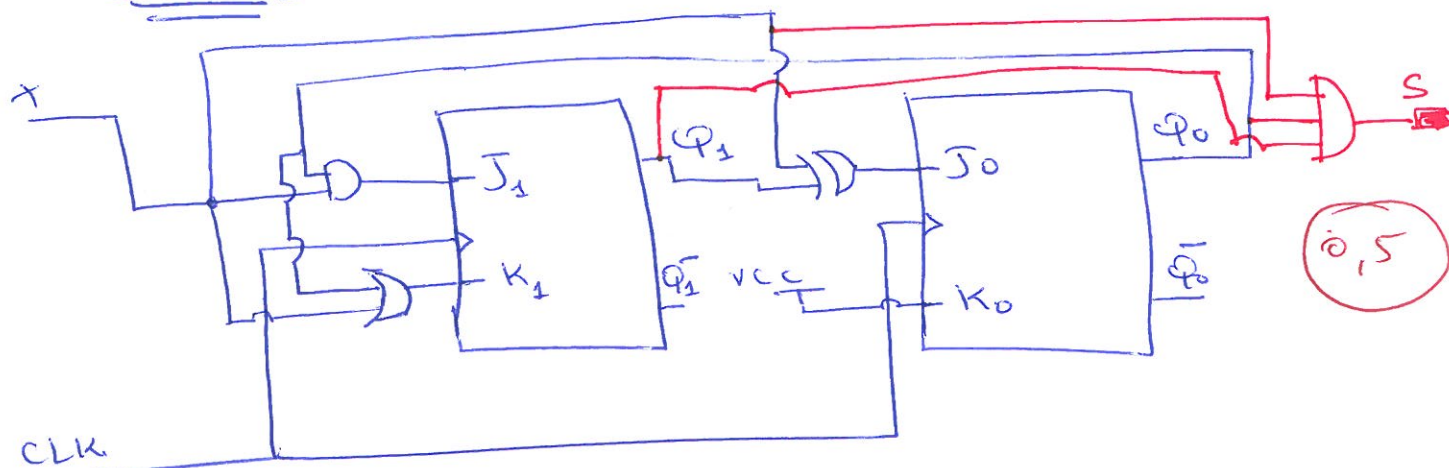
$$K_1 = Q_0 + X$$

$$J_0 = Q_1 \bar{X} + X \cdot \bar{Q}_1 = X \oplus Q_1 \quad 0,5$$

$$K_0 = 1$$

$$S = Q_1 Q_0 \cdot X$$

Diagrama:



0,5