

# Registros y contadores

Área de Tecnología Electrónica

1. Concepto de registro.
2. Registros de almacenamiento paralelo.
3. Registros de desplazamiento serie/serie.
4. Registros de conversión: serie/paralelo, paralelo/serie
5. Registros de desplazamiento.
6. Registros programables universales.
7. Interconexión de registros. Banco de registros.
8. Concepto de contador. Tipos de contadores.
9. Contadores asíncronos.
10. Contadores síncronos.
11. Asociación de contadores síncronos.



# 1. Registros

- ▶ Conjuntos de biestables que funcionan al unísono compartiendo sus señales de control.
- ▶ Normalmente se utilizan registros formados por biestables de tipo D, o bien con biestables S-R o J-K funcionando como biestables D.
- ▶ Los registros necesitan una señal de sincronismo por nivel (*latch*) o por flanco.
- ▶ A diferencia de los contadores no tiene una secuencia específica de estados.
- ▶ **Aplicaciones:** almacenamiento y desplazamiento de datos

## Tipos de registros

Entrada	Salida	Aplicación
Serie	Serie	Almacenamiento
Serie	Paralelo	Conversión
Paralelo	Serie	Conversión
Paralelo	Paralelo	Almacenamiento

Líneas más comunes en los registros:

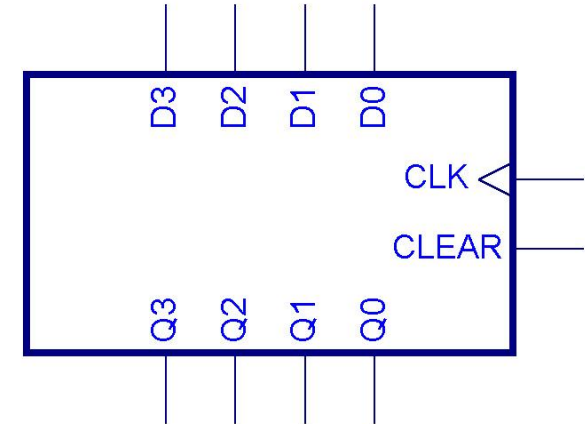
- ➔ Entrada paralelo: cada biestable tiene su propio bit de entrada.
- ➔ Salida paralelo: cada biestable ofrece su propio bit de salida.
- ➔ Entrada serie: la entrada se produce bit a bit, siempre por el mismo biestable.
- ➔ Salida serie: la salida se produce bit a bit, siempre por el mismo biestable.
- ➔ Reloj: puede ser activo por flanco o por nivel.
- ➔ Inhibición/habilitación de reloj: bloquea/habilita las entradas del registro. (CE)
- ➔ Clear (puesta a 0): entrada asíncrona (habitualmente) común a todos los biestables.
- ➔ Preset (puesta a 1): entrada asíncrona (habitualmente) común a todos los biestables.
- ➔ Inhibición/habilitación de la salida: desconecta/habilita la salida del registro. (OE)



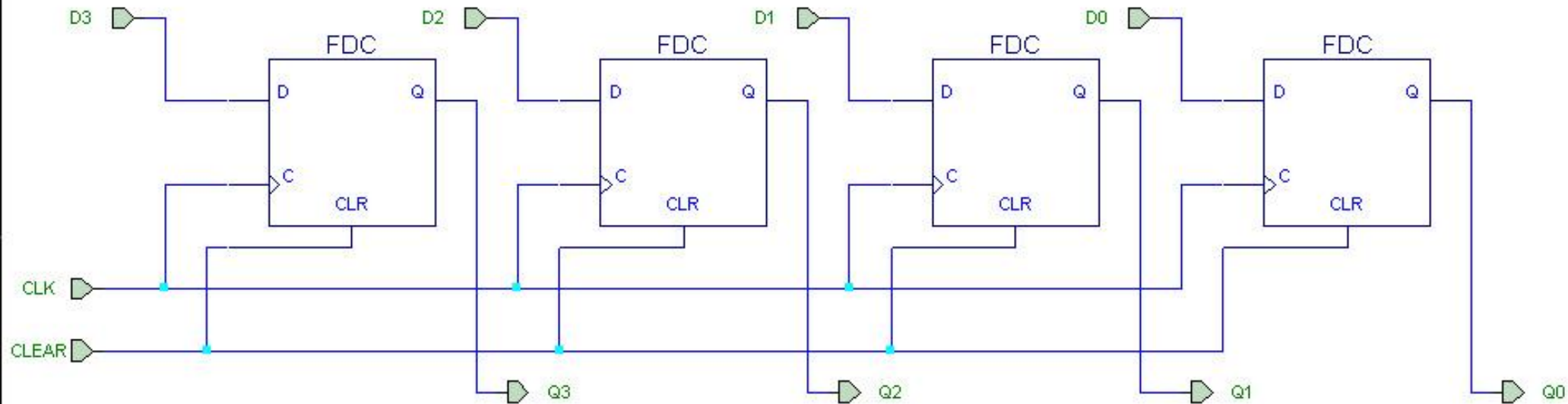
## 2. Registros de almacenamiento en paralelo

Son los más frecuentes, y se emplean para almacenar datos.

**Los bits de datos de entrada se almacenan todos a la vez**, las entradas de datos de los biestables son accesibles desde el exterior.



Ejemplo con biestables D síncronos por flanco de subida.

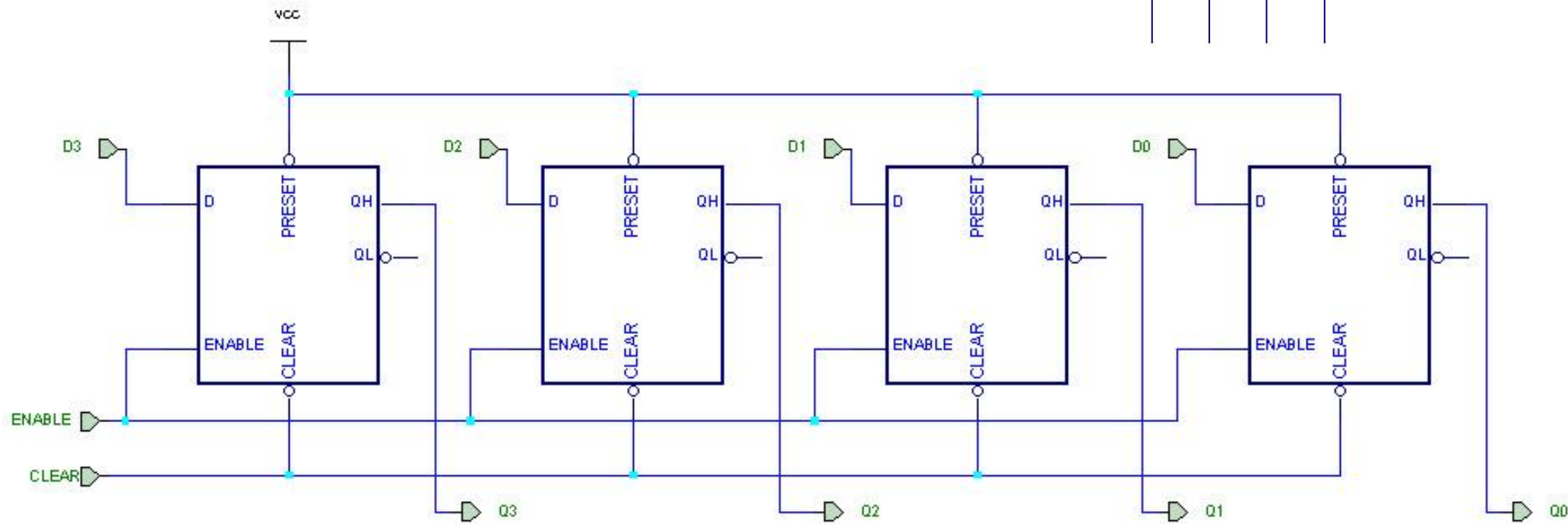
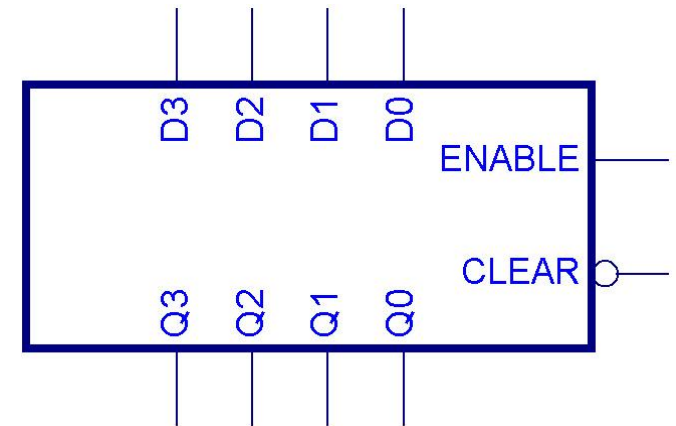




# Registros de almacenamiento en paralelo

También pueden utilizarse registros síncronos por nivel, en cuyo caso tendremos un registro de tipo *latch*.

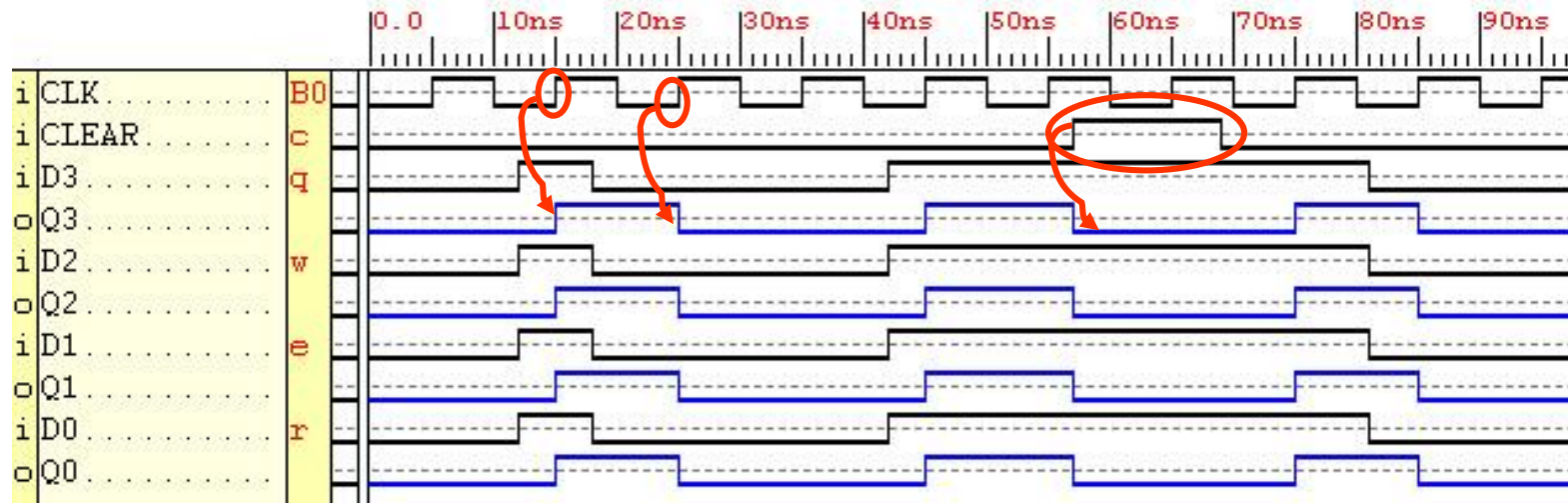
Ejemplo: registro *latch* D síncrono por nivel alto.



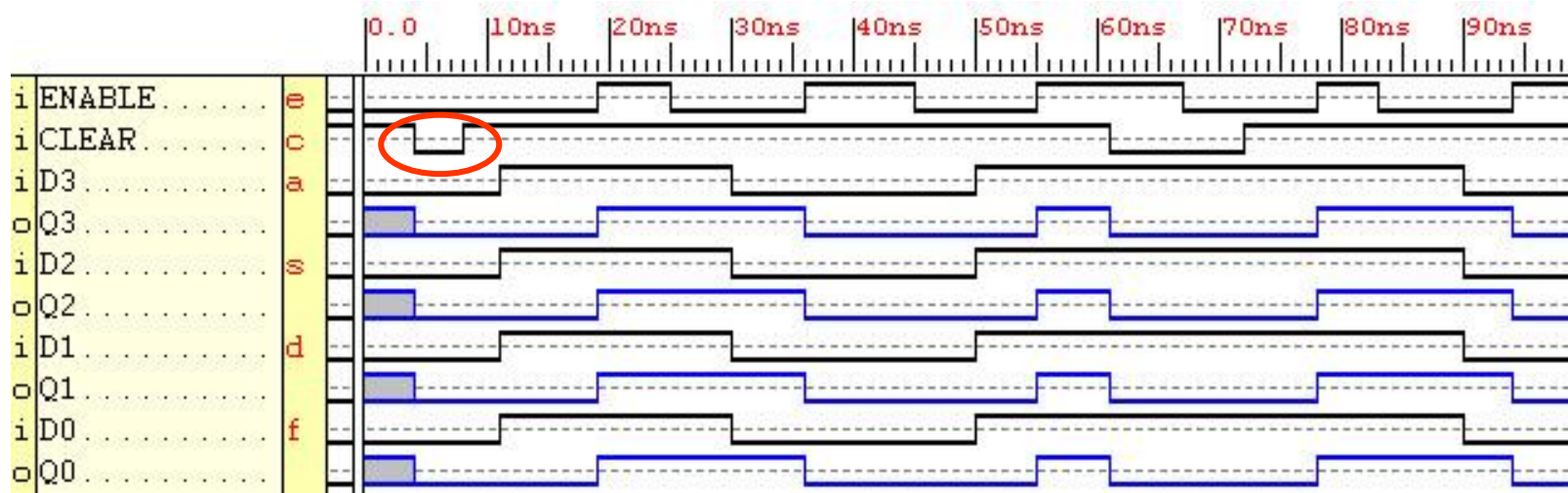


# Registros de almacenamiento en paralelo

Cronograma del registro síncrono por flanco de subida.



Cronograma del registro latch síncrono por nivel alto.

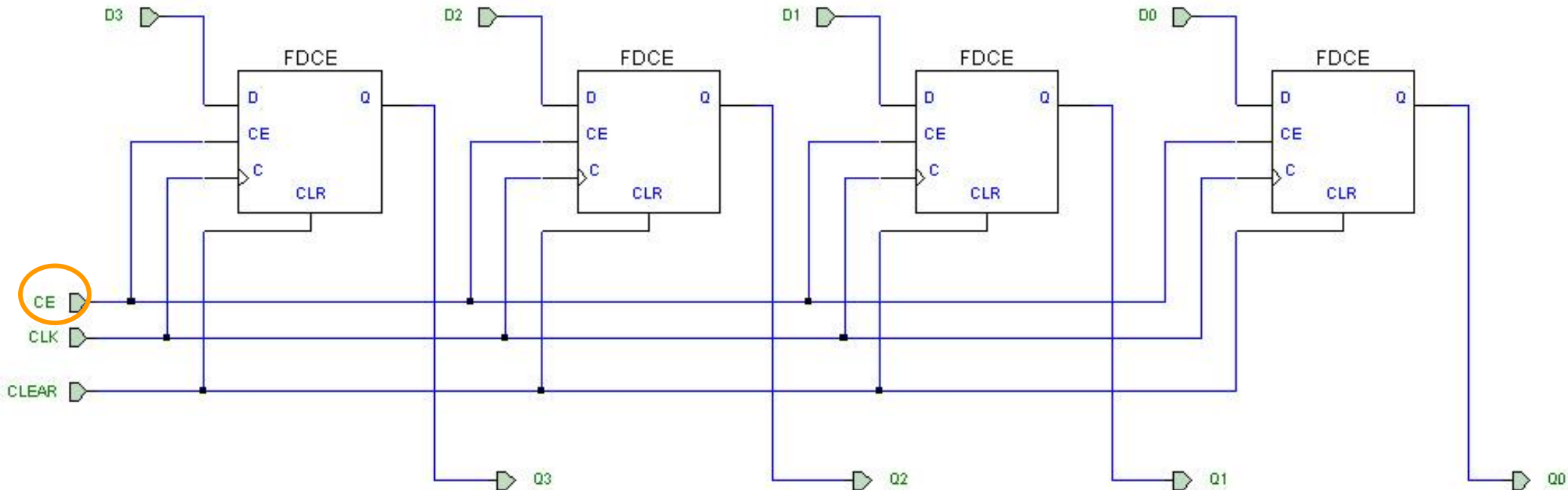
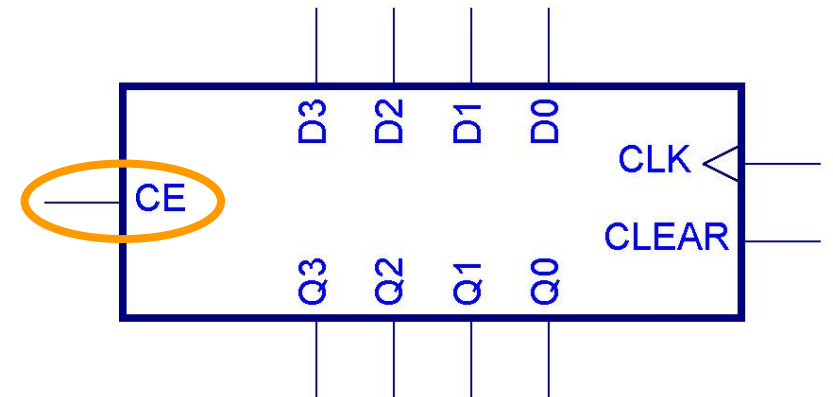




# Registros de almacenamiento en paralelo

Podemos combinar ambos conceptos y crear un registro síncrono por flanco con **habilitación de entradas (CE)**.

Ejemplo con CE activa por nivel alto.

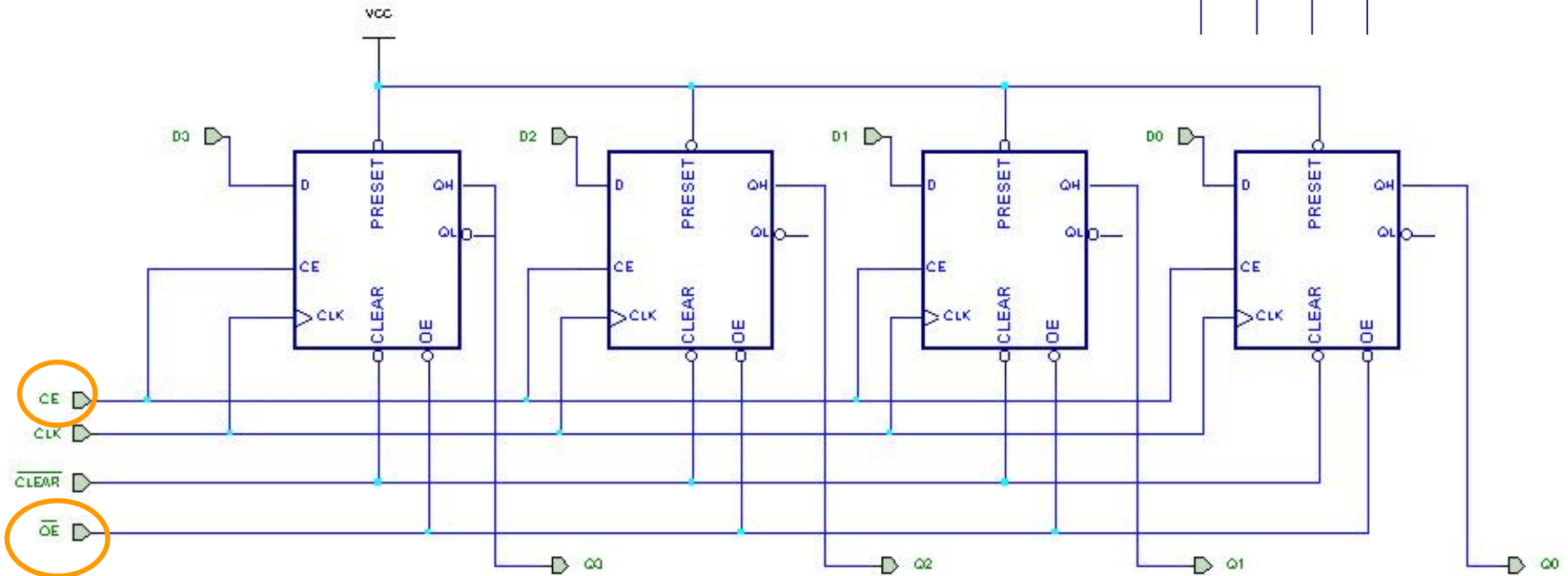
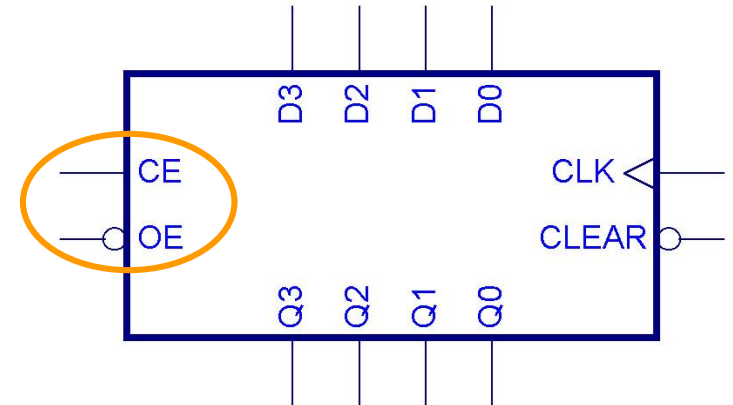






# Registros de almacenamiento en paralelo

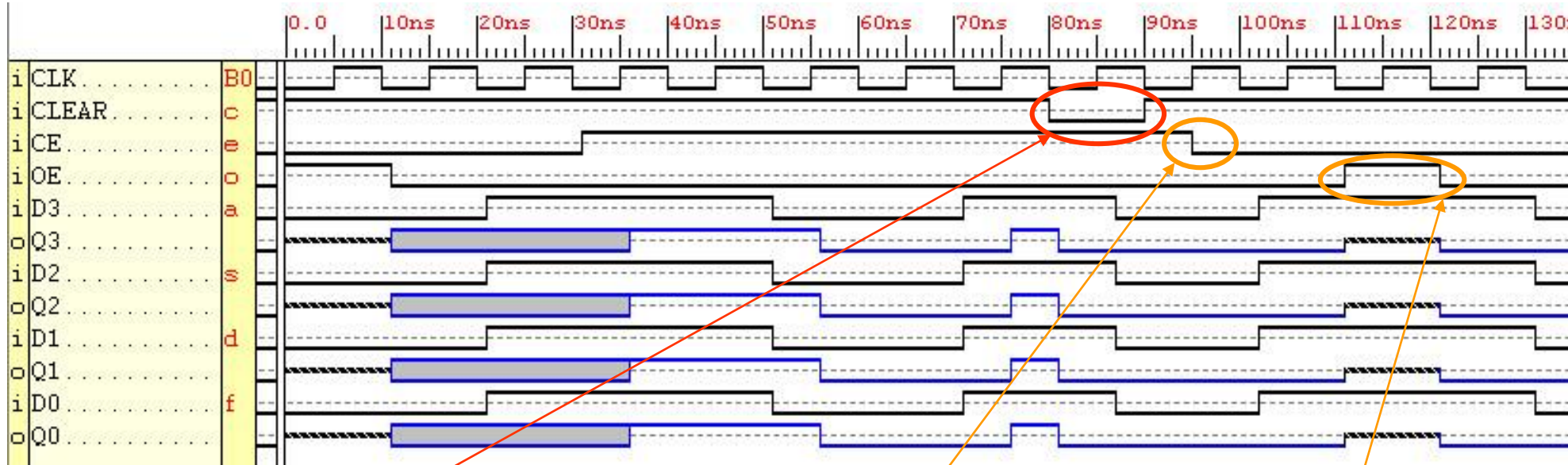
Al registro anterior podemos añadirle una **entrada de habilitación de salidas (OE)**.





# Registros de almacenamiento en paralelo

Cronograma del registro con habilitación de entradas y salidas.



Señal asíncrona de puesta a cero:  
todas las salidas ( $Q_i$ ) a cero

Señal de habilitación  
de entradas (CE):  
cuando no está activa  
aunque cambien las  
entradas no afectan a  
las salidas

Señal de habilitación  
de salidas (OE)



## 3.Registros de desplazamiento

---

**Los registros de desplazamiento están formados por un conjunto de flip-flops**, y son muy importantes en las aplicaciones que precisan almacenar y transferir datos dentro de un sistema digital.



### 3.Registros de desplazamiento serie/serie

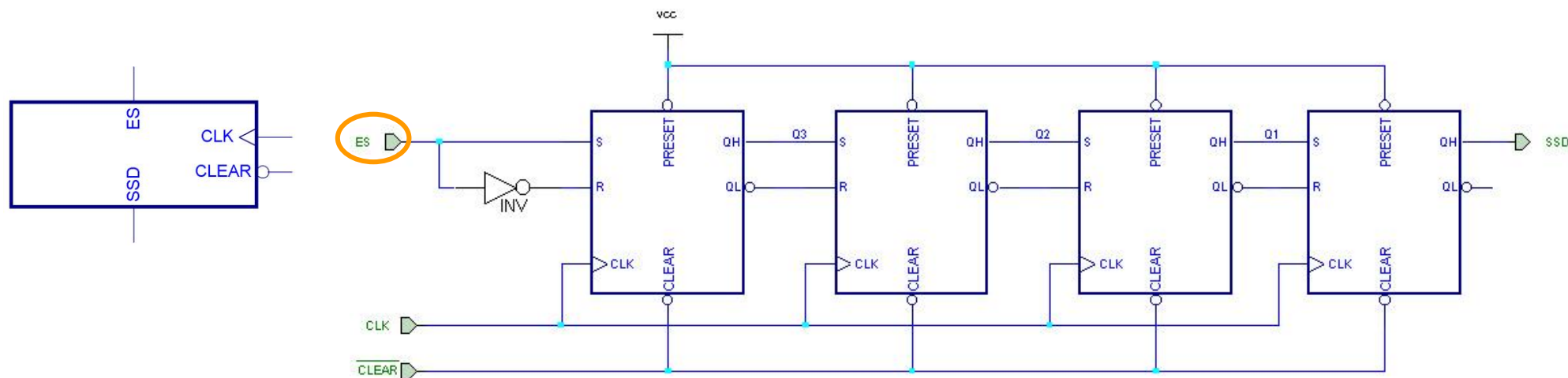
La entrada es bit a bit por un extremo (línea ES izquierda o derecha) y la salida es bit a bit por el otro (SS izquierda o derecha).

➡ Registro de desplazamiento hacia la izquierda: ESI y SSI.

➡ Registro de desplazamiento hacia la derecha: ESD y SSD.

**Aplicación:** línea de retardo y es función del número de etapas del registro y la frecuencia del reloj

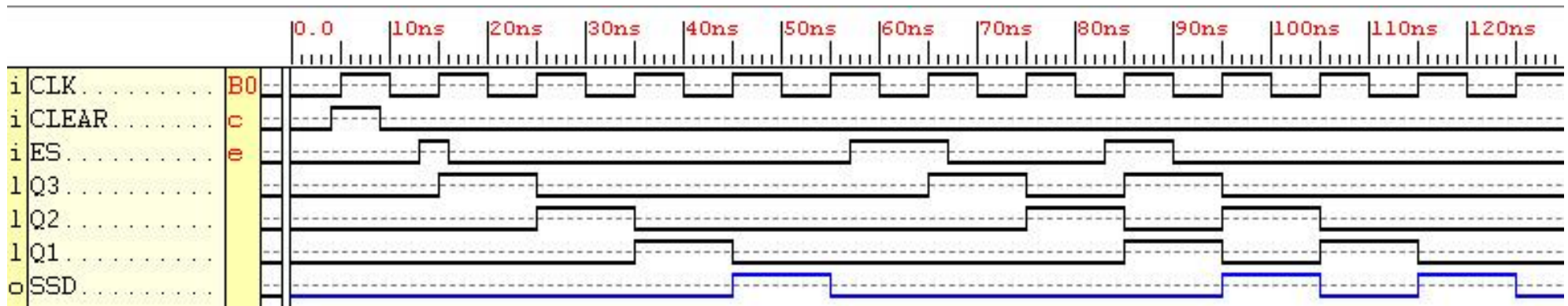
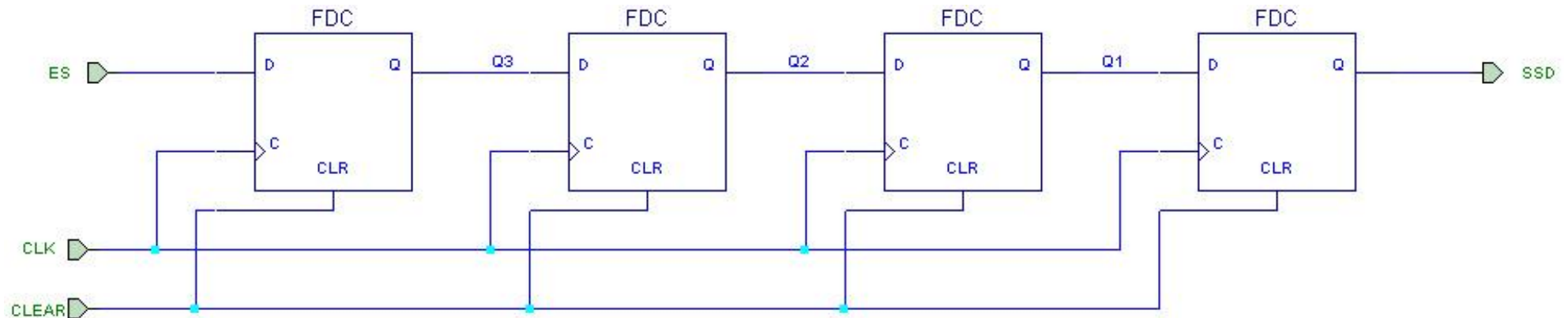
Ejemplo: registro de desplazamiento hacia la derecha con biestables SR.





# Registros de desplazamiento serie/serie

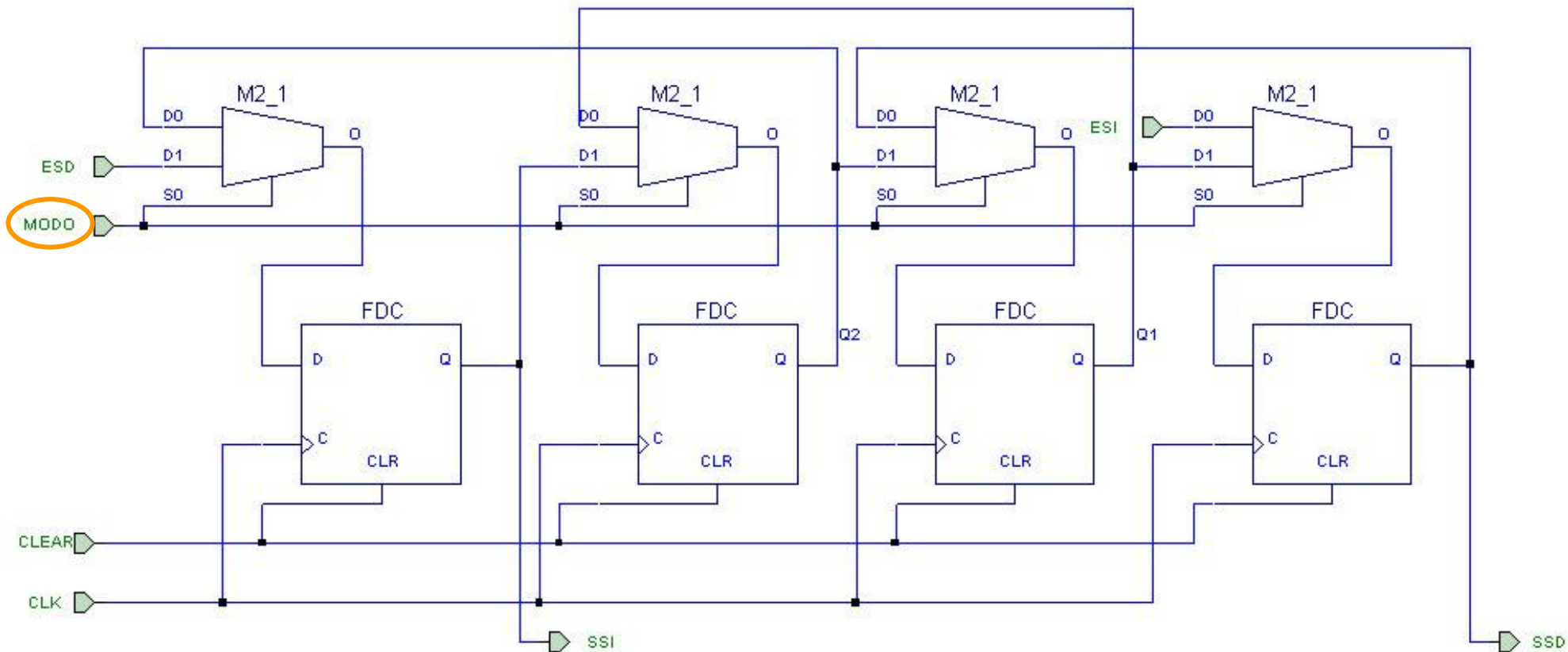
Ejemplo: registro de desplazamiento serie hacia la derecha con biestables D.





# Registros de desplazamiento izquierda/derecha

Una señal de control (MODO) permite seleccionar el sentido del desplazamiento, además de dos bits para entradas serie y otros dos para salida serie.



Modo = L  $\Rightarrow$  desplazamiento hacia la izquierda (entrada ESI y salida SSI)

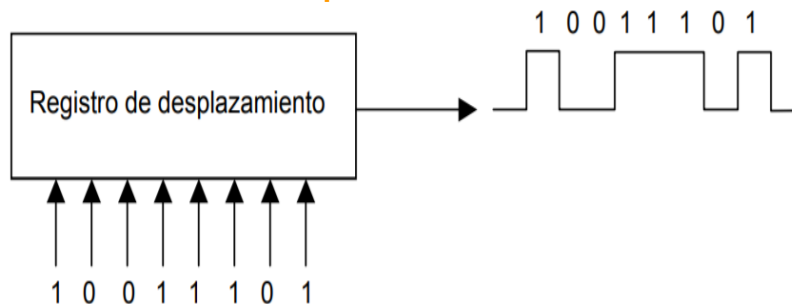
Modo = H  $\Rightarrow$  desplazamiento hacia la derecha (entrada ESD y salida SSD)



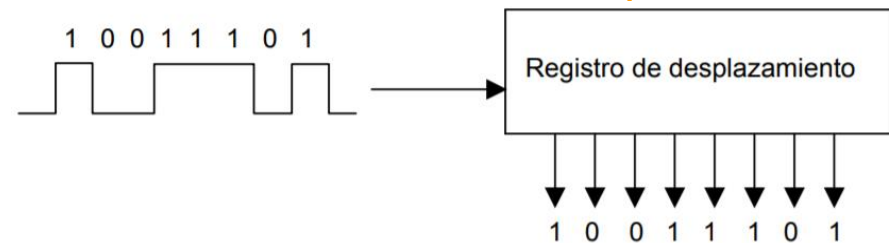
## 4.Registros de conversión serie/paralelo

- Estos dos tipos se emplean, entre otras cosas, **para transformar palabras de información en paralelo a una sucesión de bits sobre una línea**, es decir, datos serie (registro de desplazamiento paralelo-serie), **o una sucesión de datos en serie en una palabra de datos en paralelo** (registro de desplazamiento serie- paralelo).

### Conversión de paralelo a serie



### Conversión de serie a paralelo



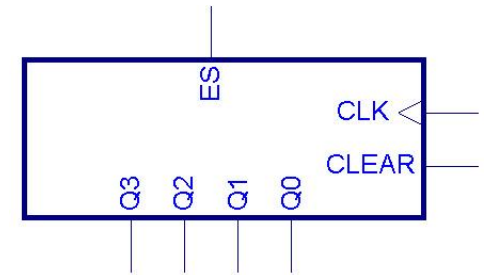




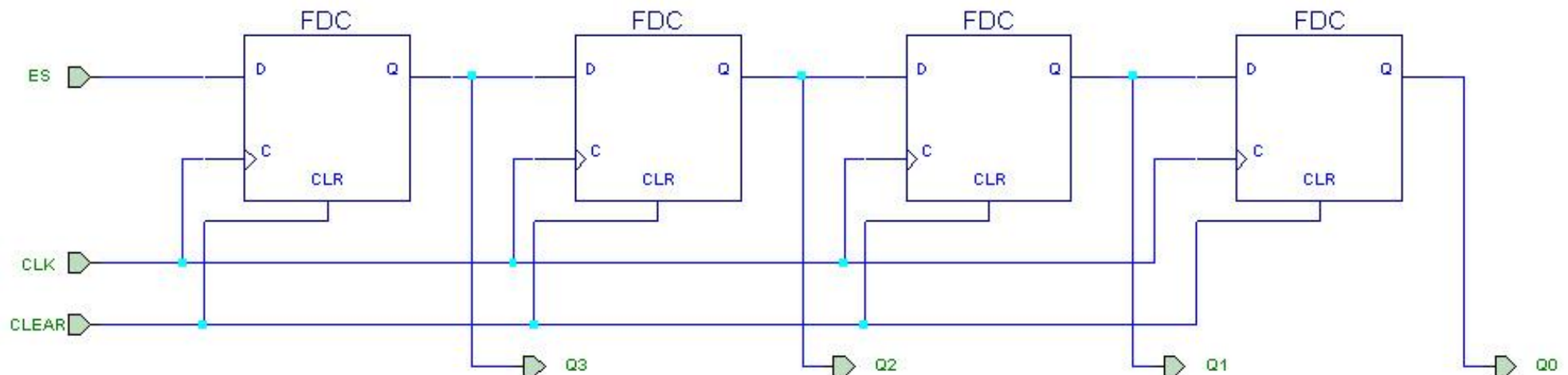
## 4.Registros de conversión serie/paralelo

La entrada llega bit a bit en serie (ES izquierda o derecha), y la salida se ofrece en paralelo por todos los biestables a la vez. El bit de entrada se va desplazando por el registro a golpe de reloj.

**Aplicación:** La transmisión de datos en serie reduce el número de conductores. Los  $\mu P$  requieren la entrada de datos en paralelo  $\Rightarrow$  necesidad de un conversor serie/paralelo



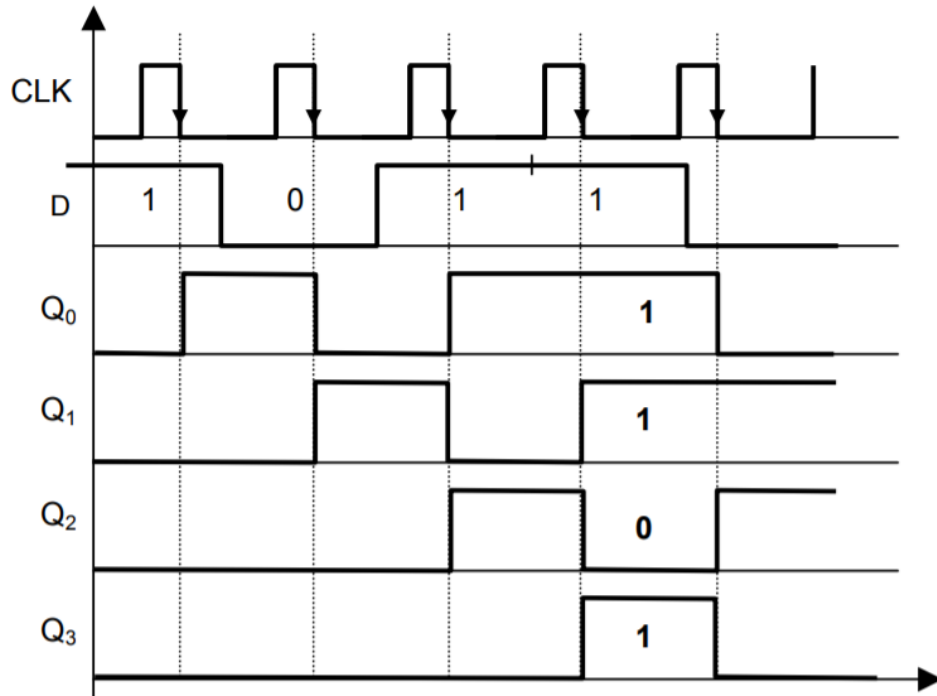
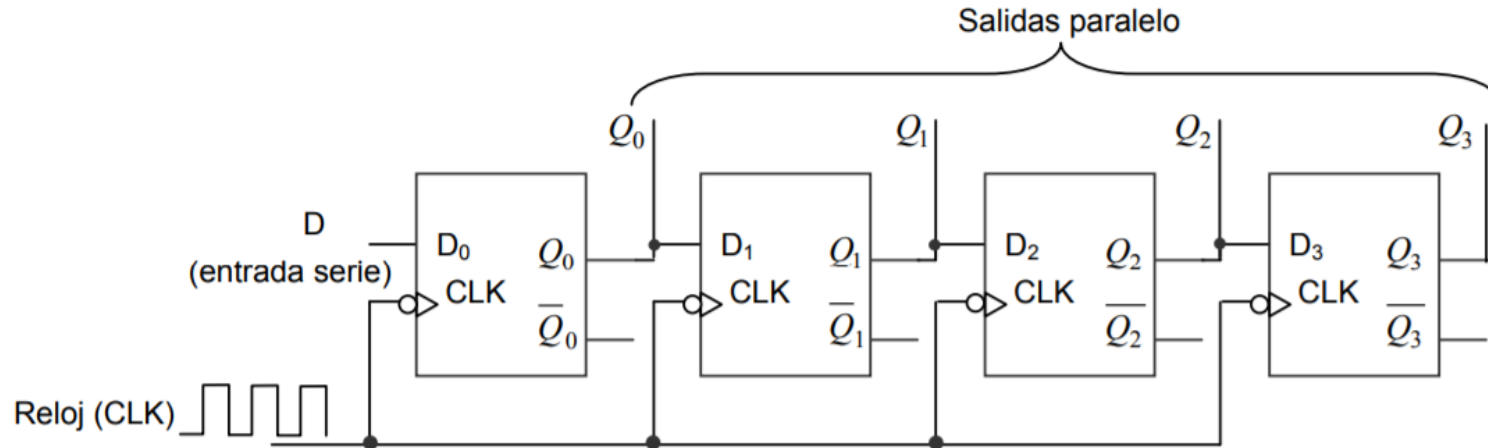
Ejemplo: conversión serie/paralelo con desplazamiento hacia la derecha.



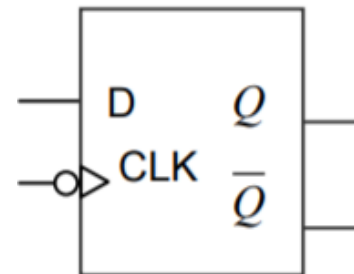




# 4.Registros de conversión serie/paralelo



D	CLK	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>
1	↓	0	0	0	1
0	↓	0	0	1	0
1	↓	0	1	0	1
1	↓	1	0	1	1

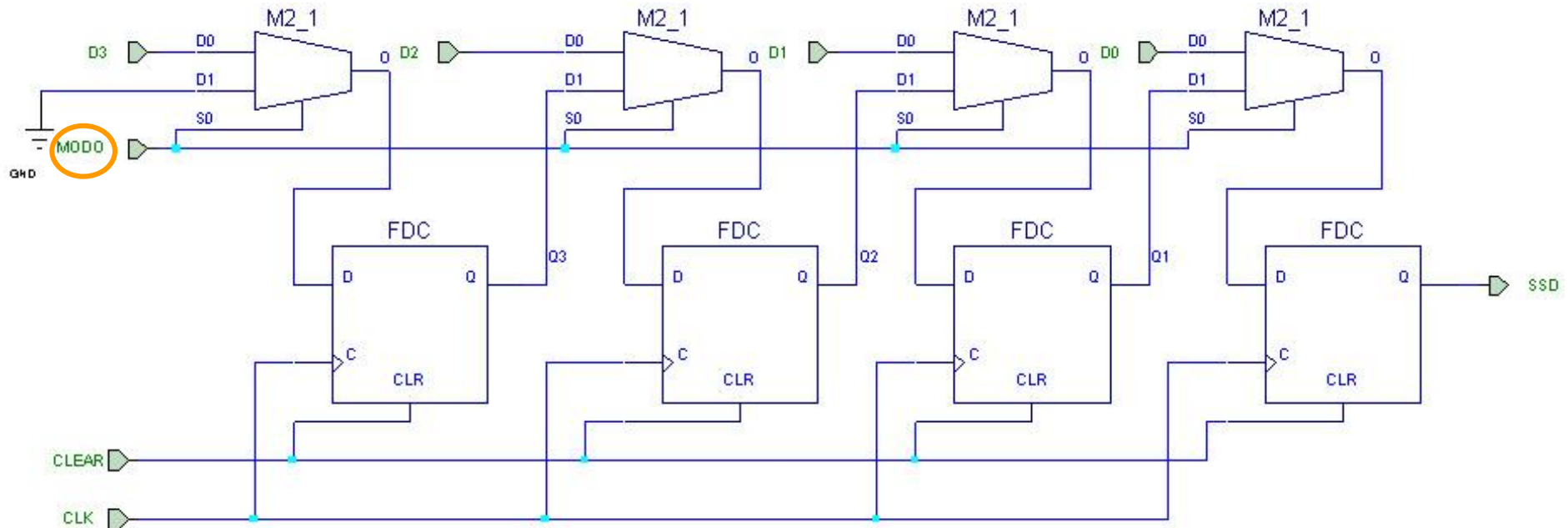


D	CLK	Q <sub>n</sub>	Q <sub>n</sub> <sup>̄</sup>
0	↓	0	1
1	↓	1	0

# 5.Registros de conversión paralelo/serie

El registro **se carga en paralelo** (todos los bits a la vez), pero **la salida se ofrece a través de un solo bit**. El contenido del registro se desplaza hacia un lado a golpe de reloj.

Ejemplo: conversor paralelo/serie con **carga síncrona** y desplazamiento a la derecha.



Modo = L  $\Rightarrow$  carga

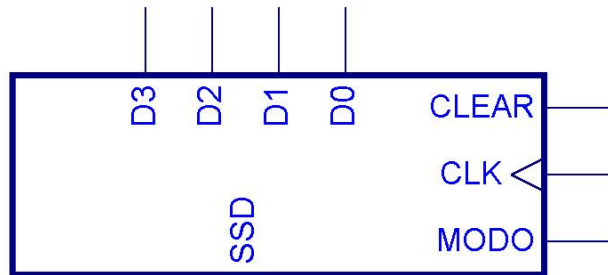
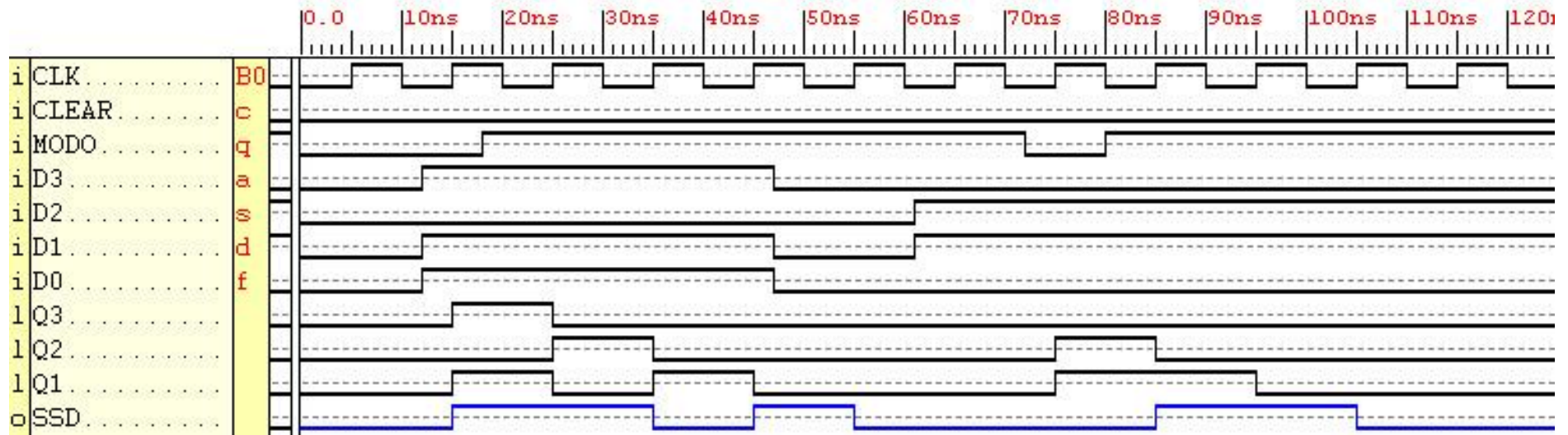
Modo = H  $\Rightarrow$  desplazamiento

Mediante la señal MODO se selecciona si el biestable recibe la entrada en paralelo o del biestable anterior



# Registros de conversión paralelo/serie

Cronograma para el registro con carga síncrona y desplazamiento a la derecha



Modo = L  $\Rightarrow$  carga

Modo = H  $\Rightarrow$  desplazamiento

Tanto el desplazamiento como la carga se hacen síncronamente con los flacos de subida del reloj



## 8. Concepto de contador

---

Un contador es un circuito secuencial que genera una secuencia ordenada de salidas que se repite en el tiempo. La salida coincide con el estado de sus biestables. Los contadores son circuitos secuenciales que cuentan flancos de reloj.

### Tipos de contadores

- ➔ **Síncronos**: todos los biestables comparten la misma señal de reloj
- ➔ **Asíncronos**: no todos los biestables comparten la misma señal de reloj.
- ➔ **Ascendente**: la cuenta es creciente.
- ➔ **Descendente**: la cuenta es decreciente
- ➔ **Reversible**: la cuenta puede ser ascendente o descendente en función de una entrada de control.
- ➔ **Contador módulo  $2^n$** : tiene  $n$  biestables y cuenta desde 0 hasta  $2^n-1$ .
- ➔ **Contador A-B**: cuenta desde A hasta B, donde A puede ser distinto de 0 y B puede ser distinto de  $2^n-1$ .
- ➔ **Divisor de frecuencia**: a partir de un reloj con una frecuencia dada, devuelve un bit que vale 1 en uno de cada  $N$  ciclos y 0 en los restantes.

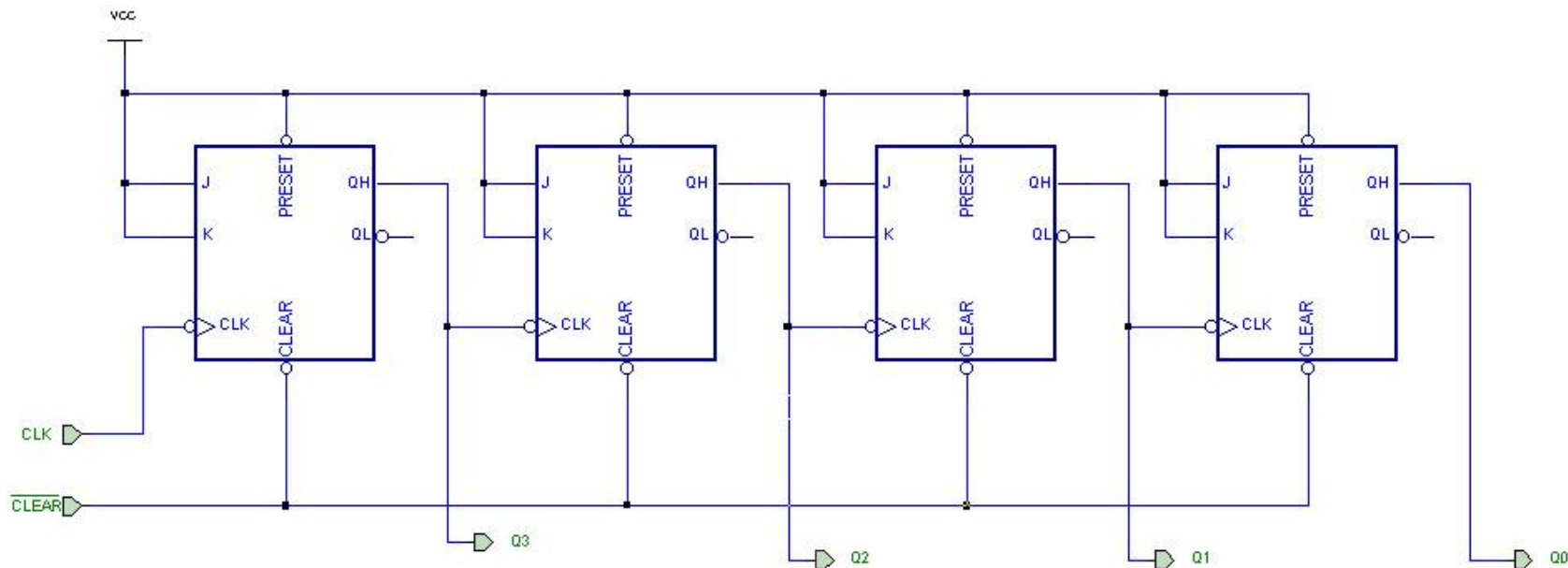


## 9. Contadores asíncronos

Se les llama también contadores por propagación o *ripple counters*.

Se aplica una señal externa a la entrada de reloj del primer biestable y a los siguientes se les aplica como señal de reloj la salida del biestable anterior.

Los biestables no se disparan al mismo tiempo debido al retardo de las puertas, se pueden producir estados espurios con valores incorrectos, y la frecuencia de reloj del contador está limitada.





# Contadores asíncronos

---

Los biestables no se disparan al mismo tiempo debido al retardo de las puertas, debido a ello también se les conoce con el nombre de **contadores con propagación**.

El retardo de propagación limita la frecuencia de funcionamiento y además puede originar estados transitorios en los que las salidas de los contadores van variando en instantes de tiempo ligeramente distintos. Estos estados transitorios producen picos de tensión de corta duración (**GLITCHES**) no deseado.

**Módulo de un contador:**  $n^0$  de estados distintos por los que el contador puede pasar de forma secuencial.  $N^0$  máximo de posibles estados.

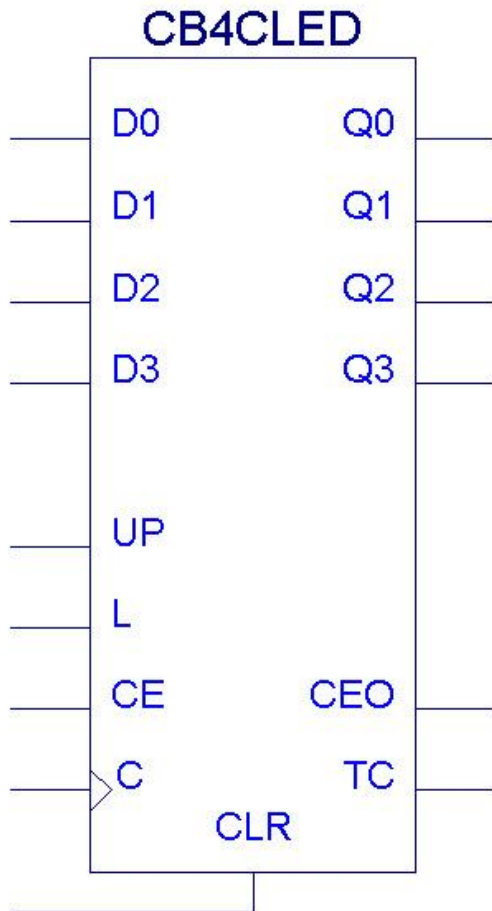


# 10. Contadores síncronos

En ellos todos los biestables comparten el mismo reloj y basculan a la vez.

## Entradas típicas en un contador síncrono estándar:

- ➔ Señal de reloj (**C**)
- ➔ Habilitación de cuenta (**CE**)
- ➔ Final de cuenta (**TC**, **RCO** o **CEO**): se pone a 1 cuando el contador llega al final de la cuenta.
  - Si la cuenta es ascendente, el final es  $2^n - 1$ .
  - Si la cuenta es descendente, el final es 0.
  - CEO (RCO) se activa sólo si CE está activo.
- ➔ Puesta a 0 (**CLEAR**): síncrona o asíncrona.
- ➔ Habilitación de carga en paralelo (**L**, **LOAD**): habilita la carga de un dato de **n** bits en el contador para contar a partir de él (suele ser carga síncrona).
- ➔ Entradas de carga en paralelo (**D<sub>i</sub>**): sirven para introducir un valor de **n** bits si LOAD está activada.
- ➔ Cuenta ascendente/descendente (**UP/DOWN**): en contadores reversibles.

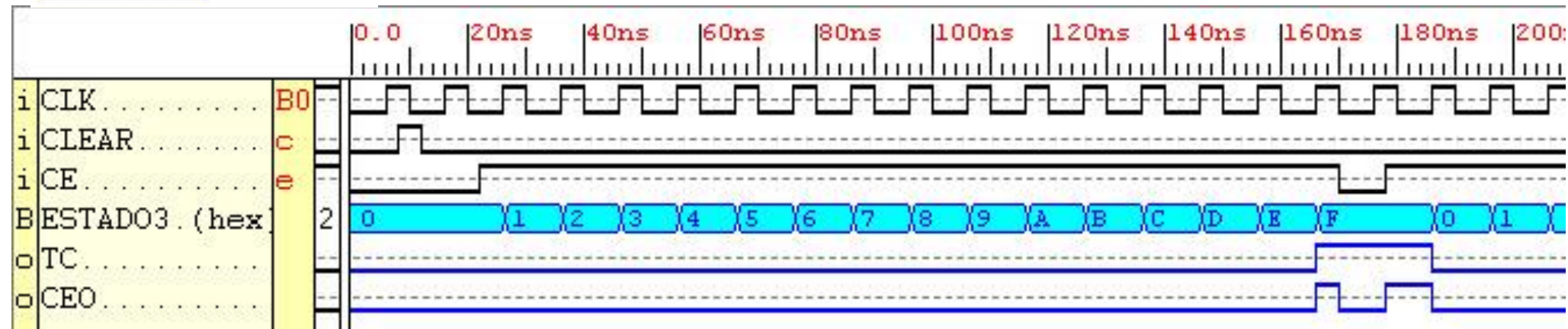
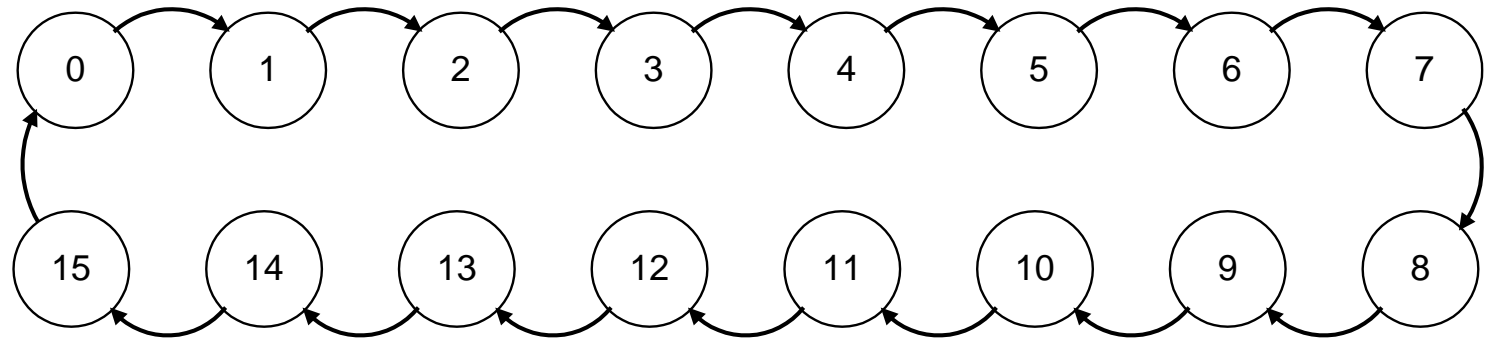
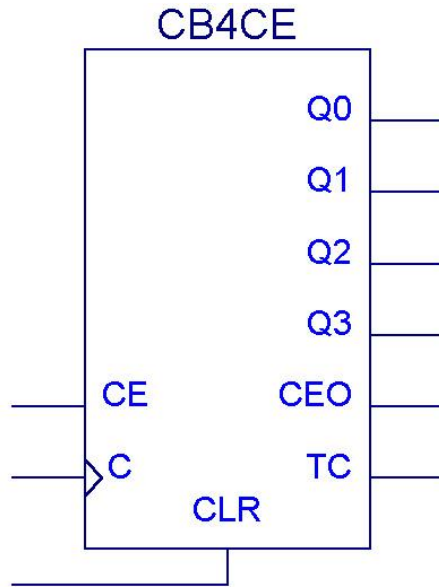






# 10. Contadores síncrono ascendente módulo $2^n-1$

Ejemplo: contador ascendente módulo 16 (de 4 bits).

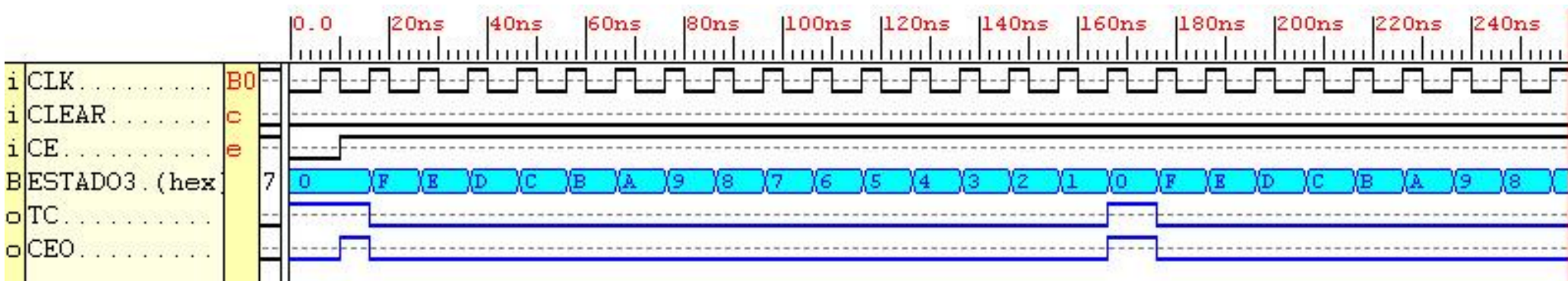
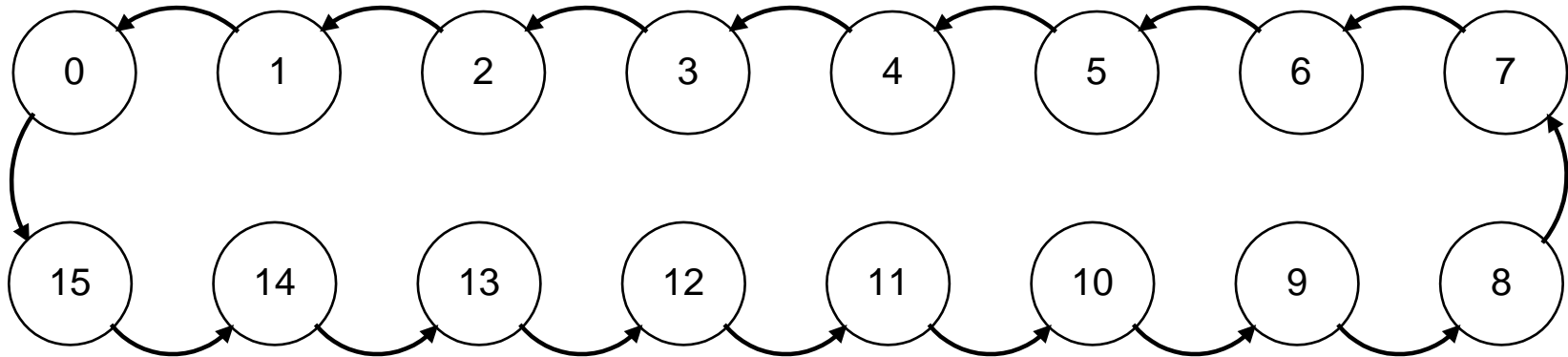






# Contadores síncrono descendente módulo $2^n-1$

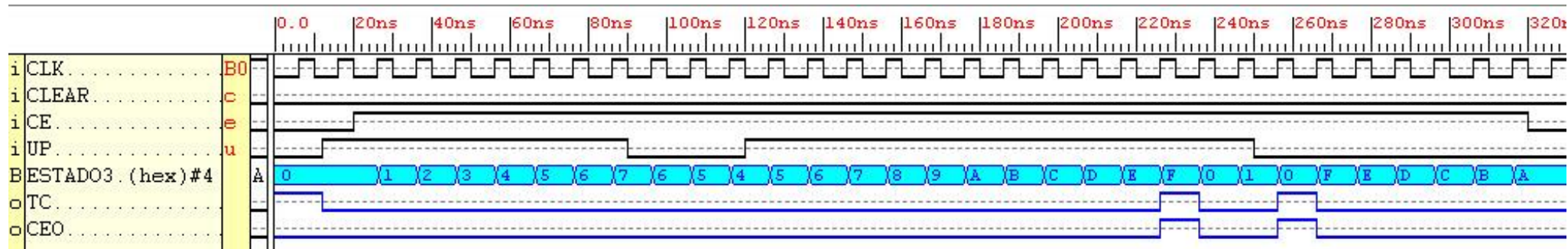
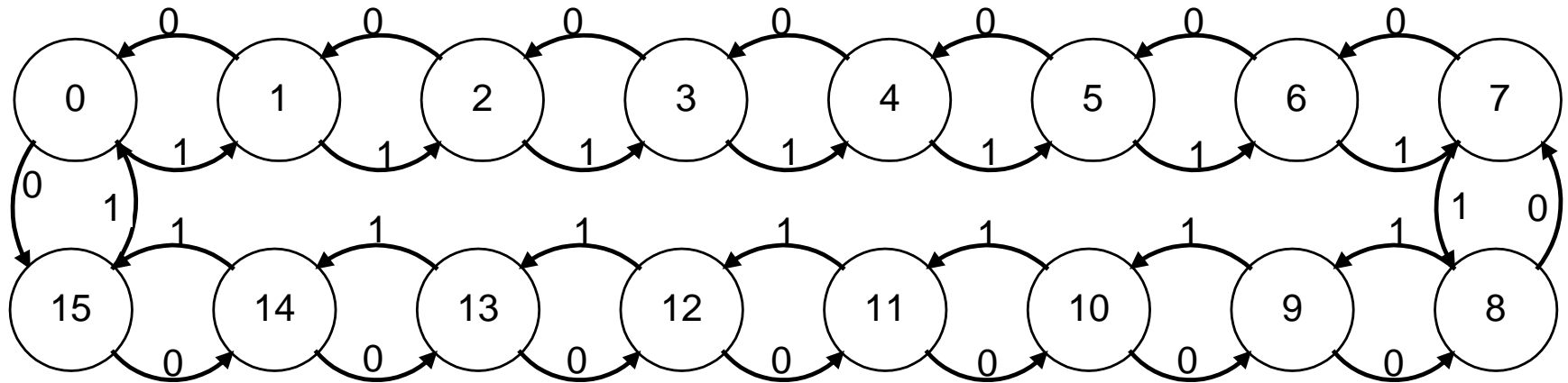
Ejemplo: contador descendente módulo 16 (de 4 bits).





# Contadores síncrono reversible módulo $2^n-1$

Ejemplo: contador reversible módulo 16 (de 4 bits).

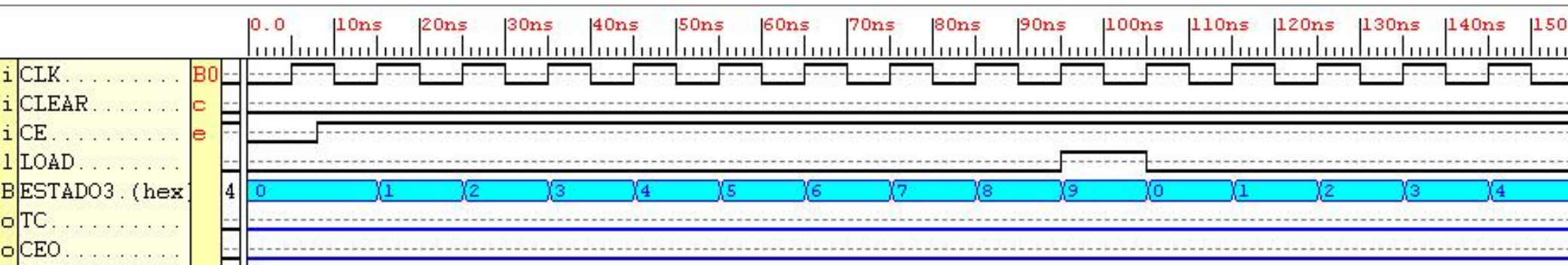
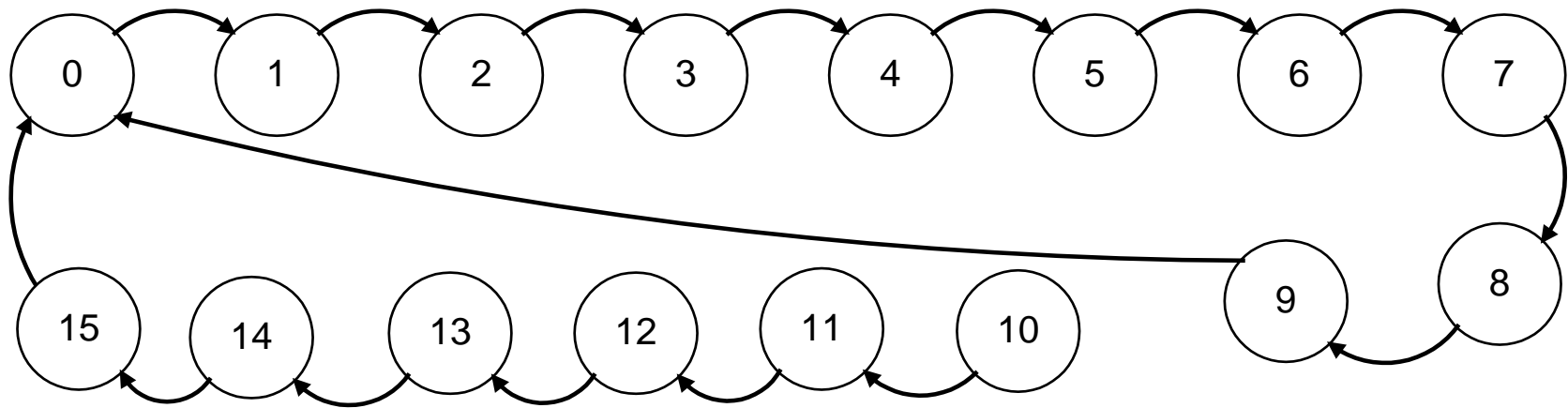




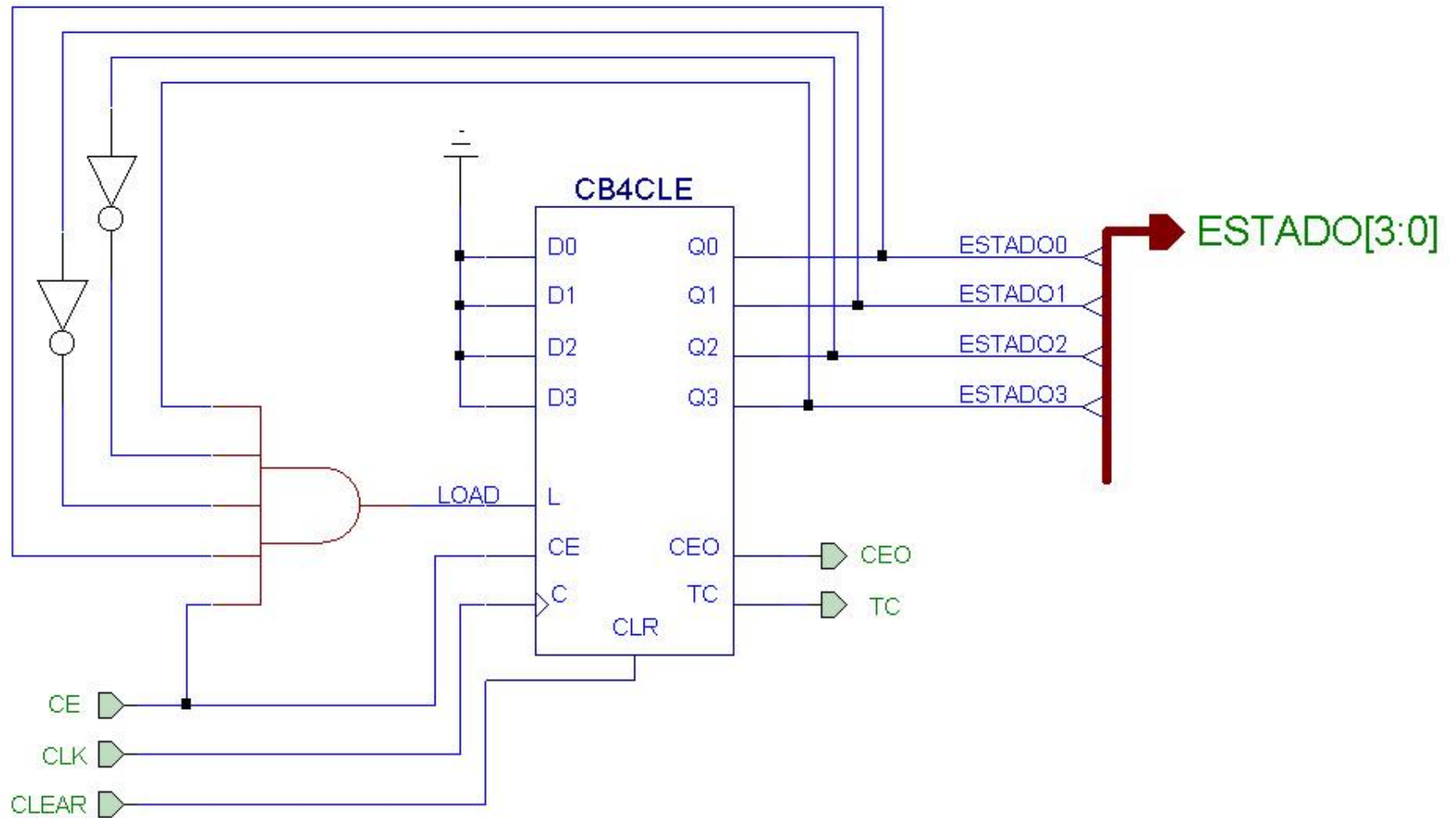
# Contadores síncrono A-B

Son contadores que no realizan la cuenta completa, porque se actúa sobre ellos utilizando las posibilidades de la carga en paralelo.

**Ejemplo:** contador 0-9. Contador de décadas. (Aplicación de displays)



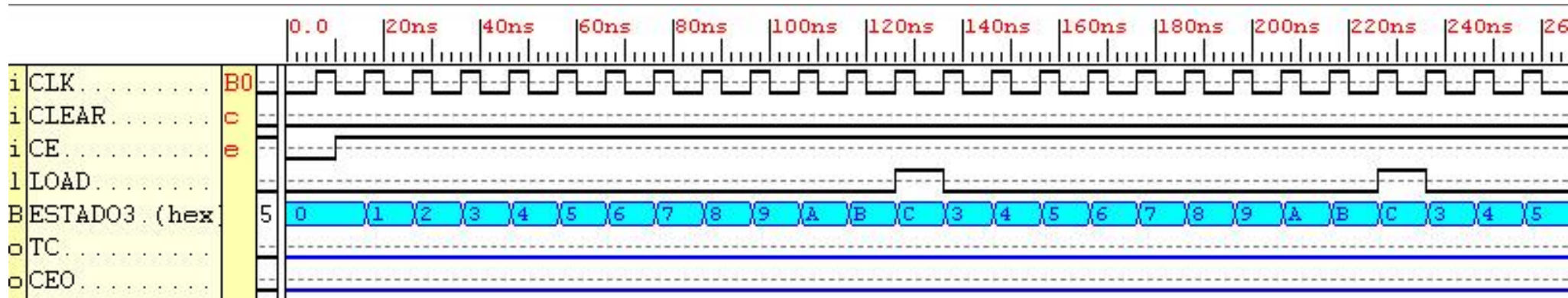
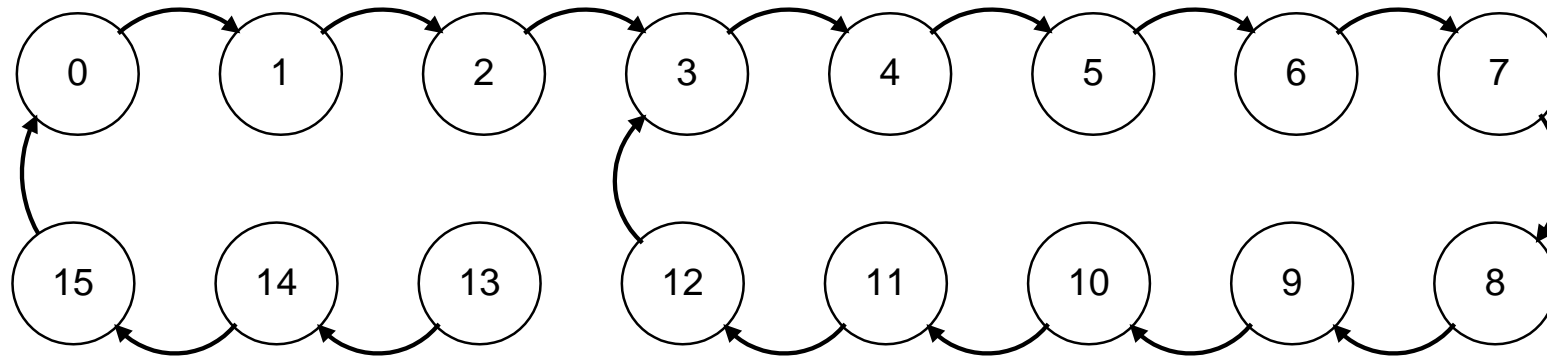
Ejemplo: circuito del contador 0-9





# Contadores síncrono A-B

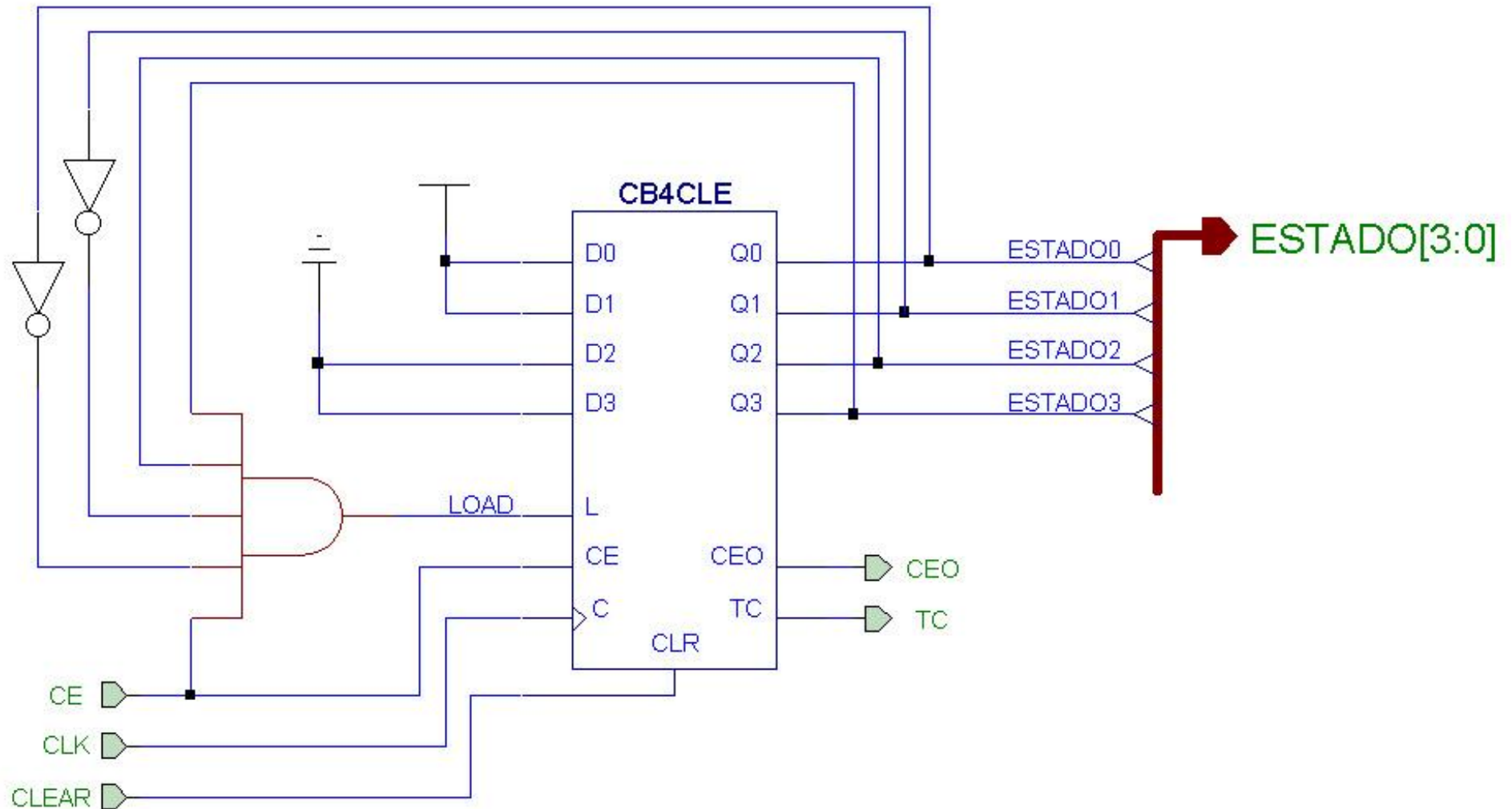
Ejemplo: contador 3-12





# Contadores síncrono A-B

Ejemplo: circuito del contador 3-12



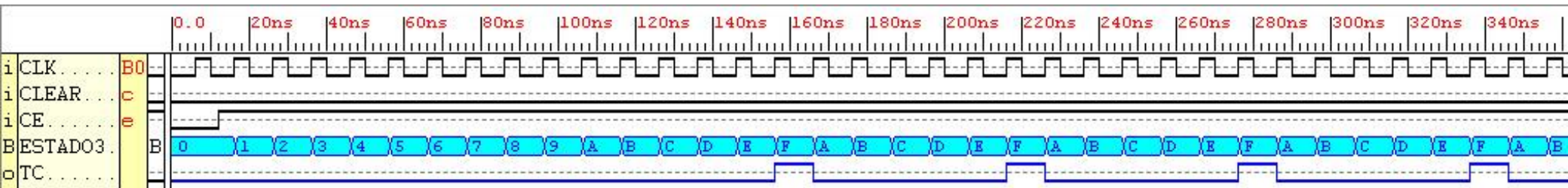
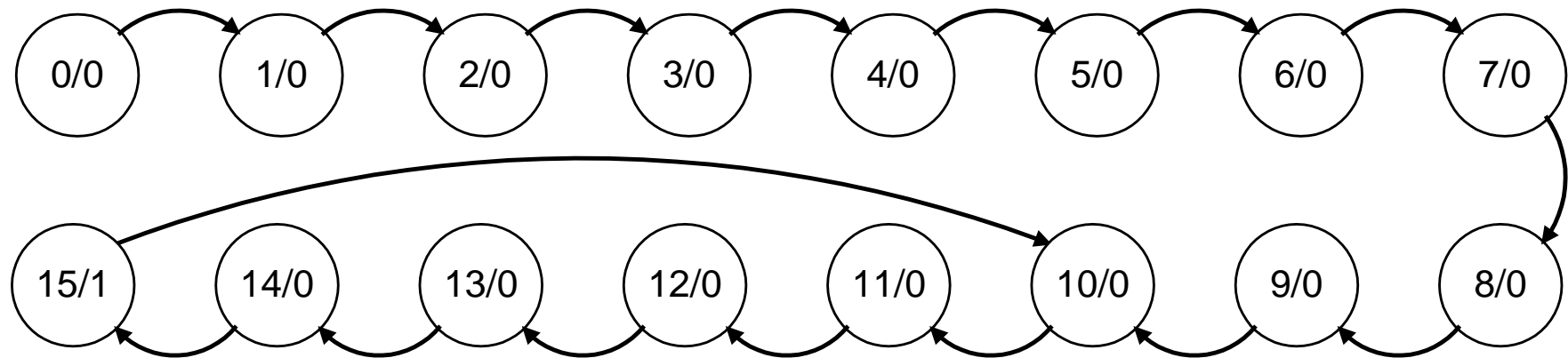




# Divisor de frecuencia

Es un circuito basado en un contador módulo  $A-2^n-1$ , pero no presenta todas sus salidas, sino un solo bit que suele ser la señal de RCO. El divisor de frecuencia genera un reloj con una frecuencia  $1/N$  veces menor.

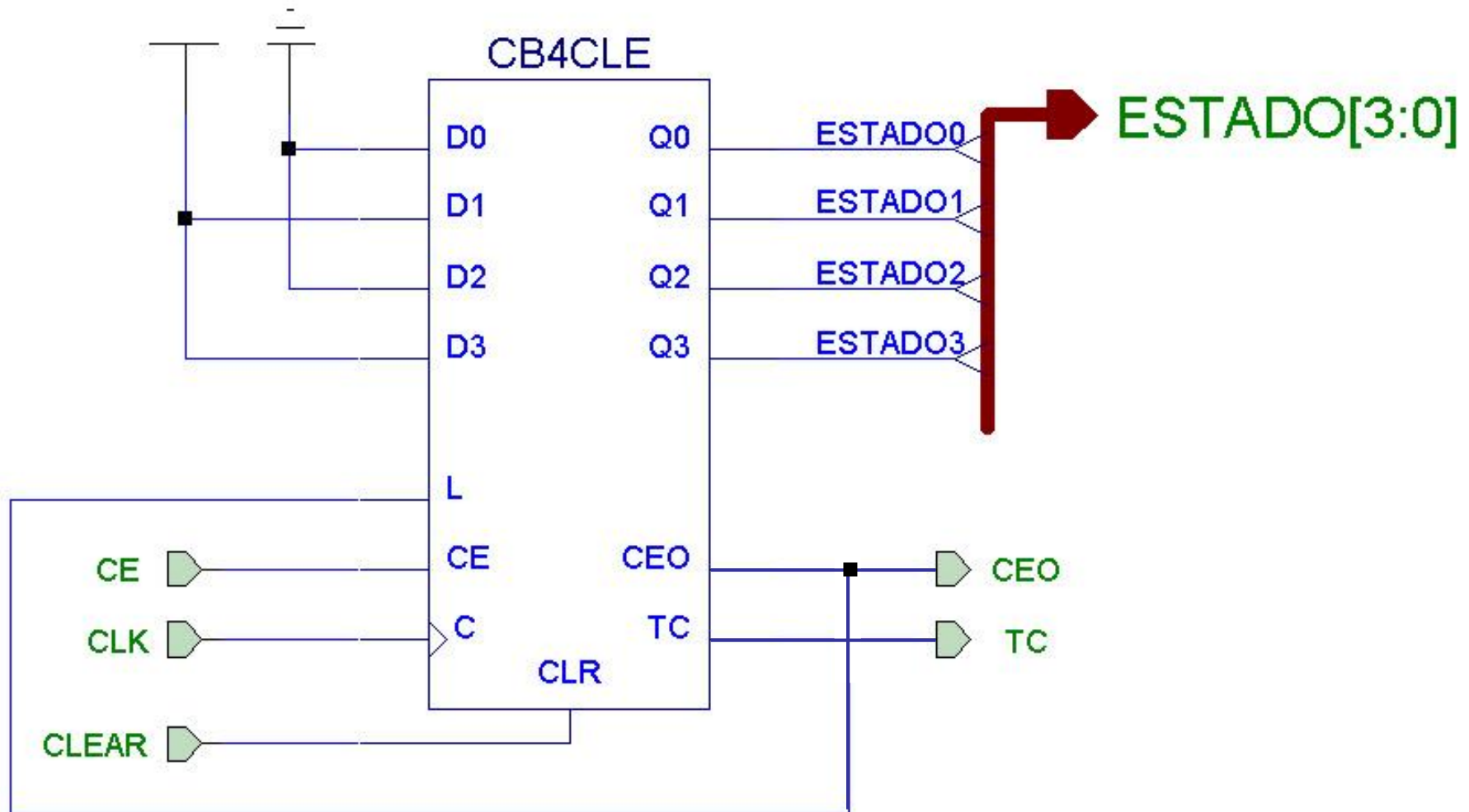
Ejemplo: divisor de frecuencia de  $1/6$  a partir de un contador de 4 bits (es un contador 10-15 usando como salida sólo TC).





# Divisor de frecuencia

Ejemplo: circuito del divisor de frecuencia de 1/6.







The diagram illustrates a 16-bit counter implemented using two 74163 4-bit binary counters. The inputs are CE (Clock Enable), CLK (Clock), and CLEAR. The outputs are Q0 through Q7, CEO (Carry Enable Out), and TC (Terminal Count).

The first 74163 counter (left) has its CLK input connected to the CLK input. Its CE input is connected to the CLEAR input. Its CLR input is connected to the CLEAR input. Its TC output is connected to the CE input of the second 74163 counter. Its CEO output is connected to the CLR input of the second 74163 counter. Its Q0, Q1, Q2, and Q3 outputs are connected to the Q4, Q5, Q6, and Q7 outputs, respectively.

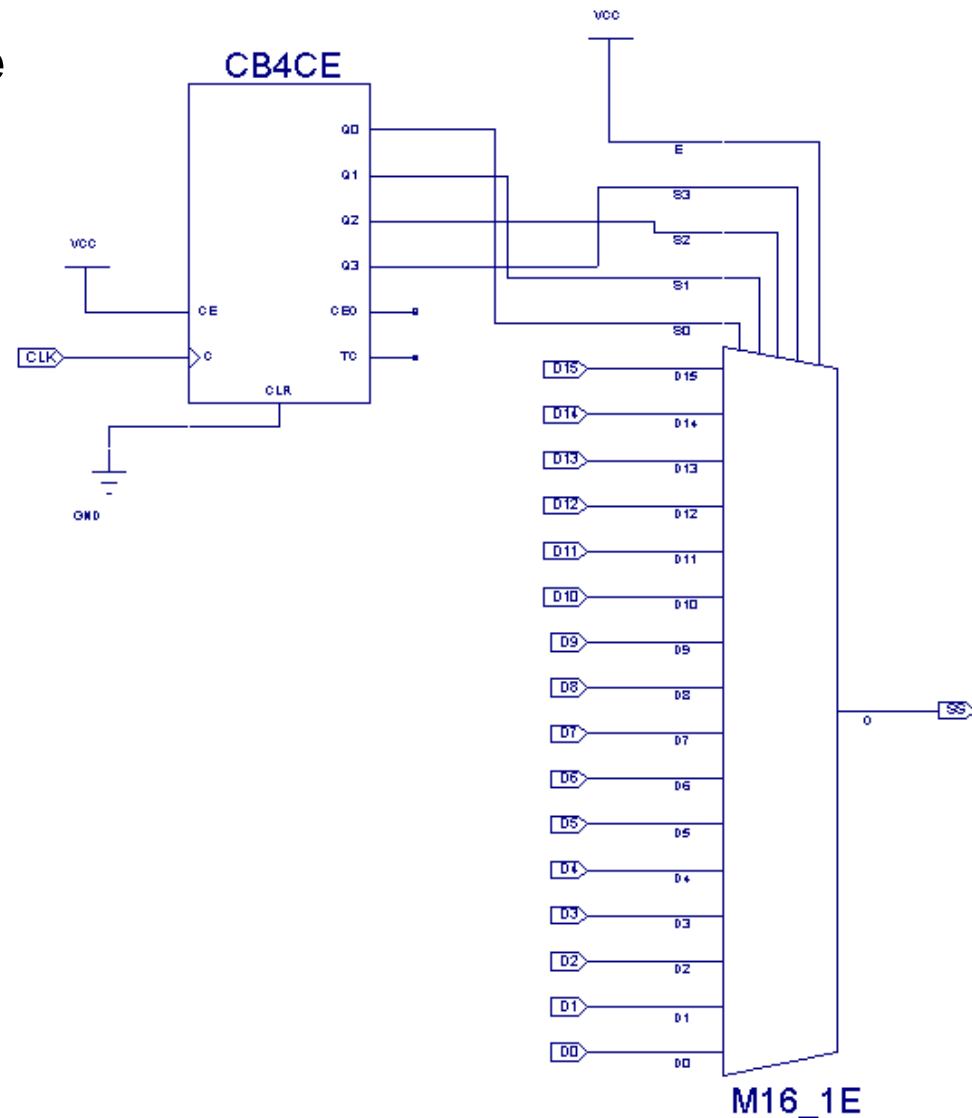
The second 74163 counter (right) has its CLK input connected to the CLK input. Its CE input is connected to the TC output of the first counter. Its CLR input is connected to the CEO output of the first counter. Its Q0, Q1, Q2, and Q3 outputs are connected to the Q0, Q1, Q2, and Q3 outputs, respectively. Its CEO output is connected to the TC output of the first counter. Its TC output is connected to the CEO output of the first counter.



# Ejemplo de aplicación

## Conversión de datos paralelo-serie

El contador proporciona la secuencia binaria para las entradas de selección de datos del multiplexor.





# Ejemplo de aplicación

---

## **Divisor de frecuencia:**

Utilizando contadores de módulo 16 diseñar un circuito para que teniendo como entrada una señal de 1 MHz se obtengan como salida señales de 100 kHz, 10 kHz y 1 kHz.

## **Diseño de un reloj digital**

- Basado en contadores de módulo 16.
- Contador de décadas
- Contador- divisor por 60