2023年春季体系结构实验1

实验1 RISC-V指令理解

提交说明

计科2001：鲁冰：lbcs@hnu.edu.cn

计科2002：胡金宇：[hujinyu0326@163.com](mailto:hujinyu0326@163.com)

一 实验目的

参考提供为了更好的理解RISC-V，通过学习RV32I Core的设计图，理解每条指令的数据流和控制信号，为之后指令流水线及乱序发射实验打下基础。

二 实验说明和步骤

参考提供的RISC-V 32I的设计图，思考每条指令的数据通路，熟悉RISC-V电路图，并且为后续动态分支预测和Tomasulo实验打下基础。

1. 安装模拟器Ripes，具体步骤见<https://github.com/mortbopet/Ripes>

已提供riscv32gcc编译器的ubuntu版本和windows版本，其余版本下载参考：

<https://github.com/mortbopet/Ripes/blob/master/docs/c_programming.md>

2.输入以下代码后生成对应汇编指令：

void main()

{

int A[100];

int i;

for(i=0;i<100;i++)

A[i]=i;

for(i=1;i<100;i++)

A[i]=A[i-1]+1000;

}

3.找出循环A[i]=A[i-1]+1000;对应的汇编代码,思考以下问题：

a) 分析指令add x15, x14, x15（x是指以x开头的通用寄存器），写出该指令在流水线五个阶段（IF、ID、EX、MEM和WB）关键的控制信号（参考RISC V电路设计图），并通过分析指出数据通路。

b) 分析指令bge x15, x14, -56,写出该指令在流水线五个阶段（IF、ID、EX、MEM和WB）关键的控制信号（参考RISC V电路设计图），并通过分析指出数据通路。

c) 分析指令lw x15, -20 x8，写出该指令在流水线五个阶段（IF、ID、EX、MEM和WB）关键的控制信号（参考RISC V电路设计图），并通过分析指出数据通路。

d) 分析指令sw x15, -20 x8，写出该指令在流水线五个阶段（IF、ID、EX、MEM和WB）关键的控制信号（参考RISC V电路设计图），并通过分析指出数据通路。

e) 简述BranchE信号的作用。

f) NPC Generator 中对于不同跳转 target 的选择有没有优先级？如果有，请举例并分析。如果没有，请解释原因。

附加思考题：

1 Harzard模块中，有哪几类冲突需要插入气泡（NOP指令），分别使流水线停顿几个周期。（提示：有三类冲突）

2 Harzard模块中，采用静态分支预测器，即默认不跳转，遇到branch指令时，如何控制flush和stall信号？

4 参考资料

1 RISC-V 32I Core 设计图

2 RISC-V 32I指令集