



UNIVERSIDAD DE BUENOS AIRES
FACULTAD DE INGENIERÍA
Año 2019 - 2º cuatrimestre

CIRCUITOS ELECTRÓNICOS (86.06)

ETAPAS CON TRANSISTORES INTEGRADOS

INFORME DE LABORATORIO N° 3

José F. González - 100063 - <jfgonzalez@fi.uba.ar>

Gottfried, Joel - 102498 - <joelgottfried99@gmail.com>

Urquiza, Elias - 100714 - <eurquiza@fi.uba.ar>

Índice

1. Objetivos	2
2. Desarrollo	2
3. Cálculo Analítico	2
3.1. Valores de Reposo	3
3.2. Análisis de Señal a Frecuencias Medias	3
3.2.1. Amplificación de Tensión Total (A_v)	4
3.2.2. Resistencia de Entrada y de Salida	4
3.2.3. Máxima excursión de señal a la salida sin recorte	4
3.2.4. Respuesta en frecuencia para A_{vs}	5
4. Simulación	6
5. Mediciones	6
5.1. Valores de Reposo	6
5.2. Análisis de Señal a Frecuencias Medias	6
5.2.1. Amplificación de Tensión Total (A_v)	6
5.2.2. Resistencia de Entrada y de Salida	7
5.2.3. Máxima excursión de señal a la salida sin recorte	7
5.2.4. Respuesta en frecuencia para A_{vs}	9
6. Análisis Comparativo	10

1. Objetivos

- Analizar las características principales de una etapa amplificadora formada por un MOSFET de doble gate BF966, que puede configurarse como un circuito equivalente de dos transistores NMOSFET de canal preformado.
- Comparar los resultados obtenidos mediante el cálculo analítico, la medición en laboratorio y la verificación por simulación con LTSPICE.

2. Desarrollo

3. Cálculo Analítico

Utilizando el modelo presente en la fig. 1, calculamos analíticamente los valores de reposo y los parámetros de señal para frecuencias medias.

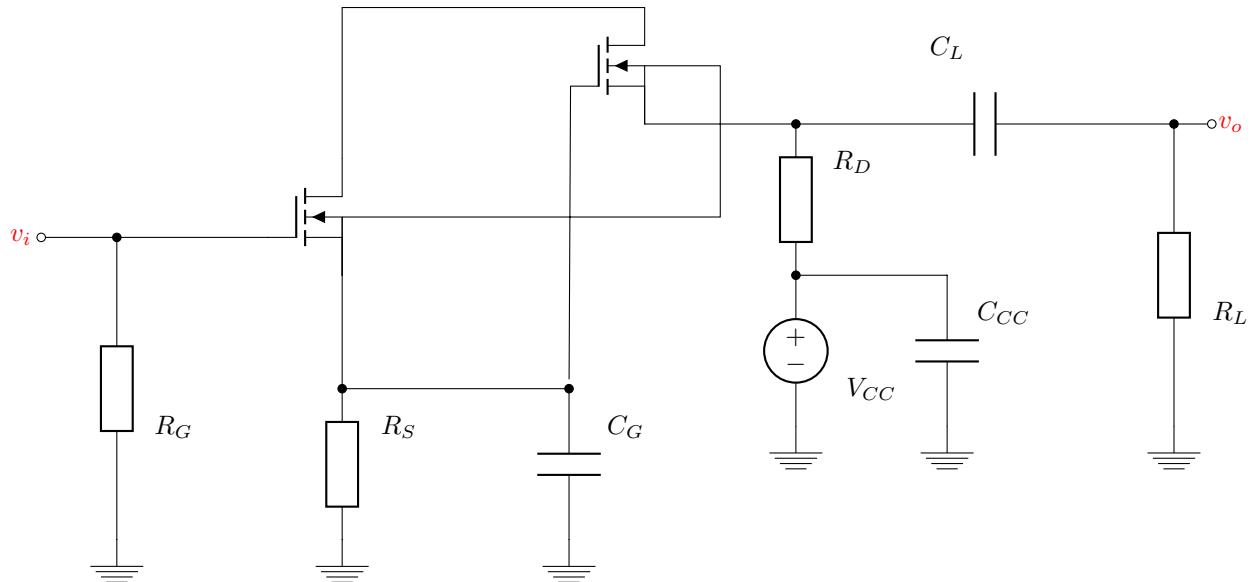


Figura 1: Esquema simplificado del circuito.

Se tienen los siguientes datos:

- $K_1 = 15 \frac{mA}{V^2}$
- $K_2 = 200 \frac{mA}{V^2}$
- $V_{T1} = V_{T2} = V_T = -1V$
- $\frac{W}{L} = 1$
- $C_{g1s} = 2,2pF$
- $C_{g2s} = 1,1pF$
- $C_{d1s} = C_{d2s} = 0,8pF$
- $C_{g1d} = C_{g2d} = 25fF$

3.1. Valores de Reposo

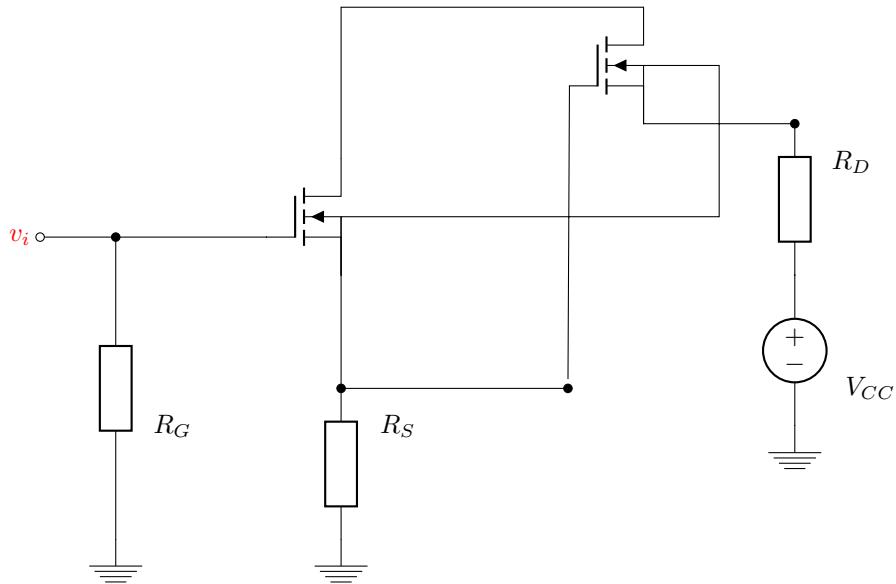


Figura 2: Esquema simplificado del circuito de continua.

Planteando la malla de entrada se obtiene

$$0 - V_{GSQ_1} - I_D R_S = 0 \Rightarrow -V_{GSQ_1} - R_S K_1 (V_{GSQ_1} - V_{T_1})^2 = 0 \quad (1)$$

Desarrollando el cuadrado de la Ec. 1 se obtiene la siguiente expresión:

$$-R_S K_1 V_{GSQ_1}^2 + (2R_S K_1 V_T - 1)V_{GSQ_1} - R_S K_1 V_T^2 = 0 \quad (2)$$

Por lo que se obtiene

$$V_{GSQ_1} = -0,77V \Rightarrow I_{DQ_1} = 793,5\mu A \quad (3)$$

Debido a que la corriente será la misma en ambos transistores, se pueden despejar los valores de reposo:

$$Q_1 = (0,94V; 793,5\mu A) \quad (4)$$

$$Q_2 = (4,54V; 793,5\mu A) \quad (5)$$

$$Q_T = (5,48V; 793,5\mu A) \quad (6)$$

3.2. Análisis de Señal a Frecuencias Medias

GRÁFICO DE SEÑAL

Tenemos los siguientes valores para el análisis:

Transistor	g_m	r_{gs}	r_{ds}
1	$6,9 \frac{mA}{V}$	$\rightarrow \infty$	$\rightarrow \infty$
2	$25,2 \frac{mA}{V}$	$\rightarrow \infty$	$\rightarrow \infty$

Cuadro 1: Parámetros de pequeña señal.

3.2.1. Amplificación de Tensión Total (A_v)

Si sepáramos el circuito en dos bloques, uno con amplificación $A_{v1} = v_{o1}/v_i$ y otro con $A_{v2} = v_o/v_{o1}$ como se muestra en el esquema. En las ecuaciones 8 y 9 se muestran los resultados.

Para los despejes se utiliza el valor de r_i^{**} que se define en la Ec. 7. Esta resistencia corresponde a la resistencia equivalente vista desde el Source del segundo transistor hacia el interior de este.

$$r_i^{**} = \frac{r_{gs2}}{r_{gs2}g_{m2}} = 39,7\Omega \quad (7)$$

$$A_{v1} = \frac{v_{o1}}{v_i} = \frac{-i_d r_i^{**}}{\frac{i_d}{g_{m1} r_{gs}}} = -g_{m1} r_i^{**} = -0,274 \quad (8)$$

$$A_{v1} = \frac{v_o}{v_{o1}} = \frac{-i_d 2,35K\Omega}{-i_d r_i^{**}} = \frac{2,35K\Omega}{39,7\Omega} = 59,2 \quad (9)$$

Finalmente podemos despejar A_v :

$$A_v = \frac{v_o}{v_i} = \frac{-i_d 2,35k\Omega}{\frac{i_d}{g_{m1} r_{gs1}}} = -g_{m1} 2,35k\Omega = -16,22 \quad (10)$$

Que además verifica la relación $A_v = A_{v1}A_{v2}$.

Dado que no tomamos en cuenta ninguna resistencia en serie con la señal del generador, se tiene que $V_i = V_s$ por lo que tenemos:

$$A_{vs} = A_v = -16,22 \quad (11)$$

3.2.2. Resistencia de Entrada y de Salida

Dado que la resistencia del Gate 1 está en paralelo con la resistencia de entrada del transistor, que tiende a infinito por el enunciado, se obtiene:

$$R_i = 1M\Omega // r_{gs1} = 1M\Omega \quad (12)$$

Por otro lado, dado que la resistencia de salida es el paralelo entre la resistencia del drain y la resistencia r_{ds2} , se tiene:

$$R_{out} = 4,7K\Omega // r_{ds2} = 4,7K\Omega \quad (13)$$

3.2.3. Máxima excusión de señal a la salida sin recorte

Se estima que existe baja distorsión cuando $\Delta V_{GS} \ll (V_{GSQ} - V_T)/2$. Esta expresión puede ser justificada al interpretar lo que representa. Dado que ΔV_{GS} representa la amplitud pico de la señal de entrada, es necesario que la misma no supere el límite para el cual el transistor deja de estar en saturación y entra en modo triodo. Por ello, el límite de la señal de entrada está impuesto por la distancia entre V_{GSQ} y V_T . **La distorsión presente, entonces, es la que corresponde a**

Si se traza la recta de carga dinámica de ambos transistores se pueden observar los límites de amplitud de señal que pueden tener en su salida. Las ecuaciones de ambas rectas de carga se presentan a continuación:

INCLUIR LAS RCD

RCD del Primer Transistor:

$$i_{D_1} = I_{DQ_1} + \frac{V_{DSQ_1} - v_{d1}}{r_i^{**}} = 24,5mA - \frac{v_{d1}}{39,7\Omega} \quad (14)$$

La raíz se encuentra en $v_{D_1} = 973mV$ y la ordenada al origen en $i_{D_1} = 24,5mA$.

RCD del Segundo Transistor:

$$i_{D_2} = I_{DQ_2} + \frac{V_{DSQ_2} - v_{d2}}{4,7K\Omega/2} = 2,73mA - \frac{v_{d2}}{2,35K\Omega} \quad (15)$$

La raíz se encuentra en $v_{D_1} = 6,42V$ y la ordenada al origen en $i_{D_1} = 2,73mA$.

La tensión $V_{o1_{max}} = V_{DSQ_1} - 0,94V = 0,97V - 0,94V = 30mV$, mientras que $V_{o_{max}} = V_{DSQ_2} - 4,54V = 6,42V - 4,54V = 1,88V$.

Dado el valor de A_{V1} de la ecuación 8 se puede despejar la tensión de entrada máxima v_i :

$$v_{i_M} = \frac{30mV}{0,274} = 30mV \quad (16)$$

Para esta tensión de entrada, por el valor de A_v obtenido en la ec. 10, se tiene:

$$v_{o_M} = |A_v|110mV = 16,22 \cdot 110mV = 1,8V \quad (17)$$

Dado que esta tensión de salida es menor que la obtenida por la RCD del segundo transistor, se puede concluir que el primer transistor es el que limita el comportamiento de esta configuración y los valores presentados en las ecuaciones 16 y 17 son los valores máximos aproximados que se pueden esperar medir sin recorte.

3.2.4. Respuesta en frecuencia para A_{vs} .

Con un análisis por inspección podemos obtener un valor aproximado de las frecuencias de corte inferior y superior del sistema. Utilizando el modelo simple propuesto por el enunciado, tenemos los siguientes datos:

- $C_{g_1s} = 2,2pF$
- $C_{g_2s} = 1,1pF$
- $C_{d_1s} = C_{d_2s} = 0,8pF$
- $C_{g_1d} = C_{g_2d} = 25fF$

Analizando primero la respuesta en bajas frecuencias, considerando entonces únicamente la influencia del capacitor C_G , C_L , y C_{cc} , se calcula lo siguiente:

C_G : GRÁFICO

$$\tau_G = (145\Omega // 1K\Omega)1\mu F = 0,127ms \Rightarrow= 1253Hz \quad (18)$$

C_{cc} : GRÁFICO

$$\tau_{cc} = 9,4\Omega 0,1\mu F = 0,94ms \Rightarrow= 169Hz \quad (19)$$

C_L : GRÁFICO

$$\tau_L = 9,4\Omega 1\mu F = 9,4ms \Rightarrow= 16,9Hz \approx 170Hz \quad (20)$$

Podemos concluir entonces, dado que la suma de polos ficticios es de $1592Hz$, que la frecuencia de corte inferior tendrá este valor aproximado.

[GRÁFICO DE ANÁLISIS EN ALTAS FRECUENCIAS AQUÍ]

Para el análisis en altas frecuencias, obtenemos los siguientes valores:

- $C_{G_1} = 2,2pF(1 - \frac{v_{source}}{v_i}) + 25fF(1 - \frac{v_o}{v_i}) = 430fF$
- $C_{G_2} = 1,1pF(1 - \frac{v_{source}}{v_{gate_2}}) = 1,1pF$
- $C_D = 25fF(1 - \frac{v_i}{v_o}) + 0,8pF(1 - \frac{v_{source}}{v_o}) = 1,3pF$
- $C_{Source} = 0,8pF(1 - \frac{v_o}{v_{source}}) + 1,1pF(1 - \frac{v_{source}}{v_{gate_2}}) + 2,2pF(1 - \frac{v_i}{v_{source}}) = 14,9pF$

Obtenemos entonces, sin considerar la capacidad del Gate 2 puesto que el capacitor asociado está en serie con una resistencia equivalente que se considera tiende a infinito: C_{G1} : **GRÁFICO**

$$\tau_{G1} = 430fF1M\Omega = 430ns \Rightarrow f_{G1} = 370,1KHz \quad (21)$$

C_D : **GRÁFICO**

$$\tau_D = 1,3pF2,35K\Omega = 3,1ns \Rightarrow f_D = 51,3MHz \quad (22)$$

C_S : **GRÁFICO**

$$\tau_S = 14,9pF145\Omega = 2,16ns \Rightarrow f_S = 73,7MHz \quad (23)$$

Debido a que la frecuencia asociada al Gate 1 es la menor, consideraremos que $f_H = 370,1KHz$ es la frecuencia de corte superior del sistema.

4. Simulación

5. Mediciones

5.1. Valores de Reposo

V_{G1Q}	V_{G2Q}	V_{S_Q}	V_{DQ}	V_{cc}
4,8V	700mV	700mV	7,6V	10V

Cuadro 2: Valores de reposo medidos.

$$V_{DSQ} = 6,9V \quad (24)$$

$$I_{DQ} = \frac{V_{cc} - V_{DQ}}{R_D} = \frac{10V - 7,6V}{4,7K\Omega} = 511\mu A \quad (25)$$

5.2. Análisis de Señal a Frecuencias Medias

5.2.1. Amplificación de Tensión Total (A_v)

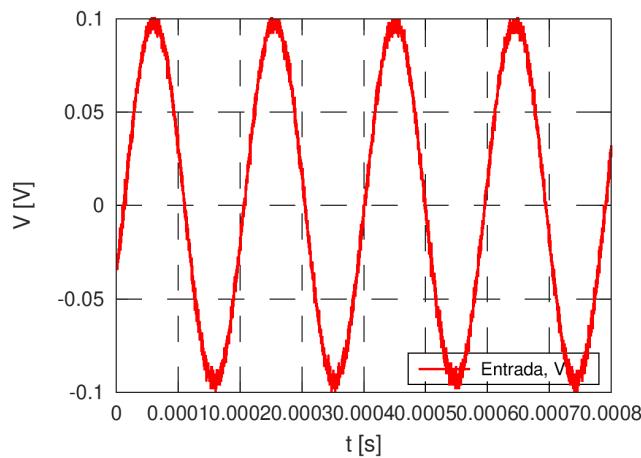


Figura 3: Señal de entrada.

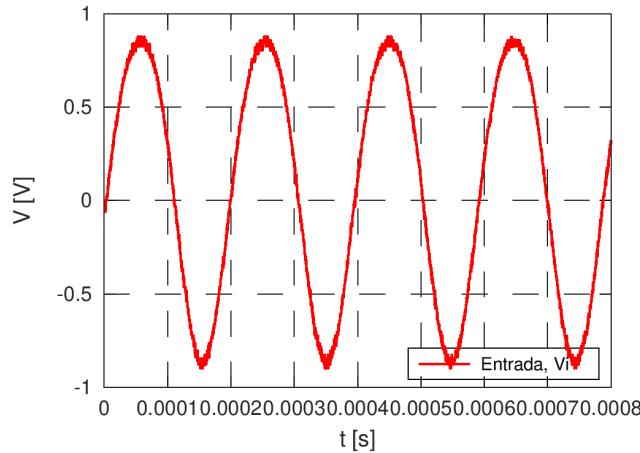


Figura 4: Señal de salida.

$$A_v = \frac{1,8V_{pp}}{200mV_{pp}} = 9 \quad (26)$$

5.2.2. Resistencia de Entrada y de Salida

Resistencia de Entrada: Dado que la tensión de reposo en el Gate 1 es cercana a 0V, consideramos que la resistencia de entrada se corresponde a R_G tal que:

$$R_{in} = 1M\Omega \quad (27)$$

Resistencia de Salida Colocando una resistencia de prueba de $R_p = 4,7K\Omega$ sobre la carga junto con una tensión de prueba V_p se obtuvo:

$$V_p = 660mV_{pp} \Rightarrow V_{(R_L//R_{out})}^* = 244mV_{pp} \quad (28)$$

Con este valor podemos despejar $(R_L//R_{out})$:

$$V^* = V_p \frac{(R_L//R_{out})}{R_p + (R_L//R_{out})} \Rightarrow (R_L//R_{out}) = \frac{V^* R_p}{V_p - V^*} = 2,76K\Omega \quad (29)$$

$$\frac{R_{out} R_L}{R_{out} + R_L} = (R_L//R_{out}) \Rightarrow R_{out} = \frac{(R_L//R_{out}) R_L}{R_L - (R_L//R_{out})} \quad (30)$$

$$R_{out} = \frac{2,76K\Omega \cdot 4,7K\Omega}{4,7K\Omega - 2,76K\Omega} = 6,7K\Omega \quad (31)$$

5.2.3. Máxima excusión de señal a la salida sin recorte

CREO QUE SERÍA MEJOR QUE LA ENTRADA Y SALIDA ESTUVIERAN EN UN SOLO GRÁFICO. ¿POR QUÉ NO ESTAN DESFASADOS 180°? Al medir la máxima excusión sin recorte admitiendo baja distorsión, con una frecuencia de **10KHz**, obtuvimos la respuesta presente en la figura 6. La señal de entrada se observa en la figura 5. Observamos que la máxima tensión pico de entrada es de aproximadamente $V_i = 212mV$ obteniendo así una señal de salida alineal de aproximadamente $1,82V$.

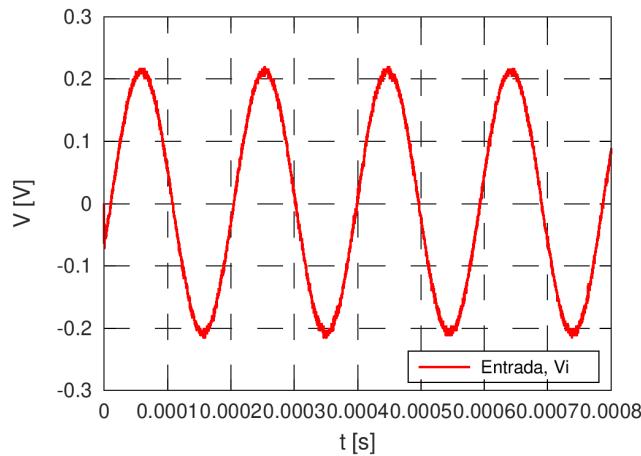


Figura 5: Señal de entrada máxima sin recorte.

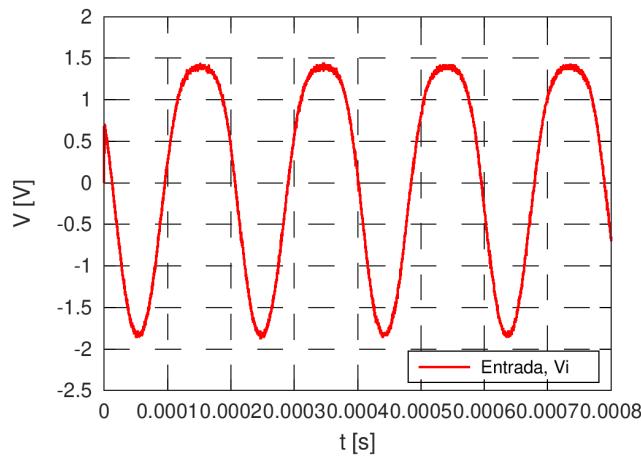


Figura 6: Señal de salida máxima sin recorte.

Para evaluar la distorsión de la señal, se utilizó la función FFT del osciloscopio digital, obteniéndose el resultado de la figura 7.

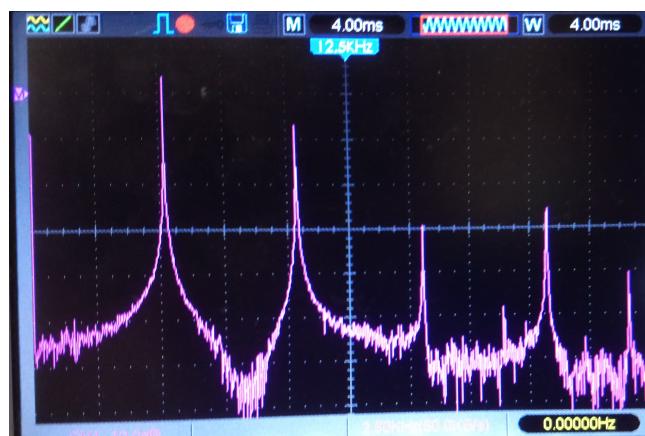


Figura 7: FFT de la señal de salida en su máxima excusión sin recorte. Escala: 2.5KHz/div.

Se observa el mayor armónico en 5KHz seguido del armónico de 10KHz. Los siguientes armónicos están separados entre sí una distancia de 10KHz aproximadamente. De esta forma, se puede observar que se tiene una frecuencia parásita de 5Khz que se sobreponen a la frecuencia de trabajo. ???

5.2.4. Respuesta en frecuencia para A_{vs} .

Para medir la respuesta en frecuencia, con una tensión de entrada $V_{sp} = 180mV$, se realizó un barrido de frecuencia hasta 10MHz con puntas pasivas X1, X10, y puntas activas X10 alimentadas por una tensión continua de 9V. Los diagramas de bode realizados con las mediciones se encuentran a continuación. En la tabla 3 se comparan los resultados obtenidos.

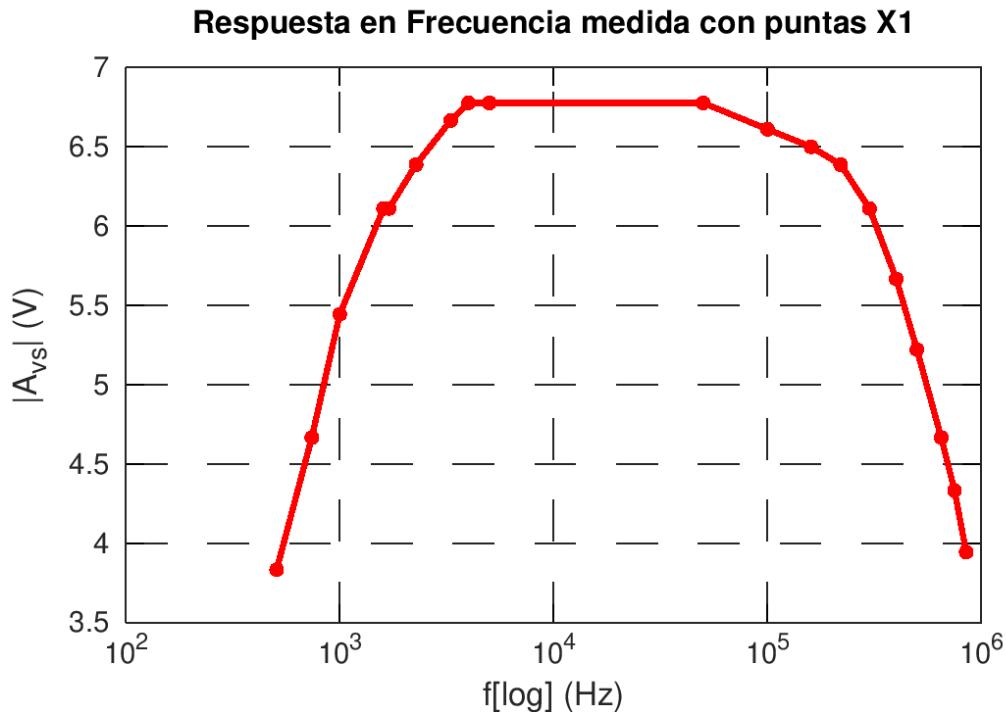


Figura 8: Respuesta en frecuencia medida con puntas de osciloscopio X1.

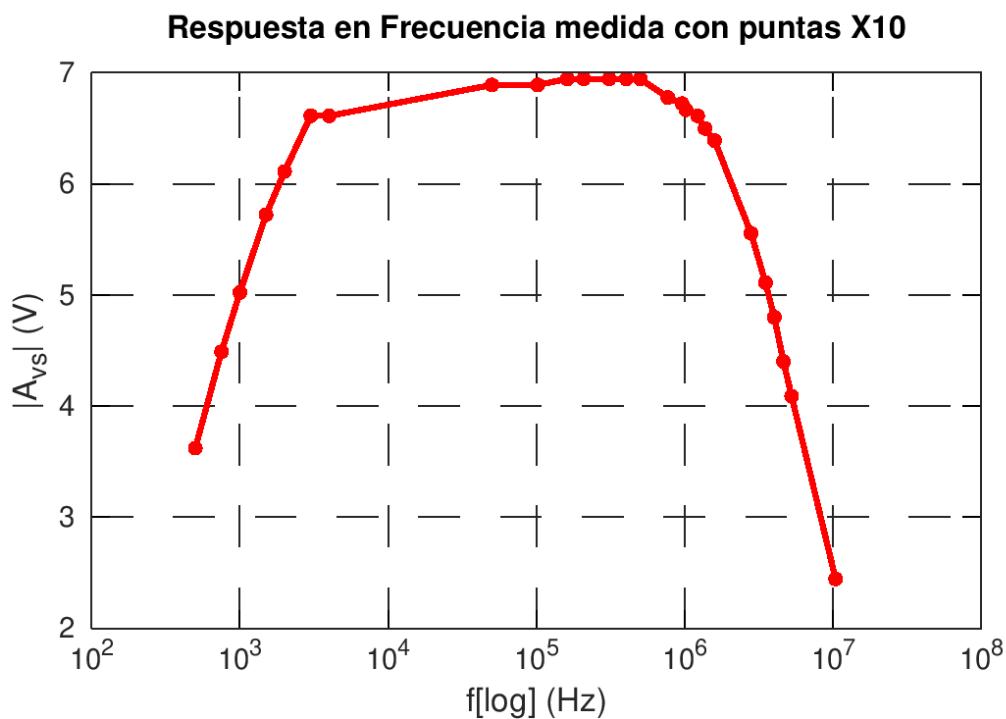


Figura 9: Respuesta en frecuencia medida con puntas de osciloscopio X10.

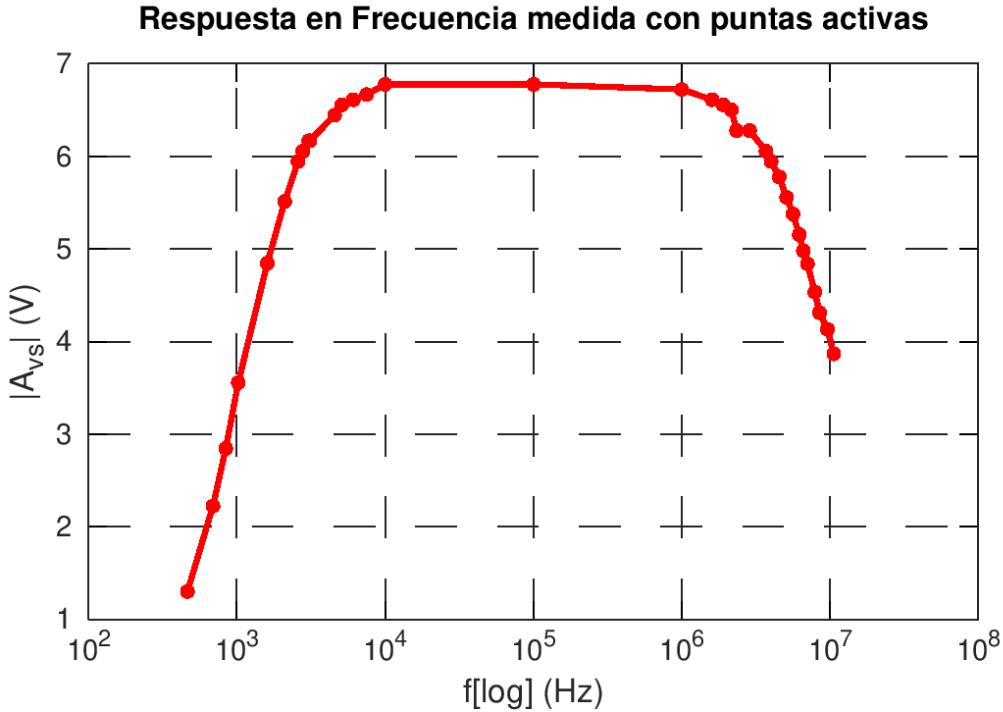


Figura 10: Respuesta en frecuencia medida con puntas de prueba activas.

Puntas	f_l	f_h	$ A_{vs} $
X1	4KHz	50KHz	6.8
X10	3KHz	50KHz	6.9
Activas	10KHz	100KHz	6.8

Cuadro 3: Tabla comparativa de los valores de frecuencia de corte inferior y superior. Se incluye también el valor de $|A_{vs}|$.

6. Análisis Comparativo

En el cuadro 4 se comparan los parámetros de interés. Para el caso de la respuesta en frecuencia medida en el laboratorio, se consideró la frecuencia de corte inferior medida con las puntas X1, por tener más puntos que las mediciones de puntas pasivas X10, y para el valor de la f_h se utilizó aquel obtenido con el uso de puntas de prueba activas, ya que poseen una capacitancia mucho menor que las pasivas y atenúa la influencia de estas.

Valor	I_{DQ}	V_{DSQ}	A_v	A_{vs}	R_{in}	R_{out}	$V_{o\max}$	f_l	f_h
Analítico	$793,4\mu A$	$5,48V$	-16.22	-16.22	$1M\Omega$	$4,7K\Omega$	$1,8V$	$1592Hz$	$370,1KHz$
Simulado									
Medido	$511\mu A$	$6,9V$	-9	-6.8	$1M\Omega$	$6,7K\Omega$	$1,82V$	$4KHz$	$100KHz$
$\epsilon_r \%$	55 %	21 %	80 %	105 %	0 %	30 %	1 %	60 %	270 %

Cuadro 4: Cuadro comparativo de todos los valores obtenidos por análisis, simulación, y medición.