

ñal52Etapa Amplificadora - Circuito de señal a frecuencias medias.figure.5

### Grupo 6

González, Jose ..... jfgonzalez@fi.uba.ar  
Urquiza, Elías ..... eurquiza@fi.uba.ar  
Gottfried, Joel ..... joelgottfried99@gmail.com

2° Cuatrimestre 2019

18/10/19

## 1. Objetivos

## 2. Resumen

## 3. Parte A: Etapa amplificadora con un transistor

### 3.1. Especificaciones

Necesitamos diseñar una etapa amplificadora con un transistor **JFET 2N5486** donde la ganancia de potencia sea  $G_p > 100$ .

### 3.2. Diseño

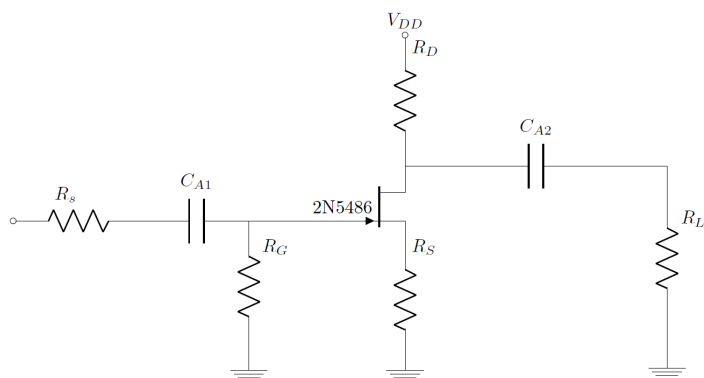


Figura 1: Etapa Amplificadora - Source Común.

El circuito propuesto consiste en un JFET Canal N en modo Source Común con una camino de realimentación. Para este circuito definimos la ganancia de potencia para señales senoidales como

$$G_P = \frac{P_O}{P_I} = \frac{\hat{V}_O \hat{I}_O / 2}{\hat{V}_S \hat{I}_S / 2} = \frac{\hat{V}_O \hat{I}_O}{\hat{V}_S \hat{I}_S} = A_{vs} \cdot A_i \quad (1)$$

De la hoja de datos se obtienen los datos para definir una **zona de operación segura** de la Figura 2 dentro de los cuales podremos polarizar al transistor.

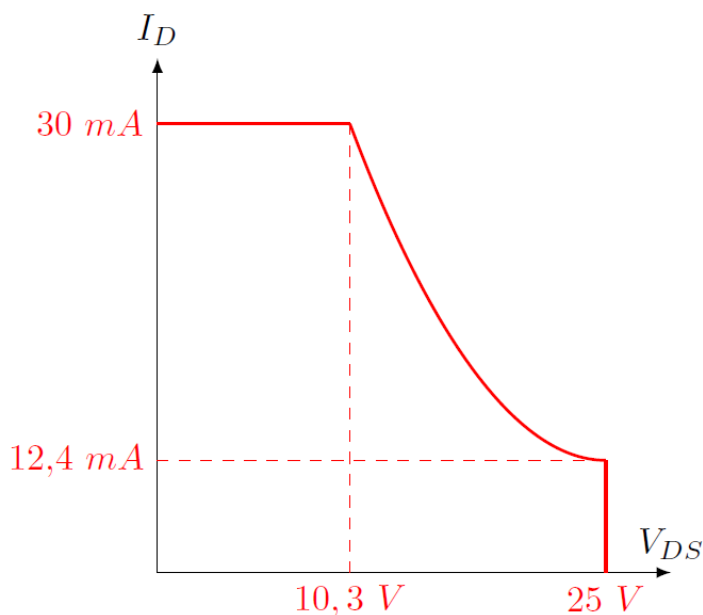


Figura 2: Zona de operación segura del transistor.

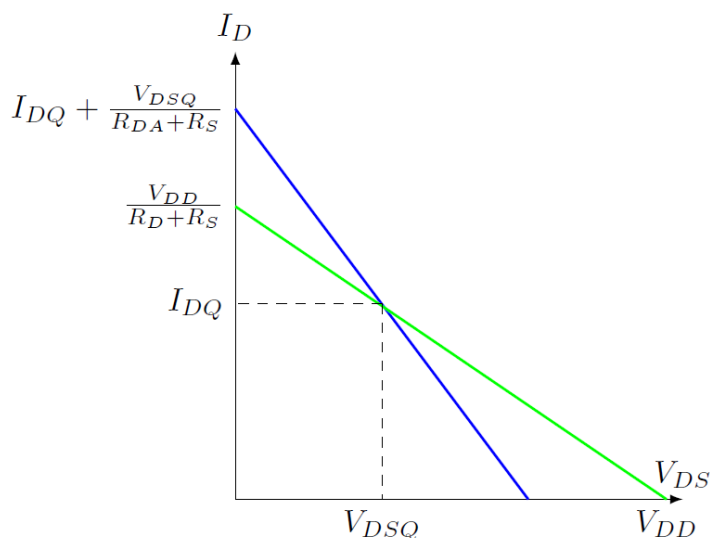


Figura 3: Rectas de carga para el circuito propuesto.

### 3.2.1. Rectas de Carga

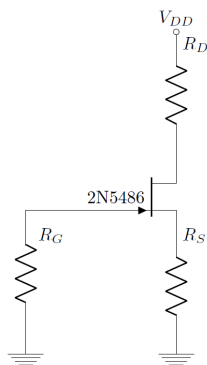


Figura 4: Etapa Amplificadora - Circuito de Continua.

En la Figura 4 se ve el circuito de continua, donde la recta de carga estática se obtiene al recorrer la malla de salida:

$$I_D = \frac{V_{DD}}{R_D + R_S} - \frac{V_{DSQ}}{R_D + R_S} \quad (2)$$

y la recta de carga dinámica será

$$i_D = \frac{-1}{(R_D // R_L) + R_S} \cdot v_{DS} + I_{DQ} + \frac{V_{DSQ}}{(R_D // R_L) + R_S} \quad (3)$$

### 3.2.2. Parámetros de pequeña señal

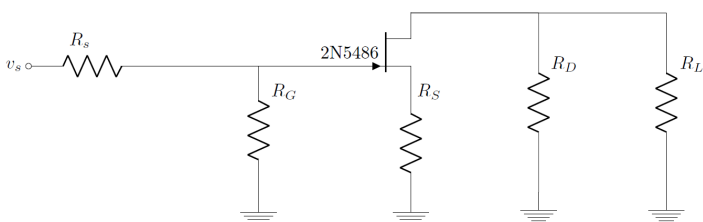


Figura 5: Etapa Amplificadora - Circuito de señal a frecuencias medias.

Del circuito de señal a frecuencias medias podemos obtener los siguientes parámetros por inspección, en una primera aproximación **despreciando efectos de segundo orden en el transistor**. La ganancia de tensión será

$$A_v = \frac{v_o}{v_i} = \frac{-i_o(R_D // R_L)}{v_{gs} + v_{R_S}} = \frac{-(R_D // R_L)}{\frac{v_{gs}}{i_o} + R_S} = \frac{-(R_D // R_L)}{\frac{1}{g_m} + R_S} \quad (4)$$

que referida al generador resulta

$$A_{vs} = A_v \frac{v_i}{v_s} = A_v \frac{R_G}{R_G + R_s} \quad (5)$$

La ganancia de corrientes será

$$A_i = \frac{i_o}{i_s} = \frac{i_o}{\frac{v_i}{R_G}} = \frac{i_o}{v_{gs} + i_o R_S} = \frac{R_G}{\frac{1}{g_m} + R_S} \quad (6)$$

Asumiendo que se cumple que  $R_S \gg 1/g_m$  y  $R_s \ll R_G$  se puede expresar la ganancia de potencia en una primera aproximación que depende integralmente de la elección de resistencias

$$G_P = A_{vs} \times A_i \approx \frac{R_D // R_L}{R_S} \times \frac{R_G}{R_S} \quad (7)$$

la resistencia de entrada y salida serán:

$$R_I = R_G \quad (8)$$

$$R_O = R_D(1 + g_m R_S) \quad (9)$$

### 3.2.3. Elección de valores

Con el objetivo de obtener  $G_P > 100$  se eligieron los valores de resistencias y fuente de polarización del Cuadro ??.

### 3.2.4. Dispersión de parámetros

En el Cuadro ?? se muestran los distintos parámetros del amplificador y el punto de reposo para los valores extremos de los parámetros  $I_{DSS}$  y  $V_P$  del JFET con la elección de resistencias de la sección anterior.

Para obtener estos valores se tuvieron en cuenta los siguientes puntos

- En ningún caso se cumple  $1/g_m \ll R_S$  luego se usaron las expresiones completas de ganancias.
- Se despreciaron efectos de segundo orden en el transistor.
- Se utilizó para describir la dispersión el rango porcentual respecto al mínimo dado por

$$\delta f \% = \frac{f_{MAX} - f_{MIN}}{f_{MIN}} \times 100$$

- Se asumieron valores típicos como los valores promedios a falta de esta información en hoja de datos.

En la Figura 6 se muestran los distintos puntos de reposo en el contorno de la zona segura.

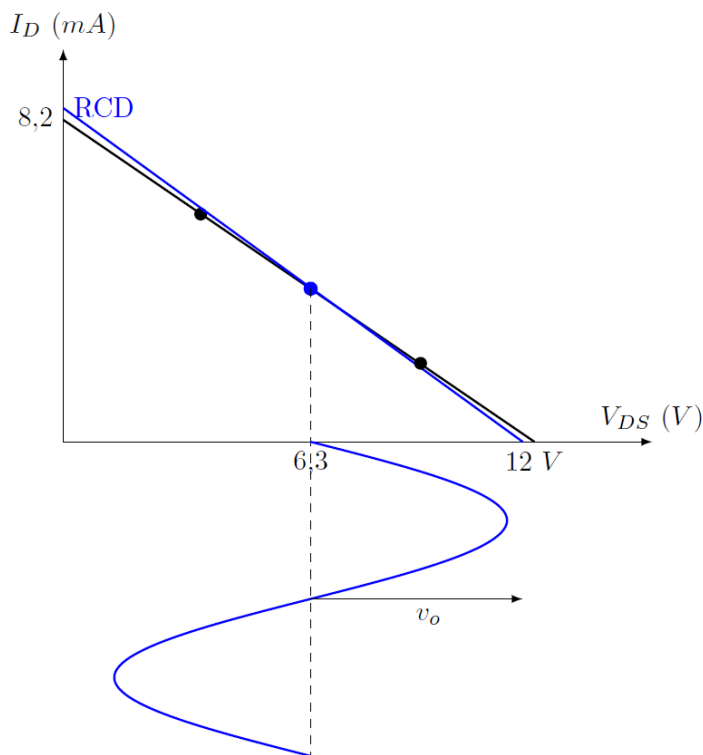


Figura 6: Recta de carga estática con puntos de reposo extremos y típico.

### 3.2.5. Realimentación en señal

El circuito presenta un camino de realimentación de señal de muestreo de corriente y suma de tensión. En la Figura 7 se hace un análisis de incrementos para mostrar que la realimentación es negativa.

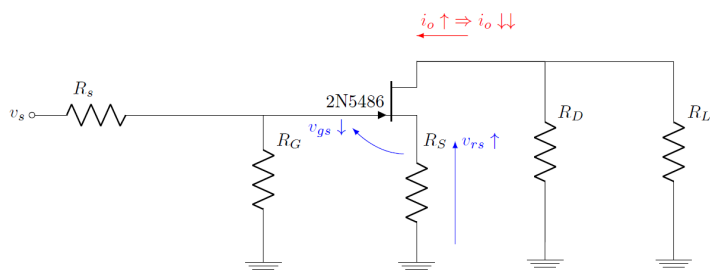


Figura 7: Análisis de incrementos de la realimentación.

De las expresiones de ganancia de tensión podemos obtener que el **factor de realimentación** para este circuito es

$$FR = 1 + g_m R_S \quad (10)$$

### 3.2.6. Señales sin recorte

Asumiendo el punto de operación Q asociado a los valores típicos del transistor  $I_{DSS} = 14 \text{ mA}$  y  $V_P = -4 \text{ V}$  obtenemos las máximas señales sin distorsión. De la Figura 6 se ve que para los valores típicos la máxima tensión a la salida sin distorsión por recorte ni triodo serán de tensión máxima aproximadamente  $\hat{v}_o = 6 \text{ V}$ . Luego, en este punto la ganancia referida al generador es de unos  $A_{vs} = 1,2$ , entonces la máxima tensión que podemos poner del generador, a valores típicos, será

$$v_s = \frac{v_o}{A_{vs}} \approx 5 \text{ V}$$

El límite por alinealidad será el determinante de las máximas señales del generador. Aceptando un error del 10 % en la linealización se obtiene una cota de  $v_{gs} < 25 \text{ mV}$  asociado a la tensión térmica.

$$v_{gs} = 25 \text{ mV} \Rightarrow v_o = -i_o \times R_D // R_L = -g_m \cdot v_{gs} \times R_D // R_L \quad (11)$$

La máxima amplitud pico de señal que puede tener el generador sin distorsión de ningún tipo es  $v_s = 67 \text{ mV}$  (cuando  $I_{DSS} = 14 \text{ mA}$  y  $V_P = -4 \text{ V}$ ).

## 4. Parte D: Oscilador Senoidal por desplazamiento de fase

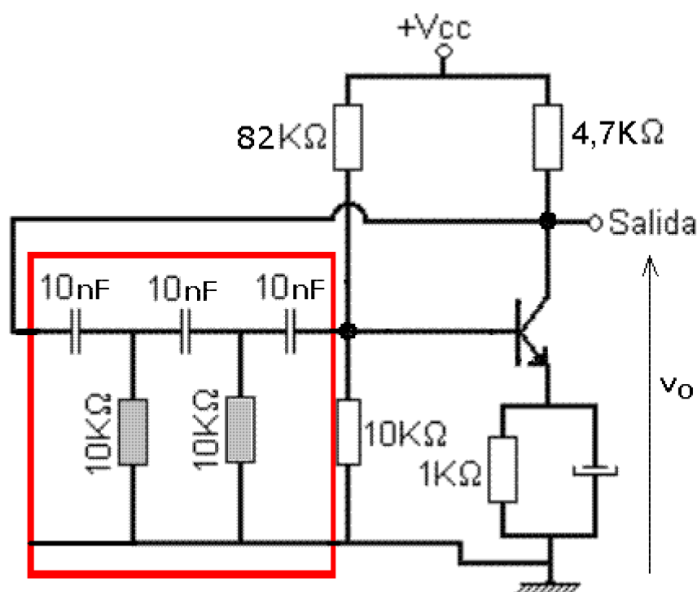


Figura 8: Oscilador Senoidal "Phase-Shift" con  $V_{CC} = 20V$ .

### 4.1. Explicación Cualitativa

### 4.2. Análisis de Realimentación

### 4.3. Simulación

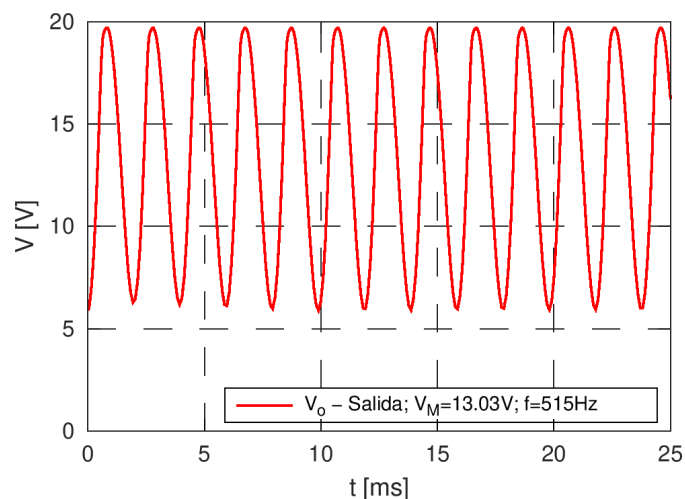


Figura 9: Señal de salida del oscilador.

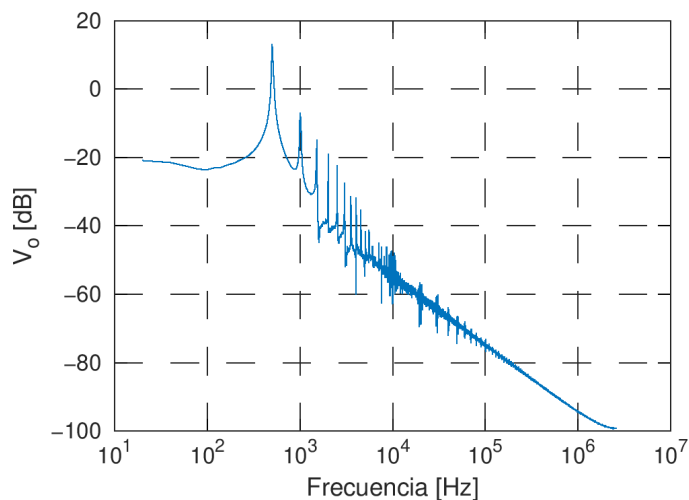


Figura 10: FFT de la señal de salida del oscilador.

## 5. Conclusiones

## 6. Referencias

- How Oscilloscope Probes Affect Your Measurement - Application Note - Tektronix