

Opgave 6

Overzicht opdracht

Stuur een VGA scherm aan en maak het helemaal rood. Begin met de standaard resolutie 640x480@60Hz en als uitbreiding mag je eventueel ook de native resolution van het laboscherm aansturen. Merk wel op dat er verschillende soorten schermen staan in het labo, die ook verschillende native resolutions hebben.

Beschrijving

Zorg er eerst voor dat je het VGA protocol begrijpt, anders kan je deze opgave niet correct maken. Je zal hierover ook ondervraagd worden op een test en/of je verdediging van deze opgave!

Volgens <http://tinyvga.com/vga-timing> heeft de gevraagde resolutie een pixel klok van 25,175 MHz. Volgens de officiële VGA standaard heeft deze frequentie een tolerantie van 0,5%, wat wil zeggen dat 25 MHz niet ondersteund hoeft te worden door VGA schermen.

De schermen in het labo ondersteunen deze frequentie echter wel en voor de eenvoud van deze opgave mag je hier dus mee werken.

Indien dit niet het geval zou zijn, dan zou je de zogenaamde “Clocking wizard IP” van Xilinx moeten gebruiken, wat een analoge component binnen in de FPGA activeert. Deze component kan zulke nauwkeurige frequenties wel genereren, maar voor de eenvoud gebruiken we deze dus niet.

Voor het genereren van beide synchronisatiesignalen HSync en VSync kan je best twee tellers gebruiken: één teller die bij iedere stijgende flank van de pixelklok optelt en één teller die enkel optelt wanneer de andere teller op zijn maximum is. Zoals je in de vorige opgave gezien hebt, moet je dit doen in een synchroon proces.

Vanuit de waarden van deze tellers kan je zowel HSync als VSync volledig combinatorisch afleiden, in een combinatorisch (geen synchroon) proces dus.

Zorg ervoor dat HSync en VSync volledig combinatorisch afgeleid worden van je tellers. Je zal hierover ondervraagd worden op je verdediging van deze opgave.

Gebruik opnieuw geen reset, maar initialisatie van je flip flops.

Het is verleidelijk om de rood component van de VGA uitgang constant op maximum te zetten. Alle pixels moeten immers rood zijn, dus zou je kunnen denken dat dit werkt. Dit is echter niet het geval, vermits het volgens het VGA protocol verboden is om tijdens de blanking periods (front porch, back porch en blanking period) pixelinformatie te sturen.

Merk ook op dat het xdc bestand van het Digilent Nexys bordje meerdere bits voorziet voor R, G en B. Volgens het VGA protocol zijn dit namelijk analoge signalen, die spanningen voorzien tussen 0 V en 0,7 V. In VHDL kunnen we geen analoge spanningen aansturen, maar op het Digilent bord staan er drie digitaal analoog converters (DAC's), namelijk één per kleurcomponent (R, G en B). Deze DAC's zetten een binaire waarde om naar een analoge spanning. Kijk het xdc bestand na om te zien hoeveel bits er per kleurcomponent voorzien zijn. Vermits we slechts zullen werken met “volledig rood” en “volledig zwart”, zal je dus ofwel “alles 0” of “alles 1” moeten sturen op deze bits.