



EKSAMEN I EMNE
TTM4110 PÅLITELIGHET OG YTELSE MED SIMULERING

Faglig kontakt under eksamen: Poul E. Heegaard
Tlf.: 99286858

Eksamensdato: 11. desember 2003
Eksamenstid: 4 timer
Vekttall: 2,5 Vt
Tillatte hjelpemidler: C¹

Språkform:

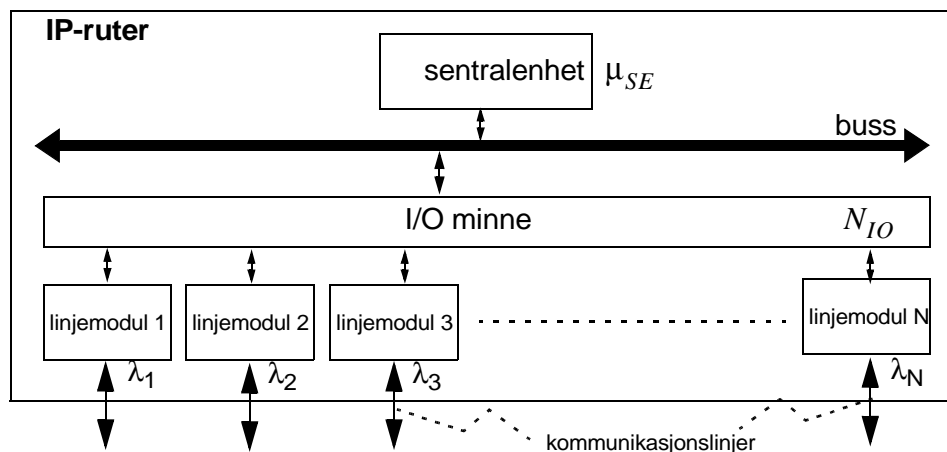
Antall sider bokmål: 4
Antall sider nynorsk: 1
Antall sider engelsk: 4
Antall sider vedlegg: 9 (Tillatt formelsamling)

Sensurdato²: uke 1 - 2004

-
1. Graham Birtwisle: DEMOS - A system for Discrete Event Modelling on Simula. (Personlige annotering i DEMOS bok er tillatt) Formelsamling i fag TTM4110 Pålitelighet og ytelse med simulering. NB! Formelsamlingen er vedlagt på side 11.
 2. Merk! Studentene må primært gjøre seg kjent med sensur ved å oppsøke sensuroppslagene. Evt. telefoner om sensur må rettes til sensurtelefonene. Eksamenskontoret vil ikke kunne svare på slike telefoner.

BOKMÅL UTGAVE

I denne oppgaven skal vi se nærmere på en IP-ruter. Dennes primærfunksjon er å motta pakker fra innkommende linjemodul og videresende pakkene til utgående linjemodul som samsvarer med destinasjonsadressen gitt i hodet på pakken. En mottatt pakke overføres fra linjemodulen til I/O-minnet som deles av alle linjemodulene. Adresseinformasjonen overføres til sentralenheten som gjør oppslag i sitt register for å bestemme hvilken linjemodul pakken skal videresendes til. Internoverføring av adresseinformasjon og redirigeringsinstruksjon skjer over internbuss.



Figur 1 IP-ruterarkitektur

IP-ruteren skal studeres nærmere med hensyn på identifisering av ytelsesmessige flaskehalser og pålitelighetsmessige svakheter.

Anta at pakker ankommer linjemodul i som en Poissonprosess med intensitet λ_i , $i = 1, \dots, N$. En pakke ligger i I/O-minnet helt fra ankomst til den er videresendt via en linjemodul, dvs. gjennom både kø- og betjeningsperiode. Linjemodulen er full dupleks og ingen ytelsesmessig flaskehals, dvs. at pakker hverken kastes eller forsinkes. Bussen er heller ingen ytelsesmessig flaskehals.

Anta nå at $\lambda_i = \lambda = 0.07 \text{ [ms}^{-1}\text{]}$, $i = 1, \dots, N = 10$, og forventet betjeningstid for sentralenheten $\mu_{SE}^{-1} = 1 \text{ [ms]}$.

- a) Anta først at sentralenhetens betjeningstid av pakker er konstant med forventning μ_{SE}^{-1} . På grunn av sanntids-trafikk settes det som krav at maksimal forsinkelse gjennom ruteren skal være 10 [ms]. Hva blir maksimal I/O-minnekapasitet N_{IO} ?

Anta i det etterfølgende at sentralenhetens betjeningstid av pakker er negativt eksponensialfordelt med intensitet μ_{SE} og at I/O-minnet har uendelig kapasitet ($N_{IO} = \infty$).

- b) Lag en tilstandmodell av denne ruteren. Vis tydelig hva som er tilstandsvariable og hva som blir intensiteter på transisjonene mellom tilstandene. Bruk Kendalls notasjon for å beskrive hva slag modell dette er. Hva blir forventet utnyttelse av sentralenheten? Hva blir forventet antall pakker i I/O-minnet?
- c) Hva blir forventet tid mellom pakkeankomster til I/O-minnet? Hva er sannsynligheten for at når en pakke ankommer så er det til linjemodul i ?

- d) Hva blir fordelingen av tid til neste pakkeankomst på linjemodul i fra et vilkårlig tidspunkt?

En pakke som ankommer linjemodul i sendes ut via linjemodul j med sannsynlighet p_{ij} , $i = 1, \dots, N, j = 1, \dots, N, i \neq j$. Anta fortsatt at I/O-minnet har uendelig kapasitet.

- e) Sett opp det symbolske uttrykket for intensiteten av pakker som rutes ut via linjemodul j , λ_j^u . Foreslå en effektiv rutine som trekker tilfeldig fra sannsynlighetene p_{ij} og bestemmer hvilken linjemodul en innkommende pakke skal rutes ut via.

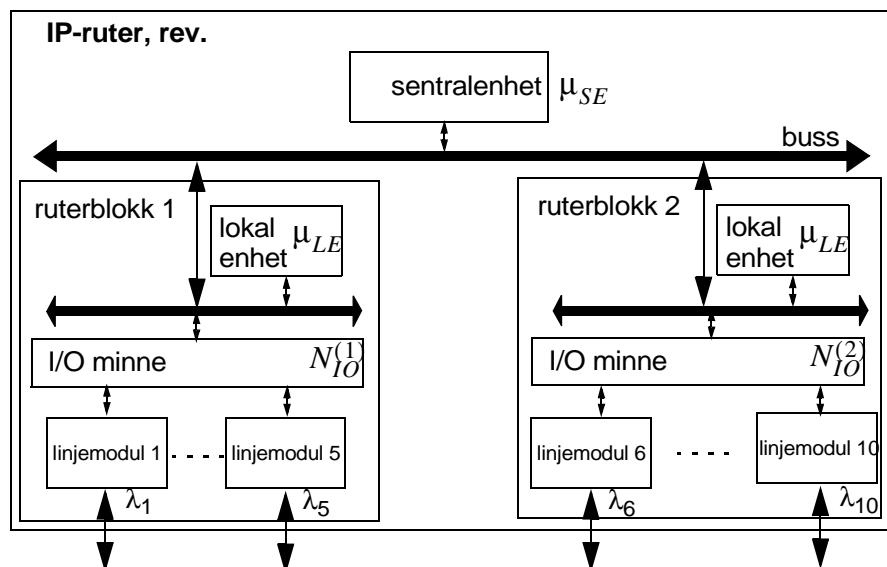
Komponentene i ruterens kan feile p.g.a. maskinvarefeil. En ruter sies å ha feilet når pakker på en eller flere kommunikasjonslinjer ikke kan håndteres. Feilintensitet for hver av komponentene I/O-minne, buss og sentralenhet er λ_C , med forventet reparasjonstid, μ_C^{-1} . Feilintensiteten for linjemodulene er λ_{LM} , og har forventet reparasjonstid, μ_{LM}^{-1} .

- f) Komponentene i ruterens kan feile både på grunn av fysiske, transiente og intermitterende feilårsaker. Forklar kort disse 3 feilmodi.
- g) Hva blir uttrykket for stasjonærtilgjengeligheten for linjemodulene, A_{LM} ? Hva blir uttrykket for midlere tid til feil i sentralenheten, $MTTF_{SE}$? Hva blir uttrykket for funksjonssannsynligheten for I/O minnet, $R_{IO}(t)$?

La $\lambda_{LM} = 0.001$, $\mu_{LM}^{-1} = 1.0$, $\lambda_C = 0.001$, $\mu_C^{-1} = 10$.

- h) Forklar nødvendige antakelser for å kunne beregne stasjonærtilgjengeligheten for ruterens ved hjelp av pålitelighetsblokkskjema. Sett opp pålitelighetsblokkskjema og beregn stasjonærtilgjengeligheten for ruterens under disse antakelsene. Sett inn tallverdiene som angitt over. Foreslå komponentredundans (anta at det ikke er mulig med linjemodul-redundans) slik at stasjonærtilgjengeligheten for ruterens blir bedre enn 0.030. Angi 2 minimale stisett for ditt system med komponentredundans.

Sentralenheten i ruterer i figur 1 er identifisert som en kritisk flaskehal. En ny og forbedret ruterarkitektur foreslås, se figur 2. Idéen er at sentralenheten skal avlastes fra videresending av pakker og konsentrere seg om andre oppgaver (f.eks. oppdatering av ruterinformasjon). Det nye er en ruterblokk, RB , med lokalenhet som kan håndtere videresending av pakker på inntil 5 linjemoduler. Dette betyr at pakker som kommer inn på en linjemodul i i ruterblokk k , $i \in RB_k$, og skal ut på en av modulene tilhørende samme ruterblokk, $j \in RB_k$, legges i I/O-minnet på ruterblokk k . Pakker som skal ut på en linjemodul tilhørende en annen ruterblokk, $j \in RB_r$, $r \neq k$, kopieres direkte over til dennes lokale I/O minne fra linjemodul i uten å belaste hverken lokalenhet i ruterblokk k eller sentralenhet. Det antas at en innkommende pakke skal rutes til en linjemodul i samme ruterblokk med sannsynlighet p , (det samme for alle moduler). Pakker i I/O-minnet behandles og videresendes av lokalenheten med behandlingstid som er negativt eksponensialfordelt med intensitet μ_{LE} .



Figur 2 Revidert IP-ruterarkitektur

Anta kun 2 ruterblokker. I/O-minnet på begge ruterblokkene har kapasitet på 2 pakker, $N_{IO}^{(k)} = 2$, ($k = 1, 2$).

- i) Bruk antallet i hvert av I/O-minnene som tilstandsvariable og lag tilstandsmodell av ruterarkitekturen i figur 2. Angi tilstandene hvor innkommende pakker til ruterblokk 1 blir avvist.

Den analytiske modellen blir stor og kompleks når antall ruterblokker og I/O-minnekapasitet øker. I tillegg viser det seg at det er urealistisk å anta at pakker ankommer i h.h.t en Poissonprosess og at betjeningstiden er negativt eksponensialfordelt. Det skal derfor lages en simuleringsmodell av IP-ruterer i figur 2 for evaluering av utnyttelsen av lokal- og sentralenhetene. Det er også interessant å se på fordelingen til antall pakker i I/O minnet, og på sannsynligheten for å kaste pakker.

- j) Diskuter om linjemodul, lokalenhet, buss, ruterblokk, sentralenhet, skal være entiteter eller ressurser, eller om de kan neglisjeres. Begrunn dine valg. Beskriv en simuleringsmodell for IP-ruteren i figur 2. Markér tydelig hvordan innsamling av statistikken som nevnt over kan gjøres, og foreslå DEMOS mekanismer som kan benyttes her.

Utnyttelsen av I/O-minnet på ruterblokk 1, RB_1 , overvåkes av en måleprosess som punktprøver øyeblikksbelastningen ved tilfeldige tidspunkt. La X_i være observert antall i minnet ved i 'te punktprøve. I/O-minnet har kapasitet $N_{IO}^{(1)} = 30$. Følgende er observert:

$$\sum X_i = 480, \sum X_i^2 = 40000, \text{ og antall observasjoner } N = 20.$$

- k) Beregn gjennomsnitt, varians til gjennomsnittet, og 95% konfidensintervall. Tabell 1 inneholder kvantiler i Student-t fordelingen. Hvilke antakelser har du gjort ved konstruksjon av konfidensintervallet? Kommentér beregnede konfidensgrenser.

Tabell 1 α -Kvantiler i student-T fordelingen

frihetsgrader, v	$\alpha=0.2$	0.15	0.1	0.05	0.025
11	0.876	1.088	1.363	1.796	2.201
12	0.873	1.083	1.356	1.782	2.179
13	0.87	1.079	1.35	1.771	2.16
14	0.868	1.076	1.345	1.761	2.145
15	0.866	1.074	1.341	1.753	2.131
16	0.865	1.071	1.337	1.746	2.12
17	0.863	1.069	1.333	1.74	2.11
18	0.862	1.067	1.33	1.734	2.101
19	0.861	1.066	1.328	1.729	2.093
20	0.86	1.064	1.325	1.725	2.086

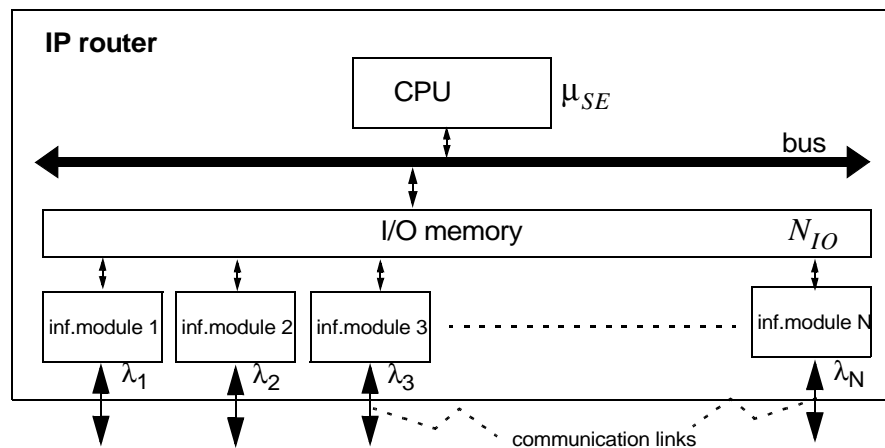
NYNORSK UTGÅVE

Kompendium og øvingar finnast berre på bokmål. Fagtermar er difor berre definert på bokmål. For ikkje å få ulike semantikk i bokmål og nynorsk oppgåvetekst så er inga eige nynorsk oppgåvetekst laga. Sjå i staden bokmåloppgåve på side 2-5.

Ved problem ta kontakt med faglærer.

ENGLISH EDITION¹

We will take a closer look at an IP router. The primary function is to receive packets on incoming interface modules and to forward them to the interface module that corresponds to the destination address given in the packet header. An incoming packet is copied from the interface module to the I/O memory shared by all interface modules. The address information is sent to the CPU (Central Processing Unit) for address lookup to determine the correct outgoing interface module. Internal communication of address information and control data is via the internal bus.



Figur 3 IP router architecture

The IP router will be studied in order to identify the performance bottlenecks and dependency weaknesses.

Assume that packets arrive at interface module i according to a Poisson process with intensity λ_i , $i = 1, \dots, N$. A packet is stored in the I/O memory from arrival to departure, i.e. through both the queuing and service time periods. The interface modules are full duplex and are no performance bottleneck, i.e. no packets are dropped or delayed. The bus is also no performance bottleneck.

Assume now that $\lambda_i = \lambda = 0.07 \text{ [ms}^{-1}\text{]}$, $i = 1, \dots, N = 10$, and expected CPU service time $\mu_{SE}^{-1} = 1 \text{ [ms]}$.

- a) First assume that the CPU service time is constant with expectation μ_{SE}^{-1} . Due to real-time traffic requirements the maximum delay through the router is set to 10 [ms]. Under this restriction, what is the I/O-memory capacity, N_{IO} ?

In the following, assume that the CPU packet service time is negative exponential distributed with intensity μ_{SE} . The I/O memory has infinite capacity, ($N_{IO} = \infty$).

- b) Propose a state model (norsk: tilstandsmodell) of this router. Indicate clearly the state variable and the intensities of all transitions between the states in the model. Use Kendall's notation to describe what model this is. What is the expected utilisation of the CPU? What is the expected number of packets in I/O memory?

1. If there are any differences between the norwegian and english versions in semantics, the norwegian version is superior.

- c) What is the expected time between packet arrivals to I/O memory? What is the probability of packet arrival to interface module i given that a packet arrival is observed?
- d) What is the residual time distribution of packet arrivals on interface i measured from an arbitrary time instant (norsk: restlevertid fra tilfeldig tidspunkt)?

A packet arriving at interface module i departs via interface module j with probability p_{ij} , $i = 1, \dots, N$, $j = 1, \dots, N$, $i \neq j$. The I/O memory has still infinite capacity.

- e) Specify the symbolic expression for the packet arrival intensity of outbound packets via interface module j , λ_j^u . Propose an effective sampling routine that decides to which interface module an incoming packet should be routed.

The router components can fail due to e.g. hardware failures. A router has failed when packets on one of the communication links cannot be handled. The failure intensity is λ_C for each of components I/O memory, bus, and CPU, and their expected repair time is μ_C^{-1} . The failure intensity for the interface modules is λ_{LM} with expected repair time equal to μ_{LM}^{-1} .

- f) The router components can fail both due to physical, transient and intermittent failures. Explain briefly these failure modes.
- g) What is the expression for steady state availability of the interface modules, A_{LM} ? What is the expression for the mean time to failure for the CPU, $MTTF_{SE}$? What is the expression for the reliability function for the I/O memory, $R_{IO}(t)$?

Let $\lambda_{LM} = 0.001$, $\mu_{LM}^{-1} = 1.0$, $\lambda_C = 0.001$, $\mu_C^{-1} = 10$.

- h) Explain necessary conditions for the use of dependability block diagram (pålitelighetsblokkskjema) for calculation of steady state availability. Establish the dependability block diagram and determine the steady state availability of the IP router. Use the numerical values given above. Propose a component redundancy (the interface modules can not be redundant) to improve the steady state availability so that the steady state unavailability is better than 0.030. Determine 2 minimum path set (norsk: minimale stisett) for the system with redundant components.

The router in Figure 3 has identified the CPU as a critical performance bottleneck. Hence, a new and improved router architecture is proposed, see Figure 4. The idea is that the CPU should no longer be involved with simple forwarding of packets but concentrate on other tasks (e.g. updating the routing information in the cache). The new component is the router blocks, RB , that consist of a local processing unit (LPU) that handles the forwarding of packets from up to 5 interface modules. This means that packets that arrives at interface module i in router block k , $i \in RB_k$, and should be routed to an interface module in the same router block, $j \in RB_k$, are stored in I/O-memory on router block k . Packets to an interface module on an other router block, $j \in RB_r$, $r \neq k$, are copied directly to the local I/O memory without loading neither the LPU in router block k nor the CPU. It is assumed that incoming packets is routed to an interface module in the same router block with probability p (the same for all router blocks). Packets in the I/O-memory is served and forwarded by the LPU with negatively exponential service time with intensity μ_{LE} .

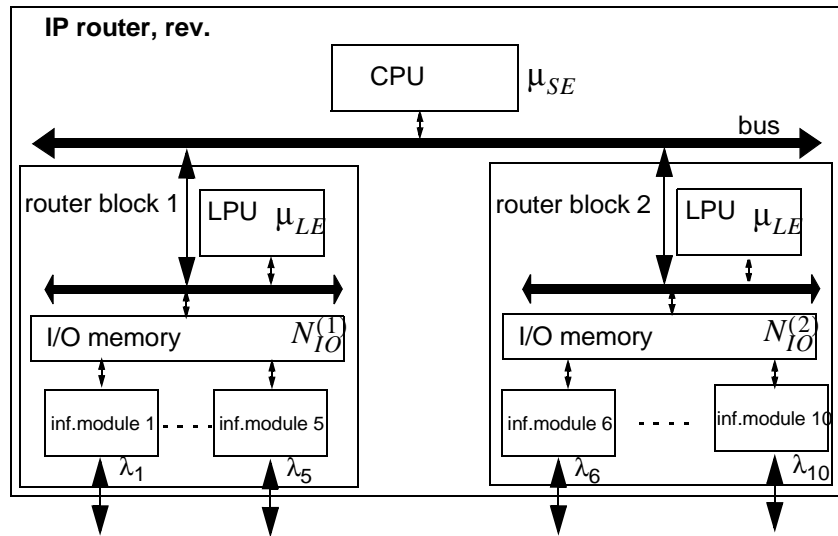


Figure 4 IP router architecture, revisited

Assume just 2 router blocks. The I/O-memory on router block k has capacity of 2 packets, $N_{IO}^{(k)} = 2$, ($k = 1, 2$).

- i) Define the number of packets in I/O-memory on each of the two router blocks as state variable. Propose a state model of the router architecture in Figure 2. Specify explicitly the states where incoming packets to router block 1 is rejected.

The analytical model become large and complex when the number of router blocks and I/O-memory capacity grows. Furthermore, it is unrealistic to assume that packets arriving w.r.t. a Poisson process and that the packet service time is negative exponential distributed. Hence, a simulation model of the router in Figure 2 should be developed to evaluate the utilisation of the LPU and CPU. It is also interesting to observe the distribution of the number of packets in the I/O memory, and the probability of dropping packets.

- j) Discuss whether the interface module, LPU, router block, CPU should be an entity or resource, or can be ignored. Give arguments for your choices. Describe a simulation model of the IP router in Figure 2. Specify where the statistics should be collected and propose applicable DEMOS mechanisms.

The number of packets in the I/O-memory on router block 1, RB_1 , is monitored by a measurement process taking random samples of the number of packets. Let X_i be the number of packets observed in the I/O memory at i 'th sample. The maximum capacity is $N_{IO}^{(1)} = 30$. Observed:

$$\sum X_i = 480, \sum X_i^2 = 40000, \text{ and number of observations } N = 20.$$

- k) Estimate the sample mean, variance of sample mean, and the 95% confidence interval. Table 1 contains quantiles in the Student-t distribution. What assumptions are made under construction of the confidence interval? Comment on the calculated confidence limits.

Tabell 2 α -quantiles in the student-T distribution

degrees of freedom, v	$\alpha=0.2$	0.15	0.1	0.05	0.025
11	0.876	1.088	1.363	1.796	2.201
12	0.873	1.083	1.356	1.782	2.179
13	0.87	1.079	1.35	1.771	2.16
14	0.868	1.076	1.345	1.761	2.145
15	0.866	1.074	1.341	1.753	2.131
16	0.865	1.071	1.337	1.746	2.12
17	0.863	1.069	1.333	1.74	2.11
18	0.862	1.067	1.33	1.734	2.101
19	0.861	1.066	1.328	1.729	2.093
20	0.86	1.064	1.325	1.725	2.086

TTM4110
Pålitelighet og ytelse med simulering

Formelsamling

Tillatt brukt som hjelpemiddel ved eksamen

Utgave pr. 18/1/04

Institutt for telematikk
NTNU