

# TDT4258 Microcontroller System Design Eksamen

7. JUNI, 2012, 09:00-12:00

#### Kontakt under eksamen:

Gunnar Tufte 73590356/97402478

### Tillatte hjelpemidler:

D.

Ingen trykte eller handskrivne hjelpemiddel er tillat. Enkel godkjent kalkulator er tillat.

#### Målform:

Bokmål (viss i tvil, se engelsk oppgave)

## OPPGAVE 1: START-UP QUIZ(25%)

Velg rett svar. Korrekt svar gir 5%, feil -1%, blank svar gir 0%. I noen oppgaver er det mer enn et alternativ som er korrekt. For å få poeng må alle korrekte alternativ være med i svaret.

- a. Velg én eller flere av følgende påstander, som er korrekt for AVR32-prosessor (AVR32-baserte mikrokontrollere)?
  - 1 AVR32 støtter 4 nivå med ordinære, prioriterbare, maskerbare avbruddsnivå.
  - 2 AVR32 støtter "supervisor mode"-operasjon.
  - 3 AVR32 støtter "exceptions".
  - 4 Samlebåndsutføring åpner for utnyttelse av ILP.
- b. Hvilke påstander er korrekte for grafrepresentasjon??
  - 1 En farget konfliktgraf kan benyttes til å optimalisere registerutnyttelsen.
  - 2 "Branch" kan representeres i en CDFG.
  - 3 "Branch" kan representeres i en DFG.
  - 4 Fargede konfliktgrafer kan representere all informasjonen i en DFG og CDFG.
- c. Hvilket begrep dekker følgende tekst:

"General description of a problem solving method for a problem class. It includes an implementation independent description. State machines and sequence diagrams are examples of such implementation independent descriptions."

- 1 "Design patterns".
- 2 "Bottom-up design approach".
- 3 "Top-down design approach".
- 4 "Hierarchical design".
- d. Et mikrokontroller minnesystem inkluderer et nivå én-cache og en ekstern RAM-brikke. Prosessoren har en minne klokke syklus på 500ns. RAM-brikken krever en "wait state". Aksesstiden til cache er på 10ns. Treffraten til cache er 0,8.

Hva er gjennomsnittlig minneaksesstid?

- 1 108 ns.
- 2 208 ns.
- 3 258 ns.
- 4 408 ns.

- e. Ta utgangspunkt i mikrokontrollersystemet i 1 d. I et forsøk på å øke ytelsen, velger en å se på minnesystemet. Velg én eller flere påstander som er korrekte for endringer, og påvirkning de vil ha på ytelse.
  - 1 Ved å øke cache-treffraten til 0,9, vil gjennomsnittlig minneaksesstid bli redusert med 10%
  - 2 Ved å øke cache-treffraten til 0,9 vil gjennomsnittlig minneaksesstid bli redusert med en faktor på omlag 2.
  - 3 En raskere RAM-brikkeder det er mulig med 0 "wait states" vil redusere gjennomsnittlig minneaksesstid med en faktor på omlag 2.
  - 4 En raskere RAM-brikke der det er mulig med 0 "wait states" vil redusere gjennomsnittlig minneaksesstid med 20%.

# OPPGAVE 2: OS OG PROGRAM (25%)

- a. Forklar hovedforskjellen mellom "Cooperative Multitasking" og "Preemptive Multitasking"
- b. Forklar hvilken betydning introduksjon av cache i minnesystemet vil ha på sanntidsoperasjon.
- c. Hva betyr følgende begrep:
  - 1) "Loop unrolling".
  - 2) "Loop fusion".

Forklar også hva hensikten med "Loop tilting" er?

# OPPGAVE 3: MASKINVARERELATERT (25%)

- a. Avbruddsforsinkelse (interrupt latency) angir tiden en prosessor bruker på å reagere på et avbrudd. Hvilke CPU-oppgaver vil typisk påvirke avbruddsforsinkelsen i en prosessor?
- b. Hva er hovedforskjellen mellom "Harvard architecture" og "the von Neumann architecture computer"?
- c. Forklar de to begrepene knyttet til ytelse:
  - 1) "Latency".
  - 2) "Throughput".

Forklar også hvilken innvirkning "pipelining" har på latency og throughput.

# OPPGAVE 4: ENERGI, EFFEKT OG YTELSE (25%)

- a. Effektforbruket til alle prosessorer er gitt av to forskjellige effektforbruk:
  - 1) "Dynamic power".
  - 2) "Static power".

Hva forårsaker 1) dynamic power-forbruk og 2) static power-forbruk?

- b. DMA tilbyr økt utnyttelse av CPU-en. En annen bruk kan utnytte DMA til å redusere energiforbruket i innvevde system. Forklar hvordan.
- c. Forklar hvordan følgende endringer vil påvirke energiforbruket for innvevde system:
  - 1) Reduksjon av forsyningsspenningen med en faktor på 2.
  - 2) Reduksjon av klokkefrekvensen med en faktor på 2.
  - 3) Skru av klokka til ubrukte perifere enheter.
  - 4) Skru av forsyningsspenningen til ubrukte perifere enheter.