

3주 2강

조합논리회로



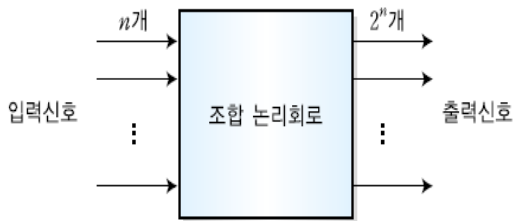
1. 조합 논리 회로의 개념



조합 논리 회로(combinational logic circuit)

- 출력신호가 입력신호에 의해서만 결정
- 논리곱(AND), 논리합(OR), 논리부정(NOT) 등의 기본적인 논리소자의 조합으로 만들어 지고 기억소자는 포함하지 않는다.

1 n 개의 입력을 받아 $m=2^n$ 개의 출력을 내는 조합 논리 회로의 블록도



2 조합 논리 회로의 종류

- 가산기(Adder), 비교기(Comparator)
- 디코더(Decoder)/ 인코더(Encoder)
- 멀티플렉서(Multiplexer)/ 디멀티플렉서(Demultiplexer)
- 코드변환기(Code converter)

전가산기



1 두 입력, 2진수 A와 B 그리고 하위비트에서 발생한 자리 올림수를 포함하여 2진수 3개를 덧셈 연산하는 조합 논리 회로

2 전가산기의 8종류 계산

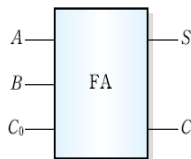
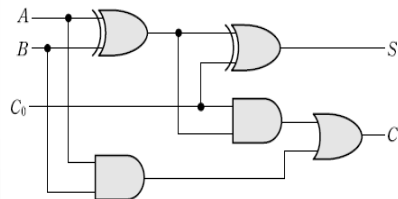
하위 비트 올림수 → C_0

A	B	C_0	C	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

3 진리표

A	B	C_0	올림수(C)	합(S)
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

4 논리회로와 논리기호

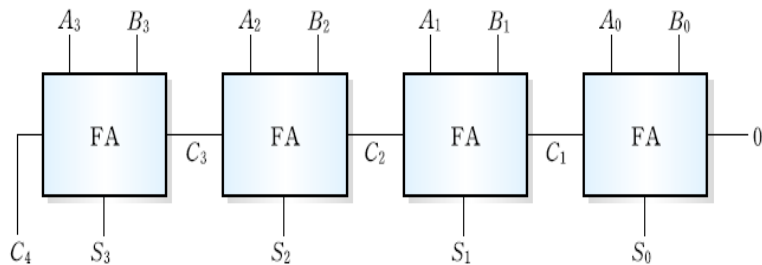




1 전가산기를 병렬로 연결하면 여러 비트로 구성된 2진수의 덧셈 연산을 수행할 수 있다.

2 4비트 병렬 가산기

- 4개의 전가산기를 병렬로 연결해서 4비트의 2진수 덧셈을 수행하는 병렬 가산기
- $A=A_3A_2A_1A_0$ 와 $B=B_3B_2B_1B_0$ 의 덧셈을 수행하는 것으로 최하위 비트의 덧셈 결과에서 발생한 자리 올림수는 C_1 이 된다.
- 그 다음 비트의 덧셈에서 발생하는 자리 올림수는 C_2 다. 상위비트에서의 자리 올림수는 C_3 와 C_4 가 존재한다.



감산기(Subtractor)



감산기의 개념

- 둘 이상의 입력에서 하나 입력으로부터 나머지 입력들을 뺄셈해서 그 차를 출력하는 조합 논리 회로
- 가산기에서의 합(S)은 감산기에서 차(D)가 되며, 가산기에서는 올림수(C)가 발생했지만 감산기에서는 빌림수(Br)가 발생



반감산기(Half Subtractor)

- 1비트 길이를 갖는 2개의 입력과 1비트 길이를 갖는 2개의 출력인 차(difference)와 빌림수(borrow)가 존재
- 두 입력간의 뺄셈을 통해서 얻어지는 결과가 출력에서 차가 되고 이 차가 음의 값을 갖는 경우 출력에서 빌림수가 활성화된다.
- 두 개의 입력 변수 A와 B에서 4가지의 뺄셈 계산이 가능

<div>A</div>	<div>0</div>	<div>0</div>	<div>1</div>	<div>1</div>
- <div>B</div>	- <div>0</div>	- <div>1</div>	- <div>0</div>	- <div>1</div>
<div>Br</div> <div>D</div>	<div>0</div> <div>0</div>	<div>1</div> <div>1</div>	<div>0</div> <div>1</div>	<div>0</div> <div>0</div>

전감산기(Full Subtractor)



1 반감산기의 두 입력 간의 차이를 구하는 기능에 추가적으로
아랫자리(하위비트)에서 요구하는 빌림수에 의한 뺄셈까지도 수행

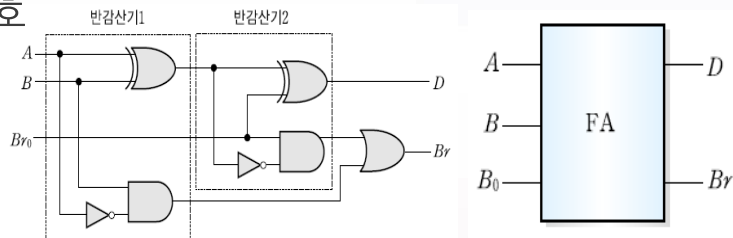
2 전감산기에서 수행되는 8가지의 뺄셈 계산과 진리표

하위 비트 빌림수 $\rightarrow Br_0$

$\begin{array}{r} A \\ - B \\ \hline Br \ D \end{array}$	$\begin{array}{r} 0 \\ - 0 \\ \hline 0 \ 0 \end{array}$	$\begin{array}{r} 0 \\ - 1 \\ \hline 1 \ 1 \end{array}$	$\begin{array}{r} 0 \\ - 0 \\ \hline 0 \ 1 \end{array}$	$\begin{array}{r} 0 \\ - 1 \\ \hline 0 \ 0 \end{array}$
	$\begin{array}{r} 1 \\ - 0 \\ \hline 1 \ 1 \end{array}$	$\begin{array}{r} 1 \\ - 0 \\ \hline 1 \ 0 \end{array}$	$\begin{array}{r} 1 \\ - 0 \\ \hline 0 \ 0 \end{array}$	$\begin{array}{r} 1 \\ - 1 \\ \hline 1 \ 1 \end{array}$

A	B	Br_0	Br	D
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

3 회로도와 논리기호



비교기(Comparator)



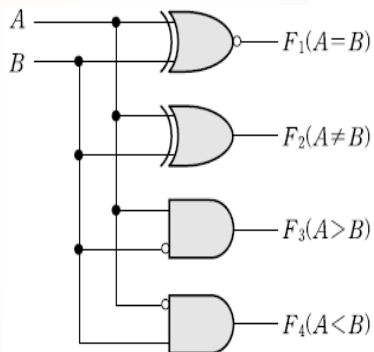
1 두 2진수의 크기를 비교하는 회로

- 비교를 통해서 생성되는 결과는 $A < B$, $A > B$, $A = B$, $A \neq B$ 의 4가지가 존재

2 1비트 비교기의 진리표

A	B	$F_1 (A=B)$	$F_2 (A \neq B)$	$F_3 (A > B)$	$F_4 (A < B)$
0	0	1	0	0	0
0	1	0	1	0	1
1	0	0	1	1	0
1	1	1	0	0	0

3 1비트 비교기의 논리회로



인코딩과 디코딩의 개념



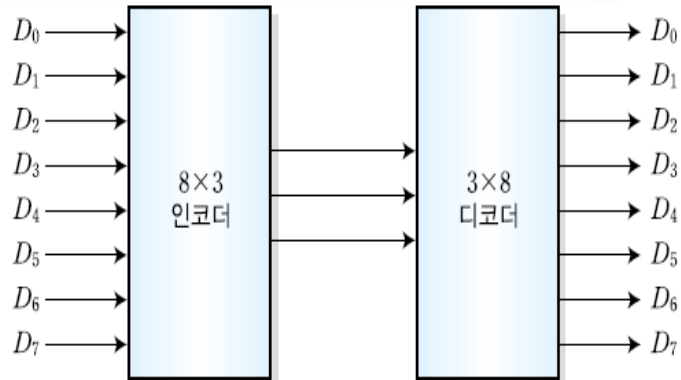
1 인코딩(encoding)

- 정보의 형태나 형식을 표준화, 보안, 처리속도 향상, 저장공간 절약 등의 목적으로 다른 형태나 형식으로 변환하는 방식으로, 부호화라고도 한다.
- 인코더는 변환장치다.

2 디코딩(decoding)

- 인코딩된 정보를 인코딩되기 전으로 되돌리는 처리, 복호화라고도 한다.
- 복호기 또는 디코더는 복호화를 수행하는 장치나 회로를 말한다.

3 디코더와 인코더의 관계도



인코더(Encoder)와 디코더(Decoder)



1 외부에서 들어오는 임의의 신호를 부호화된 신호로 변환하여 컴퓨터 내부로 들여보내는 조합 논리 회로

- 2^n 개의 입력신호로부터 n 개의 출력신호를 만든다.
- 오직 한 비트만이 1, 나머지 $2^n - 1$ 개의 비트는 0이 되는 입력 신호가 생성
- 활성화된 값 1이 몇 번째 위치의 비트인가를 인코더는 파악해서 2진 정보로 출력

2 n 비트의 이진 코드를 최대 2^n 가지의 정보로 바꿔주는 조합 논리 회로다.

- 디코더는 다수의 입력신호로서 1개의 출력신호를 얻는 회로다.
- 디코더는 인코더 동작과 반대로 동작하는 회로다.

멀티플렉서와 디멀티플렉서



1

멀티플렉서(Multiplexer)

- 여러 개의 입력 중 하나의 입력만을 출력에 전달해주는 조합 논리 회로다.
- 즉, 선택 신호에 의해 여러 개의 입력 중 하나의 입력만이 선택된다.

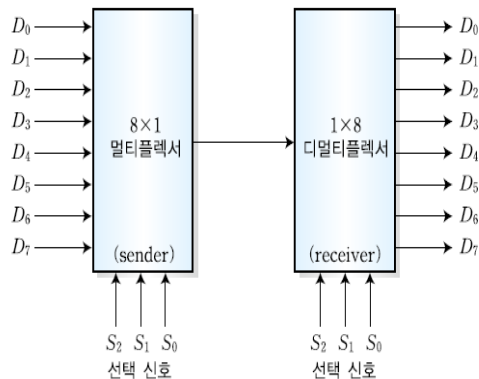
2

디멀티플렉서(Demultiplexer)

- 여러 출력 중에서 하나를 골라서 출력하는 장치다.

3

멀티플렉서와 디멀티플렉서의 관계

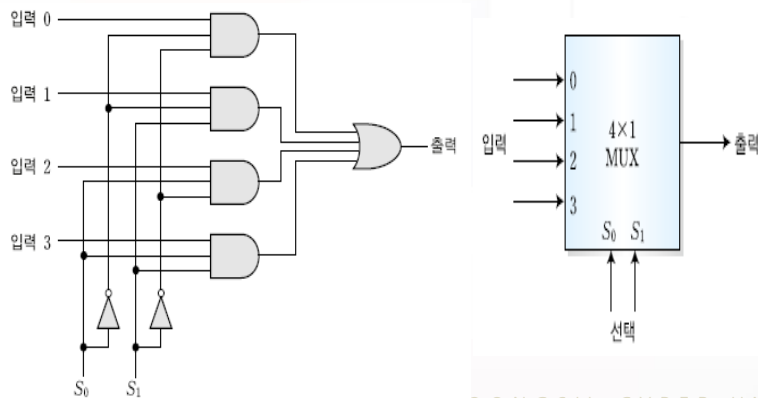


멀티플렉서



- 1 다중 입력 데이터를 단일 출력하므로 데이터 선택기(data selector)라고도 한다.
- 2 N개의 입력이 있는 경우 $\log_2 N$ 개 만큼의 선택 신호가 필요하다.
- 3 4 입력이 존재하는 4 x 1 멀티플렉서의 진리표, 논리회로, 논리 기호
 - 4개의 입력(Input 0 ~ Input 3)은 선택선(S_0, S_1)에 의해 입력선 중 하나만이 출력으로 전달된다.

S_0	S_1	출력
0	0	입력 0
0	1	입력 1
1	0	입력 2
1	1	입력 3



디멀티플렉서



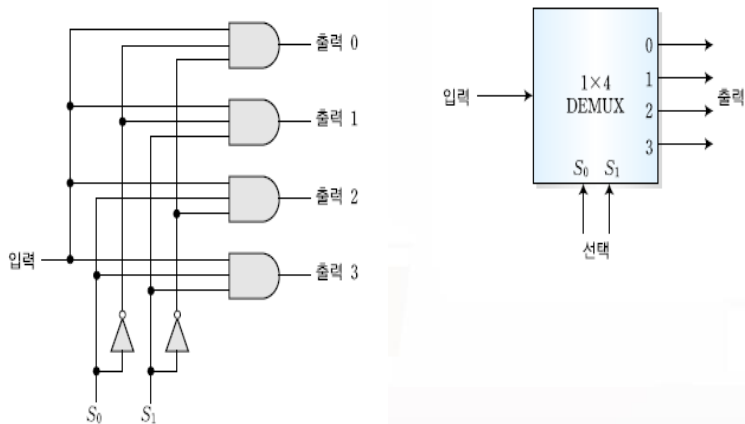
1 멀티플렉서의 역기능을 수행하는 조합 논리 회로

2 선택선을 통해 여러 개의 출력선 중 하나의 출력선에만 출력을 전달

3 1 x 4 디멀티플렉서의 진리표

- 두 선택신호의 조합에 의해서 입력신호가 출력될 곳이 결정된다.

S_0	S_1	출력
0	0	출력 0
0	1	출력 1
1	0	출력 2
1	1	출력 3



다음 시간

3주 3강. 순차 논리 회로

