5주 3강

# CPU의 기능과 동작 그리고 성능



## CPU의 기능과 동작



(PU가 모든 명령어들에 대하여 공통적으로 수행되는 기능은 명령어 인출(Instruction Fetch)과 명령어 해독(Instruction Decode)이다.

# 추가되는 명령어의 기능들

浩	내용
데이터 인출(data fetch) 기능	명령어 실행을 위하여 데이터가 필요한 경우, 기억장치 또는 입출력장치에서 그 데이터를 읽어오는 과정이다. 연산 과정에서 사용하는 데이터를 불러오는 과정이라고 할 수 있다.
데이터 처리(data process) 기능	읽어온 데이터에 대한 산술적 또는 논리적 연산을 수행한다.
데이터 쓰기(data store) 기능	데이터 처리 과정에서의 수행 결과를 저장하는 기능이다.

## ③ CPU와 주기억장치와의 데이터 전송

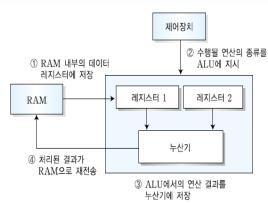


SII CYBER UNIVERSIT

## CPU의 4단계 기본동작



- ●누산기(Accumulator)는 데이터 레지스터로 처리 결과를 임시로 보유하는 역할
- ① 처리해야 할 데이터는 주기억장치 RAM에서 인출되고 외부 시스템 버스를 통해서 레지스터 1번으로 전달
- ② 제어장치는 새롭게 저장된 레지스터 1번 데이터와 이전부터 저장하고 있던 레지스터 2번의 데이터를 덧셈하라는 제어신호를 ALU로 전달
- ③ ALU에서는 제어신호에 의해서 덧셈을 수행하고 그 결과를 누산기에 저장
- ④ 덧셈의 계산 결과는 외부 시스템 버스를 통해서 다시 주기억장치로 전달



## 제어장치의 기본동작



# 1

#### 제어장치의 기본동작 과정

● 주기억장치에서 명령어를 인출해서 제어장치 내에 명령어 레지스터로 저장된다. ② □은에 실행되어야 함 명령어 주소가

- 제어장치가 명령어 레지스터의 명령어를 해석한다.
- ●해석된 명령어는 해당되는 제어신호를 발생하게 된다.

#### 프로그램 카운터에 저장 RAM 제어장치 ④ 제어장치에서 발생된 제어신호에 의해 Address M1 ALU가 동작 ADD TWO NUMBER 프로그램 MI 카운터 Address M2 ALU PUT RESULT M3 2+3 명령어 ADD TOW NUMBER 레지스터 Address M3 ① RAM에서 명령어를 인출해서 ③ 제어장치는 명령어 해석 명령어 레지스터에 저장

## 2

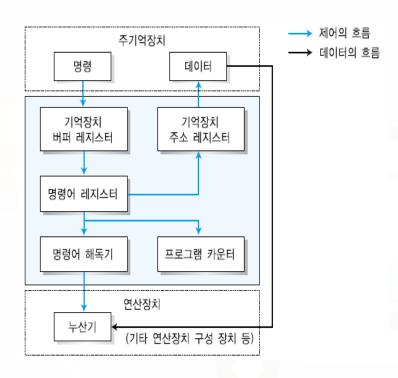
#### 프로그램 카운터의 역할

- 프로그램에서 항상 앞에서부터 한 명령씩 차례대로 실행되도록 함.
- 조건부 분기(예: JUMP)와 같이 그 순서를 바꾸어야 하는 경우, 프로그램 카운터의 내용을 바꿈으로써 분기된 이후부터의 명령들이 새로운 순서에 맣게 실행



## 제어장치의 동작을 포함한 CPU의 동작





## CUP의 성능요소





#### CPU가 데이터를 처리하는 속도는 여러 가지 요소들에 의해서 좌우

- ●대표적 요소
- •클럭(Clock) 주파수, 워드(word) 크기, 캐시 메모리
- •명령어 집합의 복합성, 파이프라이닝(Pipelining), 병렬처리(Parallel Processing)가 있다.

# 1

#### 클럭 주파수

- 컴퓨터에서 수행되는 모든 연산의 타이밍을 맞추기 위한 펄스
- ●클럭 주파수는 컴퓨터가 명령어를 수행하는 속도를 결정한다.
  - 하나의 클럭 동안에 명령어 부 사이클이 수행
  - 클럭 주기가 길면 그 만큼 처리될 수 있는 명령어 부 사이클의 시간이 지연
  - 클럭 주기는 클럭 주파수와 반비례하므로 짧은 주기는 높은 클럭 주파수이다.
- ●클럭 주파수는 특정시간 동안에 완수할 수 있는 명령어의 수를 제한
  - 측정 단위는 MHz(megahertz : millions of instructions per second)

## 워드크기, 캐시기억장치, 명령어 집합의 복잡성



# 2 워드크기

- CPU가 한 번에 읽고(read), 쓸(write) 수 있는 비트 수
- 워드의 크기는 레지스터의 크기와 버스의 데이터 선로 수에 달려 있다.
- 워드 크기가 큰 컴퓨터는 한 명령어에서 더 많은 데이터를 처리할 수 있다.

## 3 캐시기억장치

- CPU가 데이터에 빠르게 접근할 수 있는 고속의 기억장치
- 읽기와 쓰기 동작 속도를 향상시켜서 전체적으로 CPU 속도에 영향을 준다.

## 4 명령어 집합의 복잡성

- 축소 명령어 집합 컴퓨터(Reduced Instruction Set Computer)
  - •연산속도를 향상 시키기 위해 단순화된 명령어 구조를 가진다.
- CPU에 빠르게 수행되는 제한된 수의 간단한 명령어만이 내재된 컴퓨터
- ●특별한 설계 방법을 통해 속도를 최대한 높일 수 있는 컴퓨터

## 파이프라이닝 기법



# 5

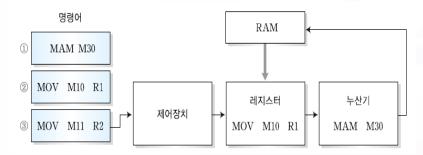
#### 파이프라이닝(Pipelining) 기법

- 파이프들이 연속적으로 연결되는 개념
- CPU 또는 프로세서가 이전 명령어의 수행이 완전하게 종료되기 전에 새로운 다음 명령어 수행을 시작하는 기법



#### 파이프라이닝의 동작원리

- 제어장치가 3번 명령어를 해독하는 동안 2번 명령어에 필요한
  데이터는 레지스터로 가고 1번 명령어는 누산기에서 수행을 마친다.
- ●명령어들의 부 사이클이 동시간에 처리될 수 있어, CPU의 처리 속도를 증가 시킬 수 있다.



#### 병렬처리



# 6

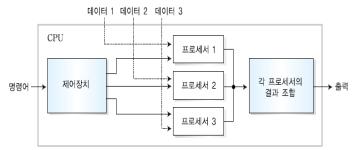
#### 병렬처리(Parallel processing)

●하나 이상의 CPU로 구성된 컴퓨터에서 한번에 여러 개의 명령어를 동시에 수행시킬 수 있는 방법을 병렬처리라고 한다.

# 0

#### 병렬처리의 동작원리

- 명령어가 입력되면 제어장치는 이 명령어가 수행이 가능한 CPU로 보내게 된다.
- 여분의 CPU가 다른 명령어를 처리할 수 있으므로 대기하는 시간 없이 바로 처리된다. 그래서 컴퓨터의 처리속도가 증가하게 된다. 여러 개의 CPU가 필요하므로 비용이 상승하지만 그 만큼 컴퓨터가 처리하는 속도는 증가



다음시간 6**주**. 주기억 장치

