



ENSEA

Beyond Engineering

COMPTE RENDU DE TP

Design RF Non Linéaire

Synthèse d'un amplificateur de puissance

3^{eme} année

Année : 2025 - 2026

Camille LANFREDI
Novembre 2025

Table des matières

1 Étude de la caractéristique statique	3
2 Impédance de charge Load-pull	5
3 Paramètres S - Facteur de Rollet	7
4 Circuit de polarisation - Circuit d'adaptation de sortie	9
5 Circuit d'adaptation en entrée	11
6 Performances de l'amplificateur de puissance	13
7 *Analyse du C_{I3} -Linéarité	15
8 *Analyse de la bande passante à gain plat $\pm 0,5$ dB	18

Objectif du TP

L'objectif de ce travail pratique est de concevoir un amplificateur de puissance en utilisant le transistor Fujitsu FLK052XV issu de la bibliothèque MicrowaveTransistorLibrary/chip GaAs FETs.

Plus précisément, il s'agit de :

- Étudier la caractéristique statique du transistor en supposant une tension d'avalanche de 16 V;
- Déterminer la polarisation et les impédances de charge permettant d'atteindre les performances spécifiées (4 GHz, 21 dBm, rendement minimal de 44%...);
- Vérifier la stabilité à l'aide des paramètres S et du facteur de Rollet;
- Concevoir les circuits de polarisation et d'adaptation d'entrée et de sortie sur 50Ω ;
- Évaluer les performances finales: puissance de sortie, gain, rendement et linéarité.

Ce TP vise à mettre en pratique les méthodes de conception, d'optimisation et d'analyse d'un amplificateur de puissance haute fréquence.

1 Étude de la caractéristique statique

Nous commençons par définir le point de repos du transistor afin d'assurer un fonctionnement en classe AB. La tension de drain V_{DS} a été fixée à 8 V, valeur suffisamment en dessous de la tension d'avalanche (16 V) pour garantir la fiabilité, tout en permettant une excursion de tension importante.

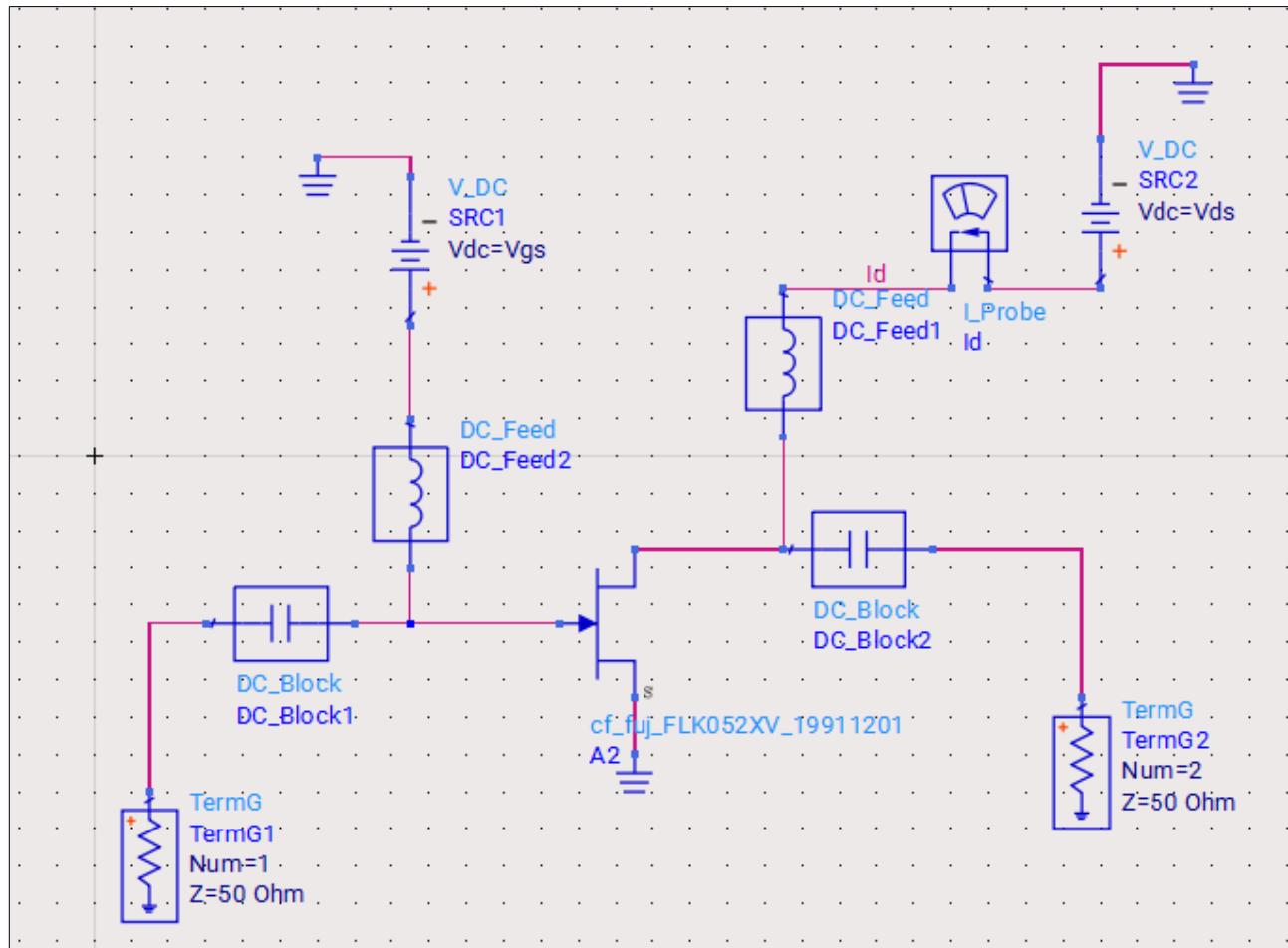


Figure 1: Visualisation du circuit pour la caractéristique statique

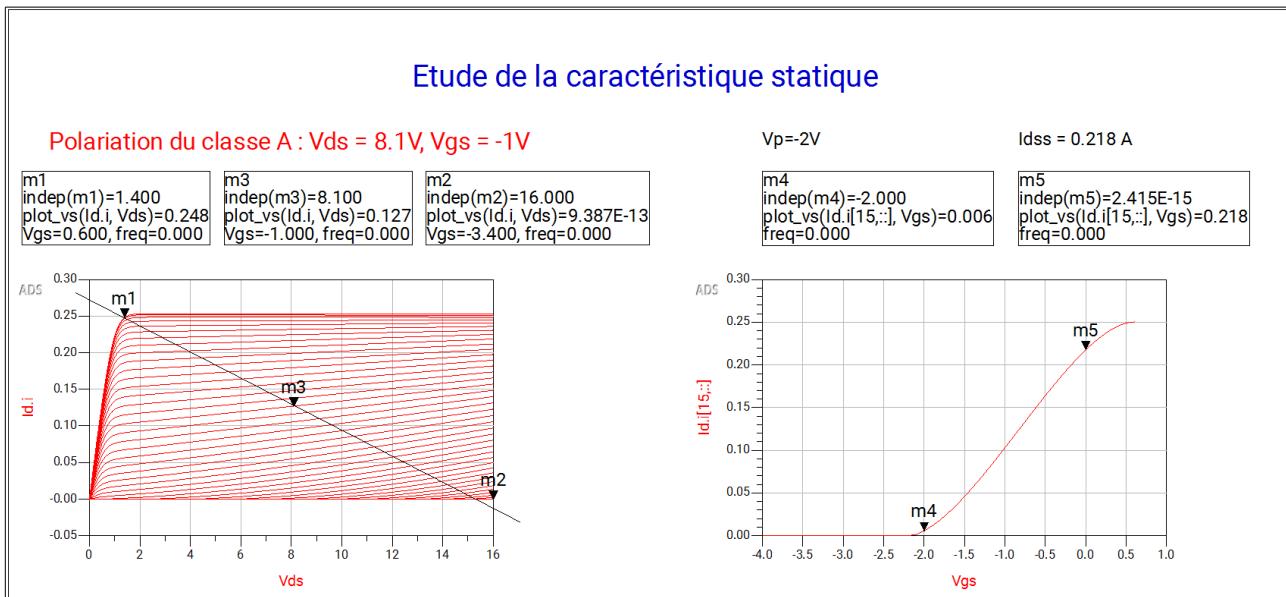


Figure 2: Caractéristique statique du transistor

La zone ohmique est visible pour des tensions V_{DS} inférieures à 1,4 V. La zone de saturation débute aux alentours de $V_{DS} = 1,4$ V et se poursuit jusqu'à la tension d'avalanche (16 V).

2 Impédance de charge Load-pull

Dans cette étape, nous avons décidé d'optimiser en priorité le rendement ($Rend_{aj}(\%)$) tout en faisant attention à la puissance continue consommée (P_{dc}), plutôt que de maximiser uniquement la puissance de sortie.

En réduisant P_{dc} , tout en maintenant une puissance de sortie suffisante pour atteindre la spécification de 21 dBm. Ainsi, parmi les différentes impédances explorées lors du *load-pull*, nous avons retenu la configuration offrant le meilleur compromis entre :

- une puissance de sortie satisfaisante (≥ 21 dBm), 23.4 dBm dans notre cas,
- une consommation P_{dc} aussi faible que possible, 414.7 mW dans notre cas,
- un rendement en puissance ajoutée supérieur à 44 %, atteignant ici 50.6 %.

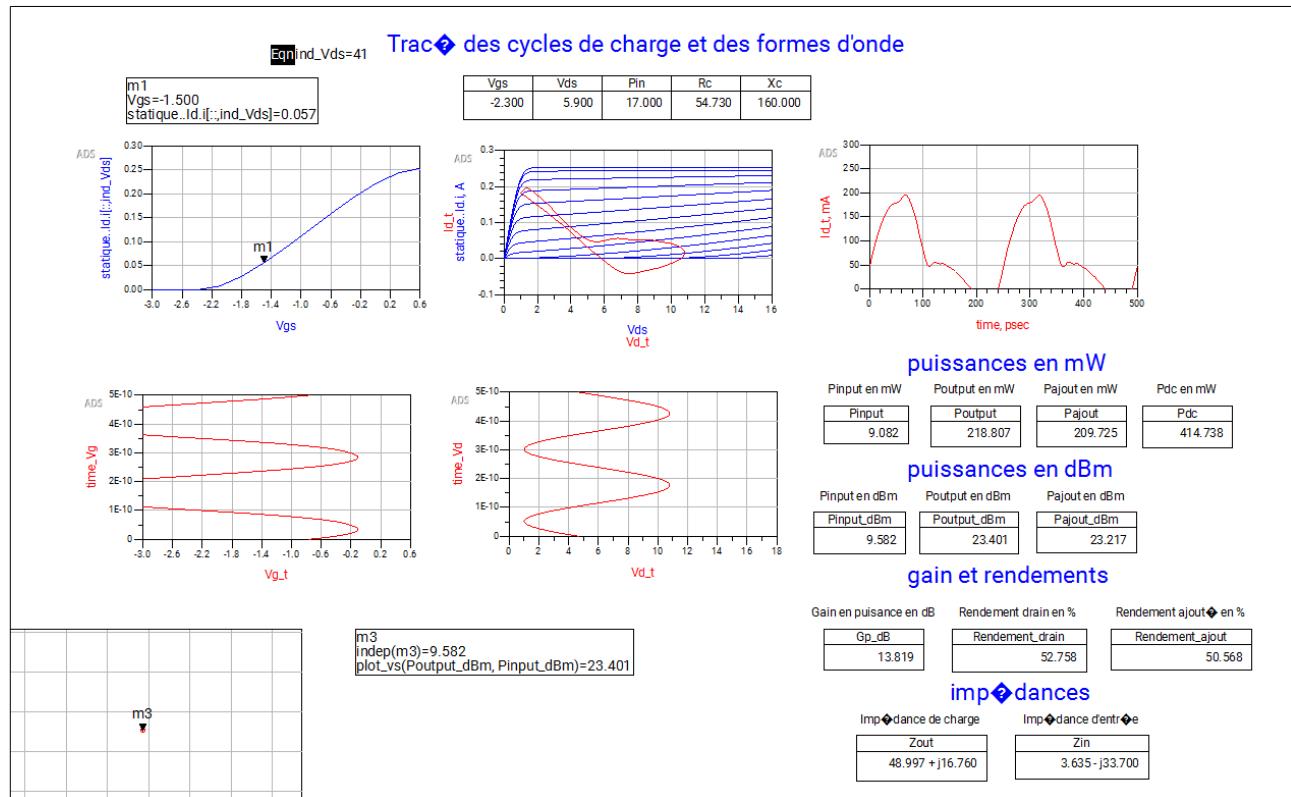


Figure 3: Visualisation de l'impédance de charge Load-pull

Sur la courbe $I_d = f(V_{ds})$, on observe que le courant reste nul pendant une grande partie du cycle RF, puis apparaît brusquement lorsque l'excitation rend le transistor conducteur. La conduction ne se produit donc que sur une portion limitée du cycle, ce qui correspond à un fonctionnement en classe B. La boucle formée par la trajectoire dynamique provient du déphasage entre la tension et le courant, mais l'élément essentiel est que le transistor reste bloqué la plupart du temps et ne conduit que sur une fraction réduite du signal, ce qui confirme un comportement de classe B, voire de classe B profonde.

VGS0 (V)	VDS0 (V)	P _{sortie} (dBm)	Rend_aj (%)	P _{alim} (mW)	Gain (dB)	Z _{in} (Ω)	Z _{out} (Ω)
-2.3	5.9	23.4	50.6	414.7	13.8	$3.635 - j 33.7$	$48.997 + j 16.76$

Table 1: Résultats du *load-pull* et choix de la polarisation optimale.

3 Paramètres S - Facteur de Rollet

L'objectif de cette étape est d'évaluer la stabilité du transistor à la fréquence de fonctionnement (4 GHz) à l'aide des paramètres S. Nous traçons pour cela les **cercles de stabilité en entrée et en sortie** sur des abaques de Smith, ce qui permet de visualiser les zones potentiellement instables.

Les impédances réelles que nous présentons au transistor (issue du load-pull) sont ensuite placées sur ces abaques afin de vérifier si elles se situent dans une zone stable.

- Si l'impédance d'entrée/sortie se trouve **à l'extérieur** du cercle d'instabilité, le transistor est **stable inconditionnellement** (facteur de Rollet $K > 1$ et $|\Delta| < 1$).
- Si elle se trouve **à l'intérieur**, une **stabilisation additionnelle** doit être ajoutée avant l'adaptation.

Dans notre cas, l'analyse montre que l'impédance d'entrée reste en dehors du cercle d'instabilité, tandis que l'impédance de sortie se trouve proche de la limite, ce qui impose une vérification attentive lors de l'étape d'adaptation.

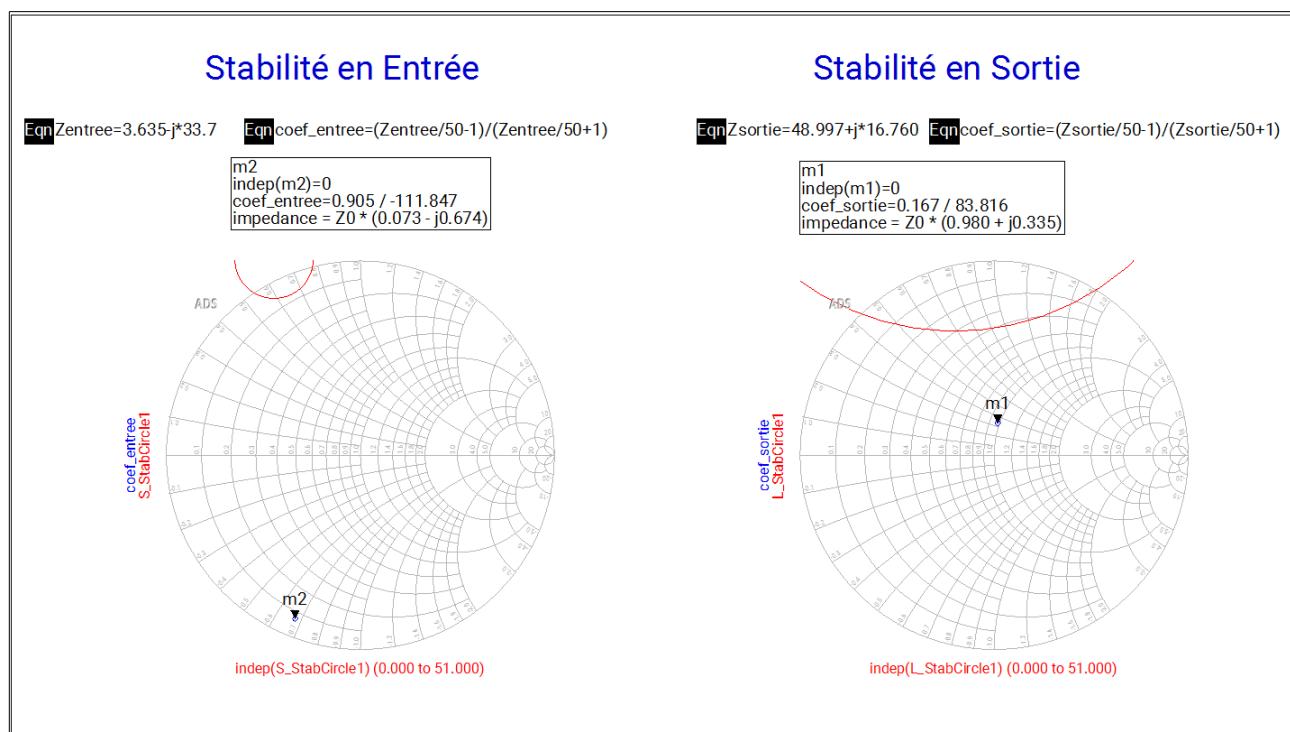


Figure 4: Visualisation de la stabilité du circuit

Cela se confirme avec le facteur de Rollet K calculé à 4 GHz, qui inférieur à 1 ($K=0.44$). Cela indique que le transistor est **instable** à cette fréquence.

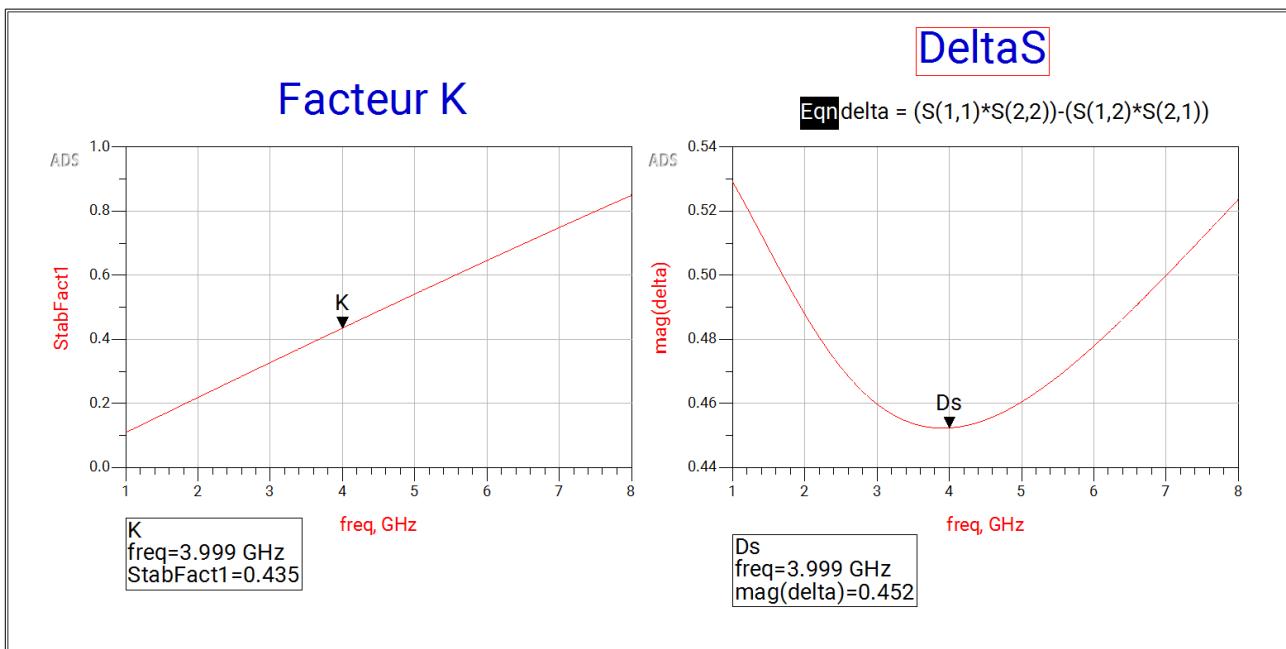


Figure 5: Visualisation du facteur de Rollet et du paramètre Δ

Attention : Si nous choisissons une tension V_{GS} trop faible, le transistor peut entrer en fonctionnement de **classe C**, ce qui le rend **inconditionnellement stable** : les cercles de stabilité se situent entièrement en dehors de l'abaque de Smith. En effet, le transistor étant bloqué en haute fréquence, il n'y a **aucune amplification** ($S_{21} \approx 0$), ce qui empêche tout risque d'oscillation.

4 Circuit de polarisation - Circuit d'adaptation de sortie

Pour la réalisation du circuit d'adaptation de sortie, l'impédance optimale déterminée lors du load-pull a été transformée vers 50Ω à l'aide de l'outil Smith Chart. Le réseau obtenu permet ainsi de présenter au transistor, à 4 GHz, la charge correspondant au meilleur compromis entre rendement et consommation continue. Le circuit d'adaptation de sortie est constitué d'une inductance série de $L = 650 \text{ pH}$.

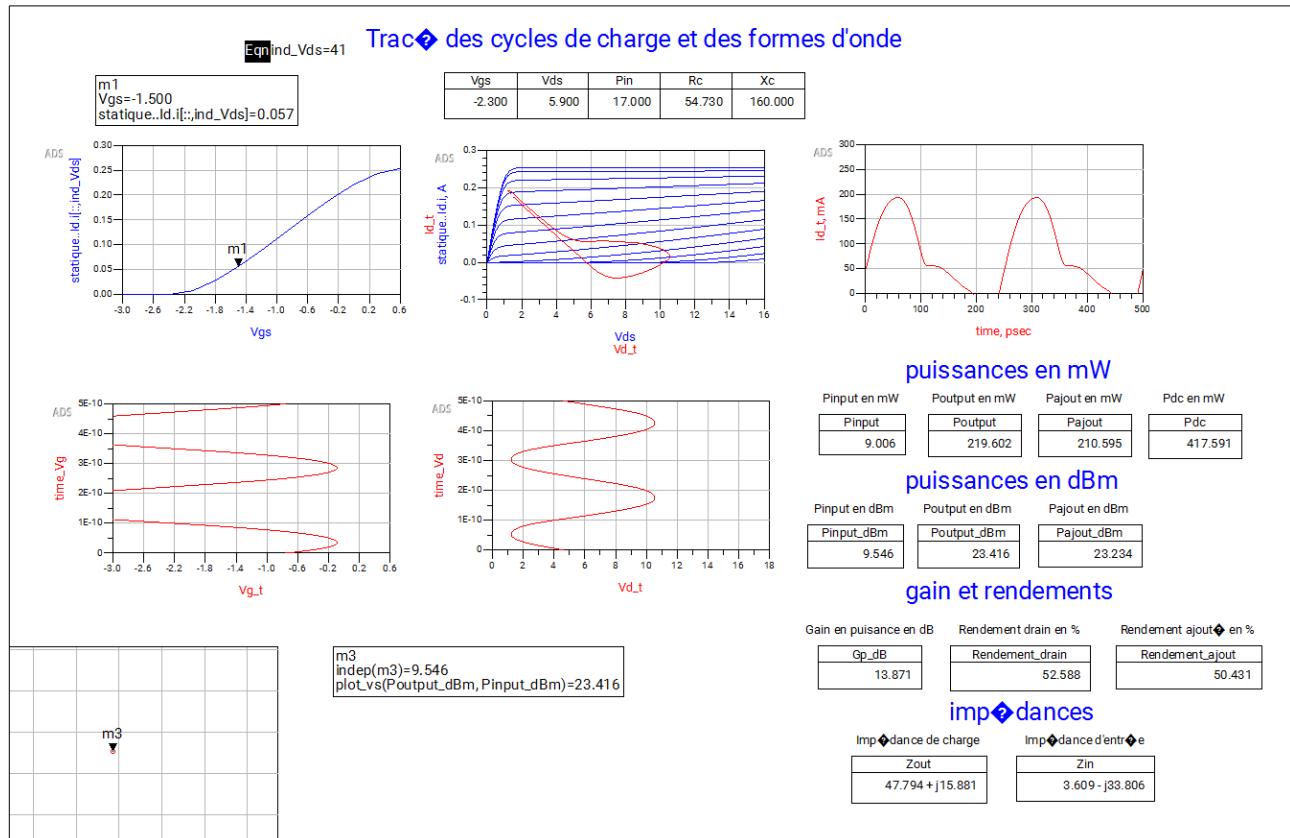


Figure 6: Visualisation de l'impédance de charge Load-pull après adaptation de sortie

À ce stade du projet, l'objectif initial consistait à maximiser le rendement, mais comme celui-ci dépassait déjà largement la valeur minimale requise (environ 50 % contre 44 % spécifiés), l'effort s'est progressivement déplacé vers la réduction de la puissance continue P_{dc} , tout en conservant un niveau de rendement satisfaisant.

Ce choix s'inscrit dans une logique d'optimisation énergétique plutôt que dans une recherche exclusive de puissance maximale.

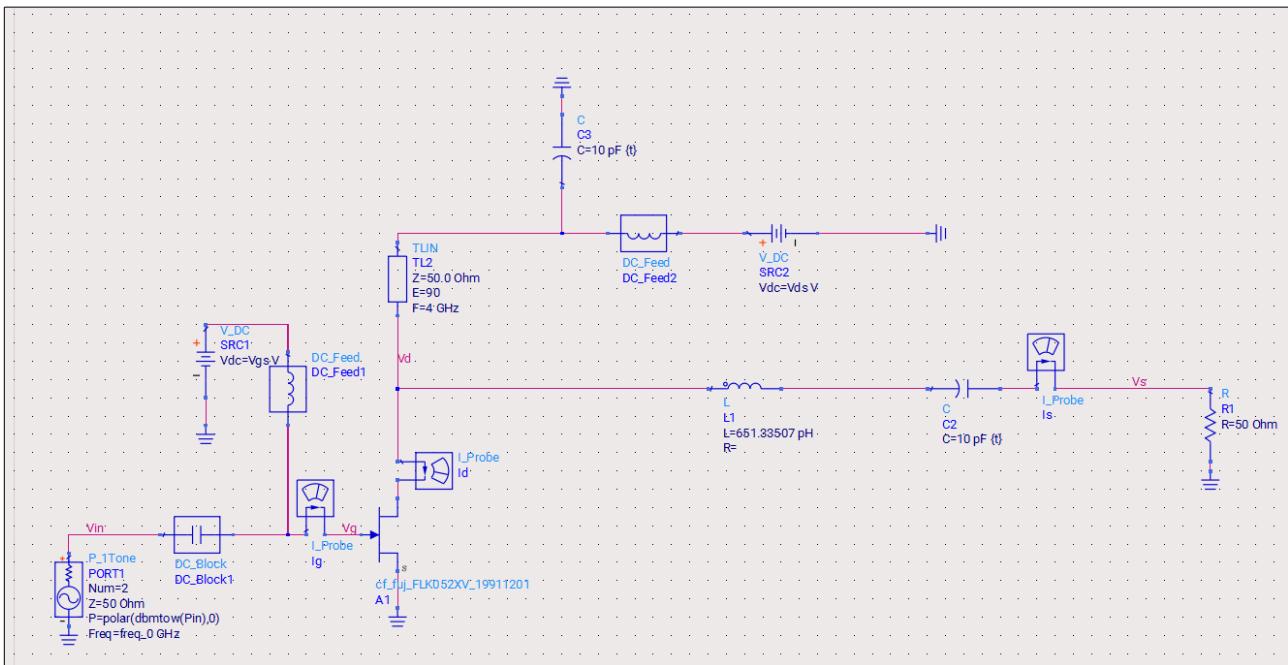


Figure 7: Visualisation du circuit après adaptation de sortie

5 Circuit d'adaptation en entrée

Pour réaliser l'adaptation d'entrée du transistor, la même méthode que pour l'adaptation de sortie a été utilisée. L'impédance d'entrée issue du point de fonctionnement sélectionné n'étant pas adaptée à 50Ω , un réseau en L a été synthétisé à l'aide de l'outil Smith Chart d'ADS. Ce réseau est constitué d'une inductance en série suivie d'une inductance en parallèle, choisies de manière à ramener l'impédance vue côté source exactement sur 50Ω à 4 GHz.

Attention : Lors de l'utilisation de l'outil d'adaptation d'ADS, il est nécessaire d'inverser la source et la charge afin que l'impédance soit correctement vue depuis le générateur. Une fois ce réglage effectué, la synthèse donne un réseau simple permettant une adaptation efficace en régime grand signal.

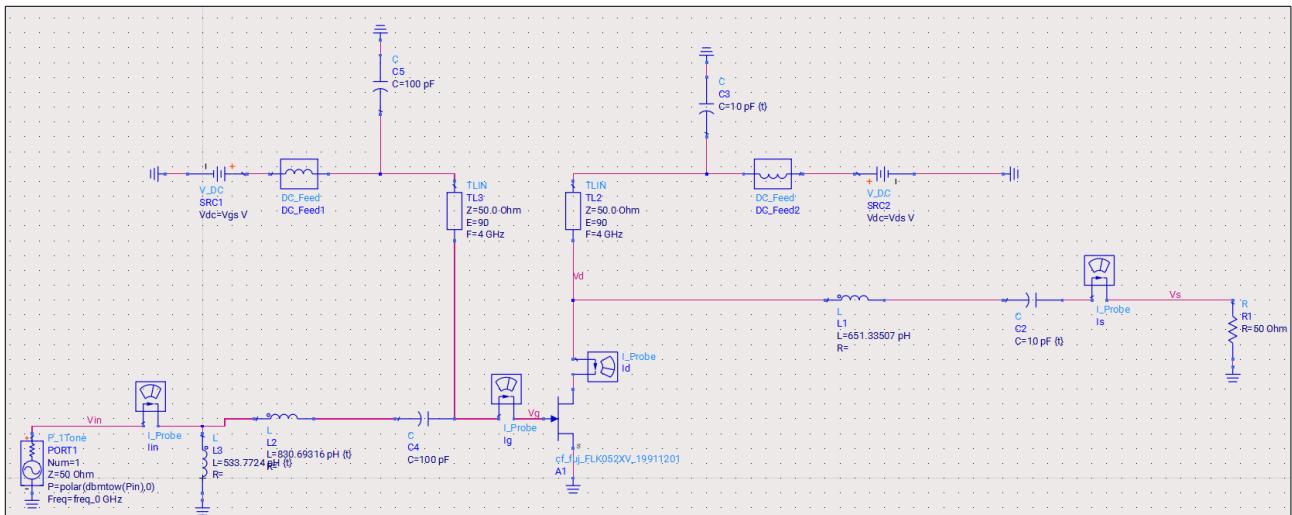


Figure 8: Visualisation du circuit après adaptation d'entrée

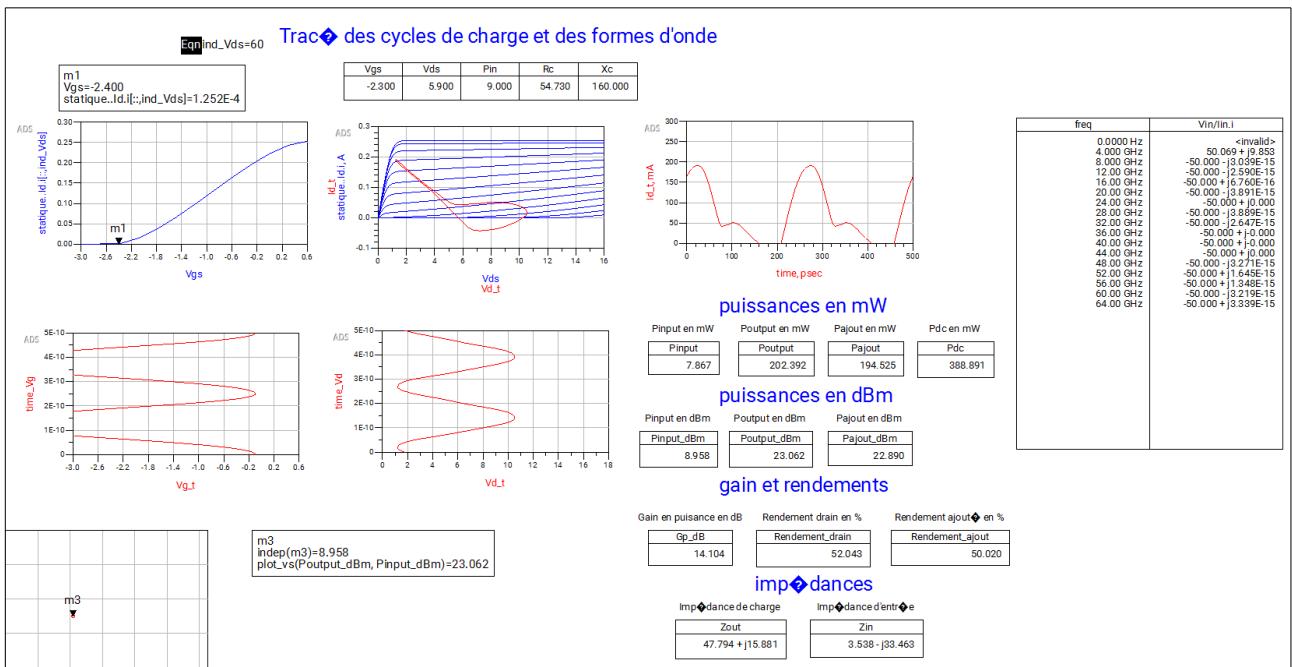


Figure 9: Visualisation du circuit après adaptation d'entrée

L'ajout de ce réseau d'entrée améliore nettement le comportement global de l'amplificateur. L'impédance présentée à la grille devient plus favorable, ce qui se traduit par une augmentation du gain. Comme le rendement atteignait déjà environ 50 % après l'adaptation de sortie — valeur supérieure à la spécification minimale de 44 %. L'objectif n'était plus d'augmenter le rendement, mais de diminuer la consommation P_{dc} tout en conservant un rendement proche de 50 %. L'adaptation d'entrée permet précisément cela : la puissance absorbée passe de 414 mW à environ 383 mW, ce qui représente une amélioration significative sans dégrader les performances en sortie.

La validité de cette adaptation est confirmée par l'impédance vue depuis l'entrée du circuit. Comme le montre l'extraction de V_{in}/I_{in} , l'impédance obtenue à 4 GHz vaut $50.069 + j 9.853 \approx 50 + j 0 \Omega$, ce qui confirme que le réseau en L ramène correctement l'impédance d'entrée du transistor sur 50Ω au point de fonctionnement. L'amplificateur est donc parfaitement adapté à la fréquence de 4 GHz.

6 Performances de l'amplificateur de puissance

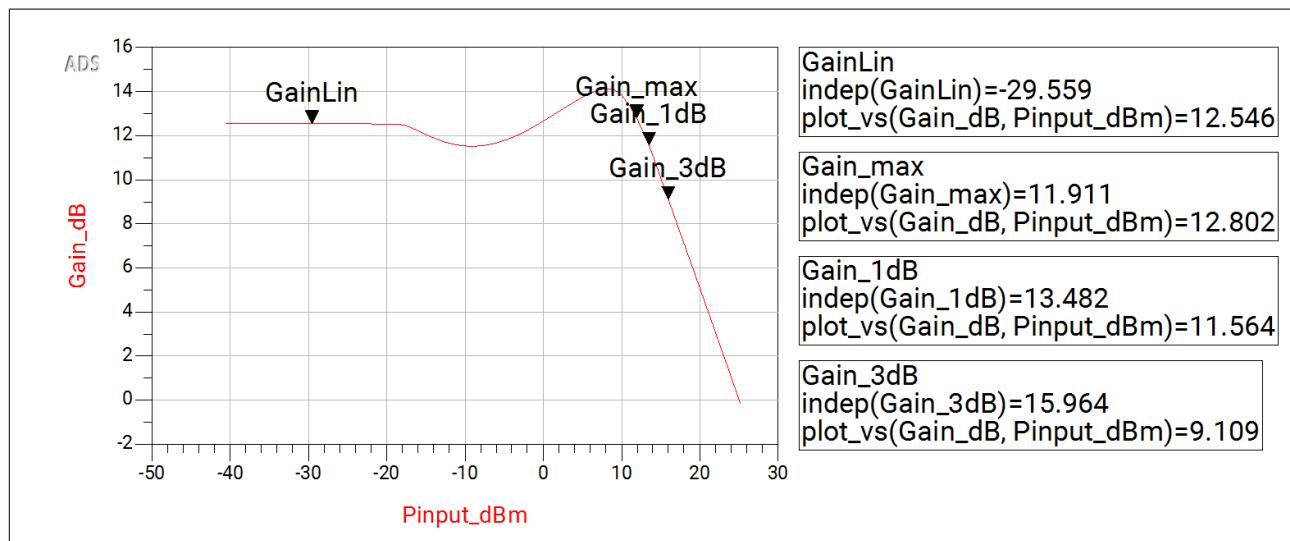


Figure 10: Visualisation du gain en puissance

La courbe du gain en fonction de la puissance d'entrée présente d'abord une zone linéaire dans laquelle le gain reste pratiquement constant. Lorsque la puissance P_{in} augmente, on observe une légère diminution suivie d'une remontée du gain jusqu'à un maximum, avant une chute rapide correspondant à l'entrée en compression de l'amplificateur. Cette forme particulière est caractéristique d'un fonctionnement en classe B profonde : le transistor ne conduit que sur une fraction réduite du cycle, ce qui modifie la dynamique interne lorsque le signal devient suffisamment important pour étendre la zone de conduction. Les points de compression 1 dB et 3 dB sont clairement identifiés sur la courbe et définissent la limite du régime utile. L'ensemble de cette réponse confirme que l'adaptation d'entrée améliore le transfert de puissance tout en conservant le comportement attendu d'un amplificateur fonctionnant en classe B.

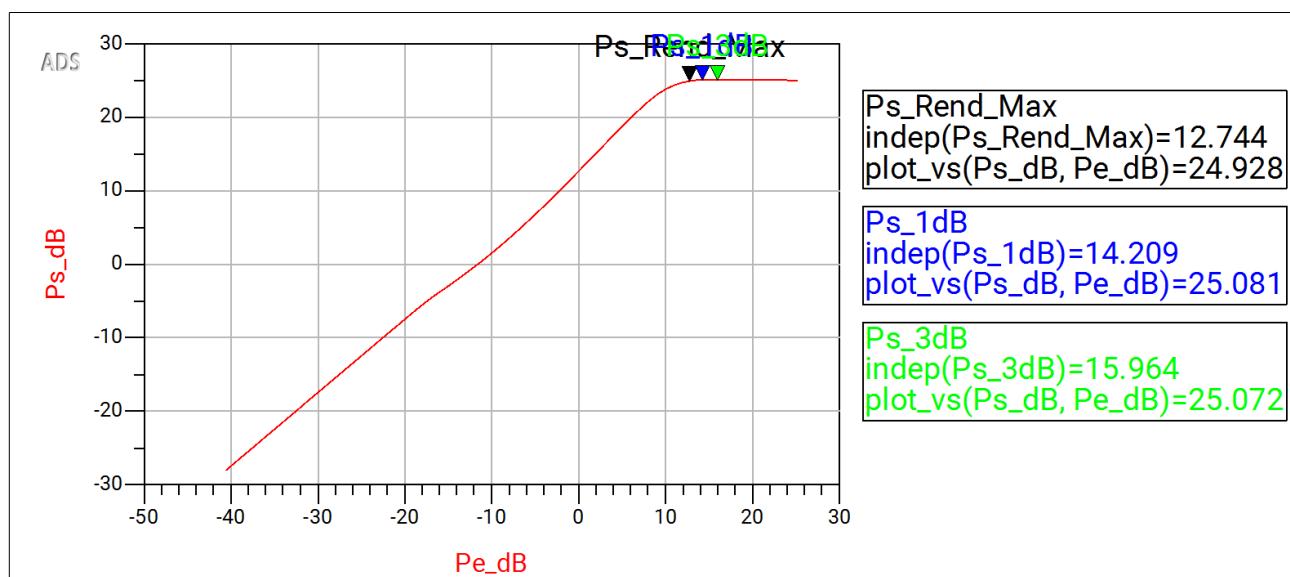


Figure 11: Visualisation de la caractéristique de puissance Ps en fonction de Pe

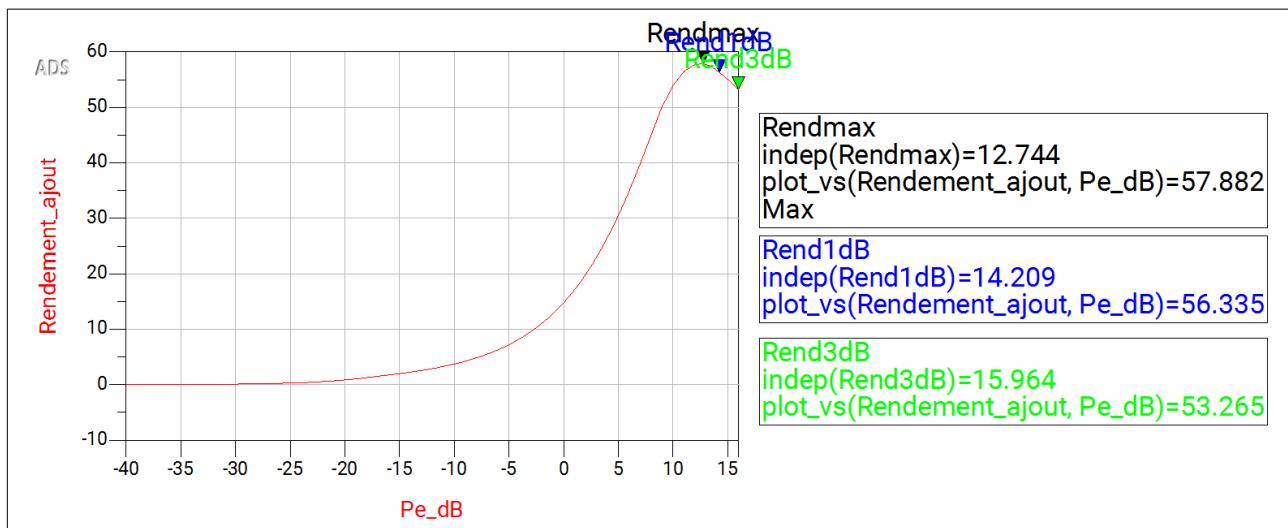


Figure 12: Visualisation du rendement en fonction de Pe

Les résultats obtenus en puissance et en rendement confirment que l'amplificateur fonctionne bien en classe B profonde. La légère « redirection » observée dans la courbe de gain, ainsi que la forme de la courbe de sortie, sont typiques d'un transistor faiblement polarisé, avec une conduction sur une fraction réduite du cycle. L'adaptation d'entrée, en améliorant le transfert de puissance et la dynamique du signal appliquée à la grille, contribue directement à cette meilleure efficacité énergétique tout en maintenant une puissance de sortie conforme aux attentes.

Condition	Psortie (dBm)	Rend_aj (%)	Gain (dB)
À 1 dB de compression	25.081	56.335	11.564
À 3 dB de compression	25.072	53.265	9.109
Rendement maximum	24.928	57.882	12.546

7 *Analyse du C_{I3} -Linéarité

Pour analyser la linéarité de l'amplificateur, une simulation à deux tons a été réalisée afin d'extraire les composantes fondamentales et d'intermodulation du troisième ordre (IM3) au drain. Les puissances ont été calculées à partir des composantes fréquentielles du courant et de la tension en utilisant la fonction `mix()` d'ADS, puis converties en dBm. La puissance d'intermodulation totale a été obtenue en sommant les contributions $2f_1 - f_2$ et $2f_2 - f_1$.

$$\text{Eqn} P_{\text{drain_1}} = 0.5 * \text{real}(\text{mix}(V_d, \{1, 0\}) * (\text{conj}(\text{mix}(I_d.i, \{1, 0\}))))$$

$$\text{Eqn} P_{\text{drain_2}} = 0.5 * \text{real}(\text{mix}(V_d, \{0, 1\}) * (\text{conj}(\text{mix}(I_d.i, \{0, 1\}))))$$

$$\text{Eqn} P_{\text{drain_2F1F2}} = 0.5 * \text{real}(\text{mix}(V_d, \{2, -1\}) * (\text{conj}(\text{mix}(I_d.i, \{2, -1\}))))$$

$$\text{Eqn} P_{\text{fund}} = P_{\text{drain_1}} + P_{\text{drain_2}}$$

$$\text{Eqn} P_{\text{IM3_low}} = 0.5 * \text{real}(\text{mix}(V_d, \{2, -1\}) * \text{conj}(\text{mix}(I_d.i, \{2, -1\})))$$

$$\text{Eqn} P_{\text{IM3_high}} = 0.5 * \text{real}(\text{mix}(V_d, \{-1, 2\}) * \text{conj}(\text{mix}(I_d.i, \{-1, 2\})))$$

$$\text{Eqn} P_{\text{IM3}} = P_{\text{IM3_low}} + P_{\text{IM3_high}}$$

$$\text{Eqn} P_{\text{fund_dBm}} = \text{dbm}(P_{\text{fund}})$$

$$\text{Eqn} P_{\text{3_dBm}} = \text{dbm}(P_{\text{IM3}})$$

$$\text{Eqn} C_{I3} = 2 * (P_{\text{fund_dBm}} - P_{\text{3_dBm}})$$

Figure 13: Equations utilisées pour le calcul des puissances fondamentales et d'intermodulation

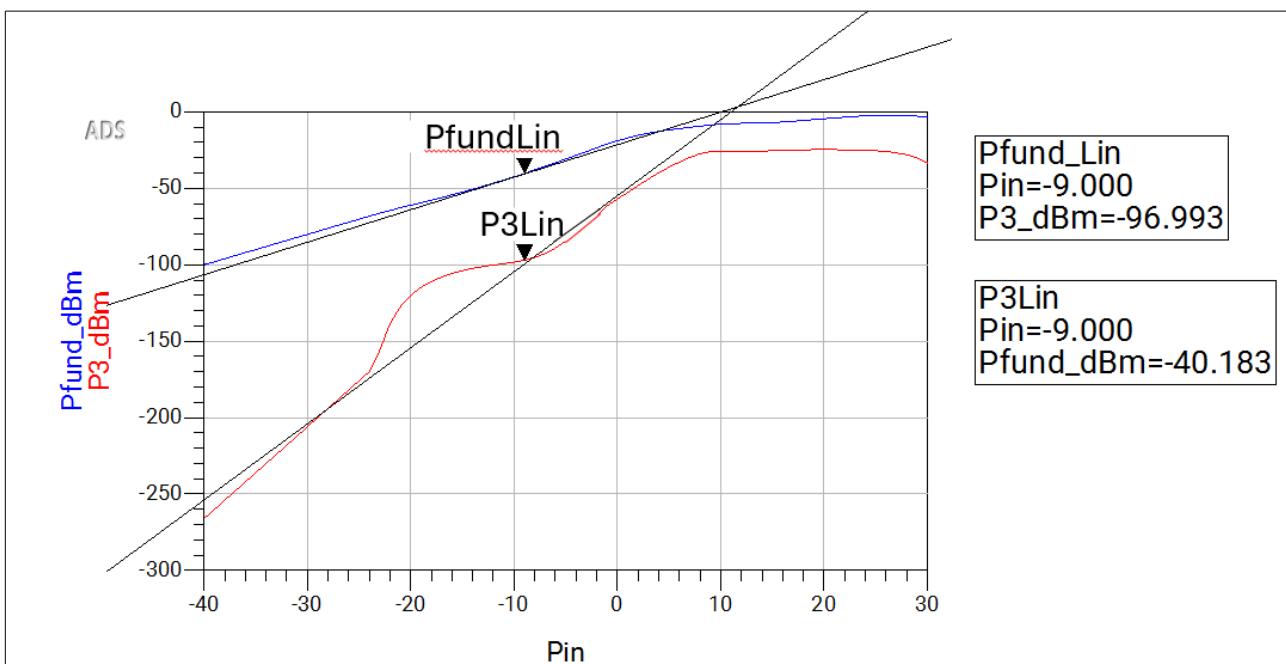


Figure 14: Tracé du fondamental et des produits d'intermodulation du 3^e ordre avec régression linéaire dans la zone faible signal.

La zone linéaire a été identifiée autour de $P_{\text{in}} \approx -9$ dBm, où le fondamental augmente avec une pente d'environ 1 dB/dB et l'IM3 avec une pente proche de 3 dB/dB. Des droites de référence de pentes 1 et 3 ont été tracées dans cette région afin d'estimer le point d'interception du troisième ordre (IIP3).

Pour $P_{\text{in}} = -9$ dBm, la puissance du fondamental est d'environ $P_{\text{fund}} \approx -40$ dBm et celle de l'IM3 vaut $P_{\text{IM3}} \approx -97$ dBm, soit un écart d'environ 57 dB. Le critère de linéarité C_{I3} est défini par :

$$C_{I3} = 2(P_{\text{fund,dBm}} - P_{\text{IM3,dBm}}).$$

$$C_{I3} = 2 \times 57 = 114 \text{ dB}$$

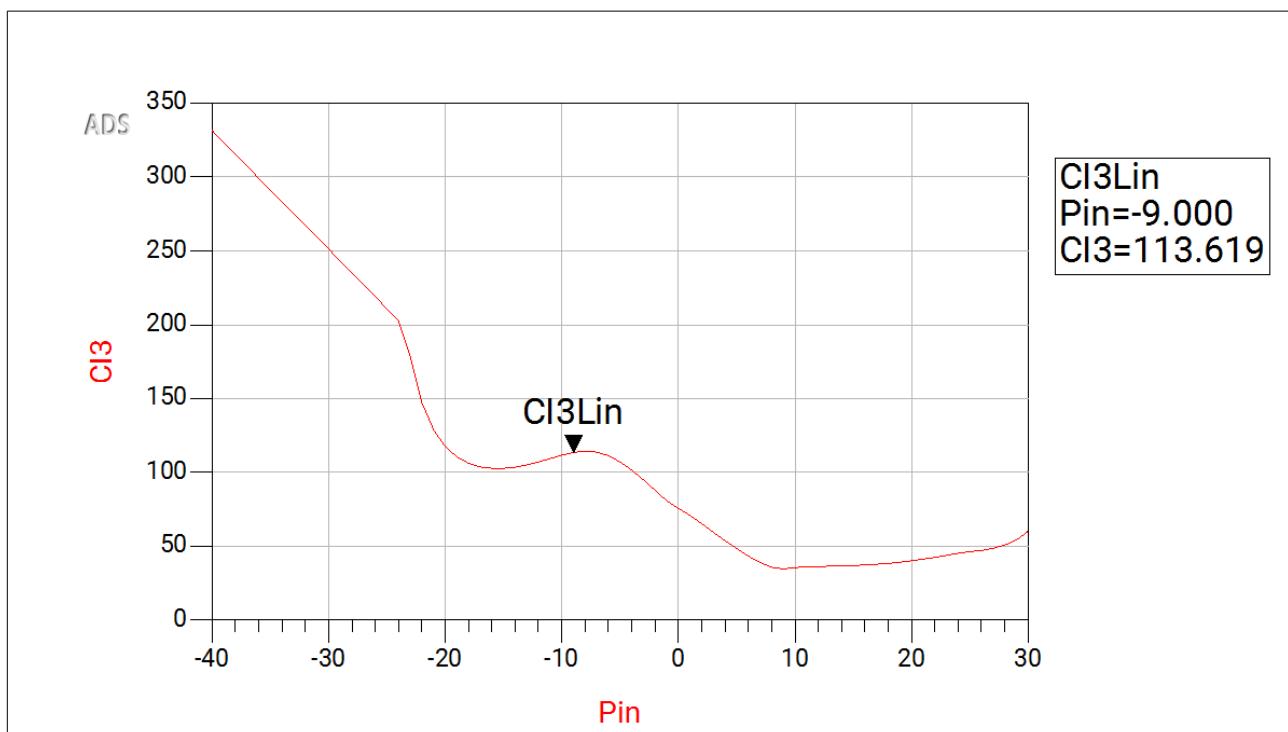


Figure 15: Évolution du critère de linéarité C_{I3} en fonction de la puissance d'entrée.

Dans cette zone linéaire, C_{I3} présente un creux local avec une valeur d'environ 113 dB. Ce comportement est typique : on observe une diminution de l'IM3 suivie d'une remontée lorsque la puissance augmente légèrement. Au-delà de ce point, la distorsion augmente de nouveau à l'approche du régime de compression.

En comparaison avec un amplificateur idéal en faible signal, ce transistor présente une zone linéaire relativement étroite et une remontée marquée du C_{I3} . Ce comportement est cohérent avec un point de polarisation optimisé pour le rendement plutôt que pour la linéarité. Une amélioration de la linéarité pourrait être obtenue en ajustant le point de polarisation, en diminuant l'écart de fréquence entre les deux tons.

8 *Analyse de la bande passante à gain plat $\pm 0,5$ dB

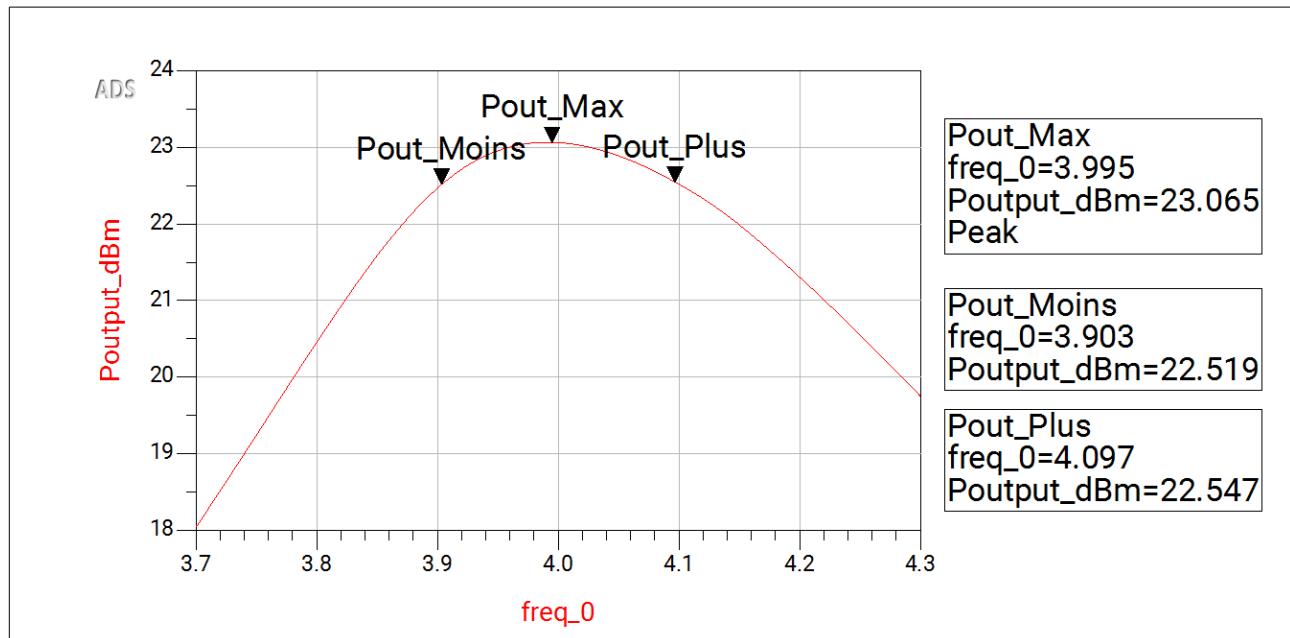


Figure 16: Analyse de la bande passante à $\pm 0,5$ dB autour du point de puissance maximale de l'amplificateur ($f_0 \approx 4$ GHz)

La puissance de sortie présente un maximum de $P_{\text{max}} = 23.07$ dBm à $f_0 = 3.995$ GHz. Les fréquences où la courbe chute de 0.5 dB sont $f_{\text{low}} \approx 3.903$ GHz et $f_{\text{high}} \approx 4.097$ GHz, soit une bande passante de

$$\text{BW} = f_{\text{high}} - f_{\text{low}} \approx 0.194 \text{ GHz} = 194 \text{ MHz},$$

centrée autour de 4.00 GHz.

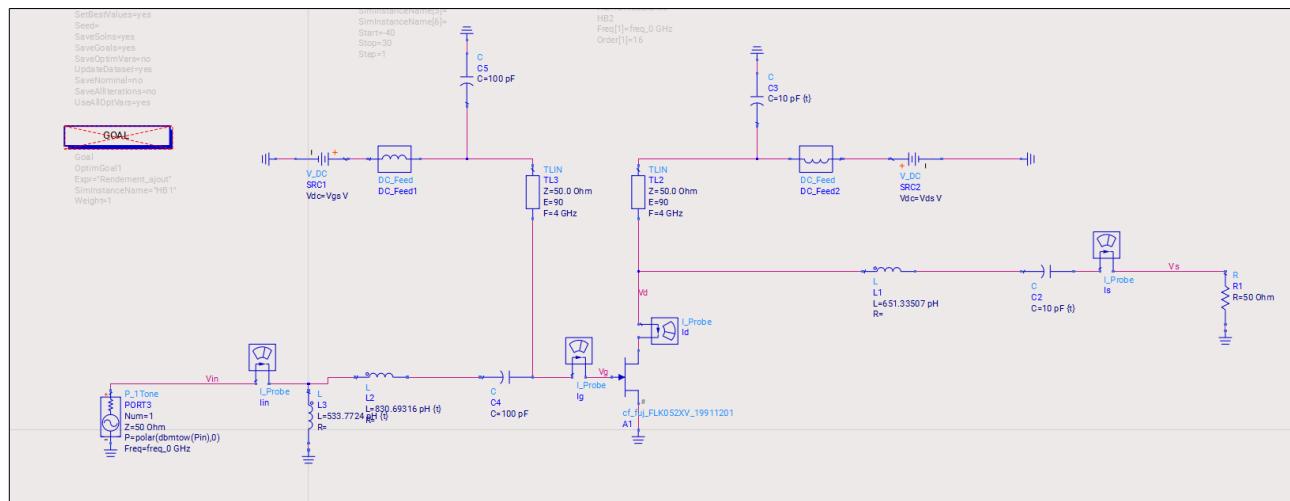


Figure 17: Schéma de l'amplificateur