



Compte Rendu

Ecole Nationale Supérieure de l'Electronique et de ses Applications

Electronique RF

TP4 - Mesures à l'analyseur de réseau et identification de schémas

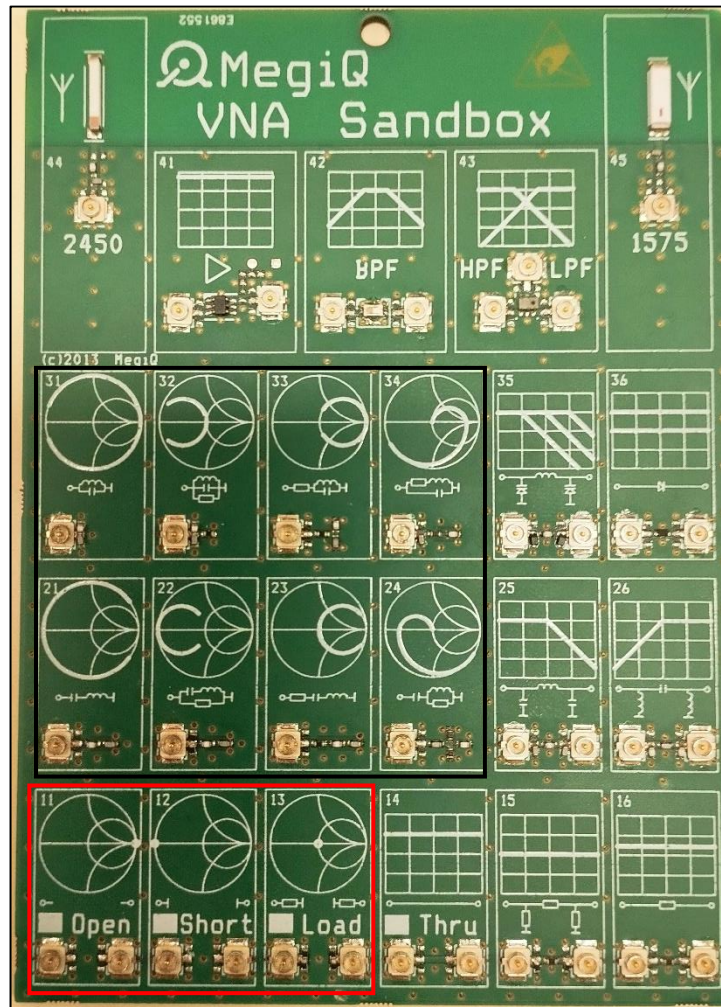
2^{eme} Année

Année : 2023 - 2024

Camille Lanfredi

Rémi Weidle

1. Introduction



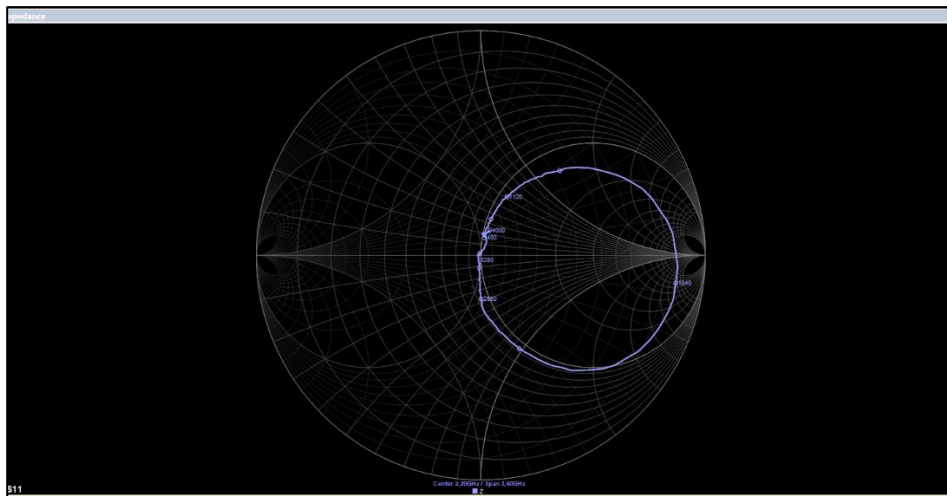
Dans un premier et à l'aide de l'analyseur vectoriel, nous calibrons le dispositif en : court-circuit, circuit ouvert et en charge. (Cadre rouge)

Puis nous mesurons les 8 dipôles suivants et générons leurs fichiers .slp que nous utiliserons par la suite sur ADS. (Cadre noir).

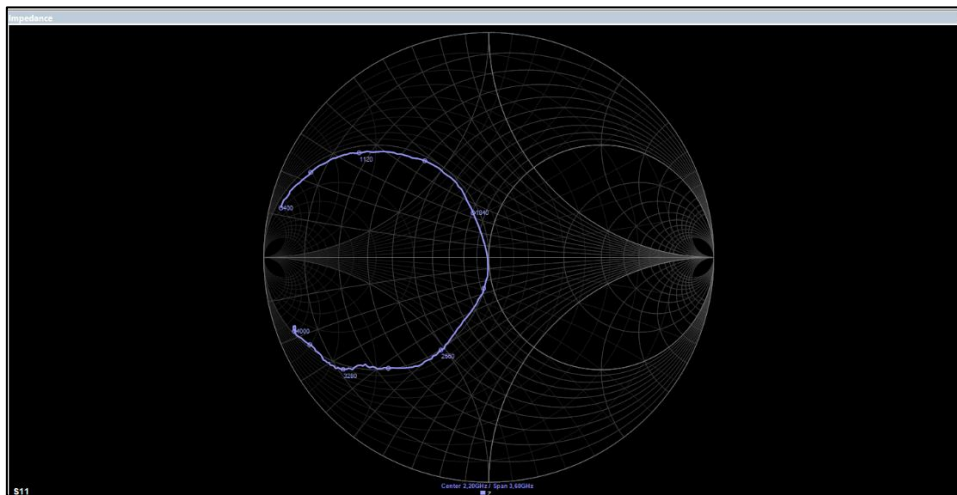
2. Mesures

Pour effectuer les mesures, nous nous plaçons dans la plage suivante : [400 ; 4000] MHz pour obtenir les valeurs du paramètre $S(1,1)$. Nous effectuons un balayage en fréquence. Nous pourrions éventuellement effectuer un balayage en puissance mais dans notre cas, nous disposons uniquement de composants passifs donc la puissance importe peu. De plus, nous devons indiquer dans le logiciel quel port nous utilisons : **UFL**. (Measure> PortSetup).

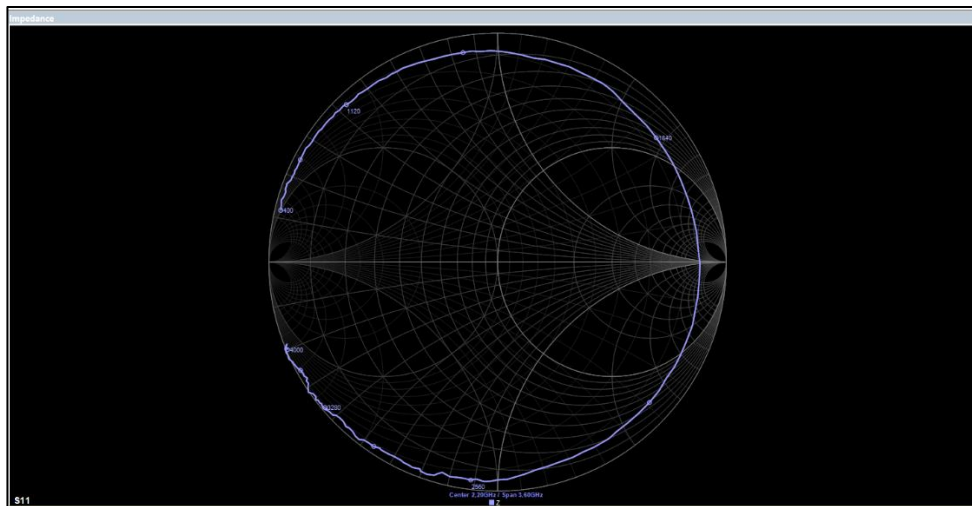
Puis, nous pouvons calibrer le dispositif avec court-circuit, circuit ouvert et en charge. (Cadre rouge). Une fois cela fait, nous faisons un « *Swip* ».



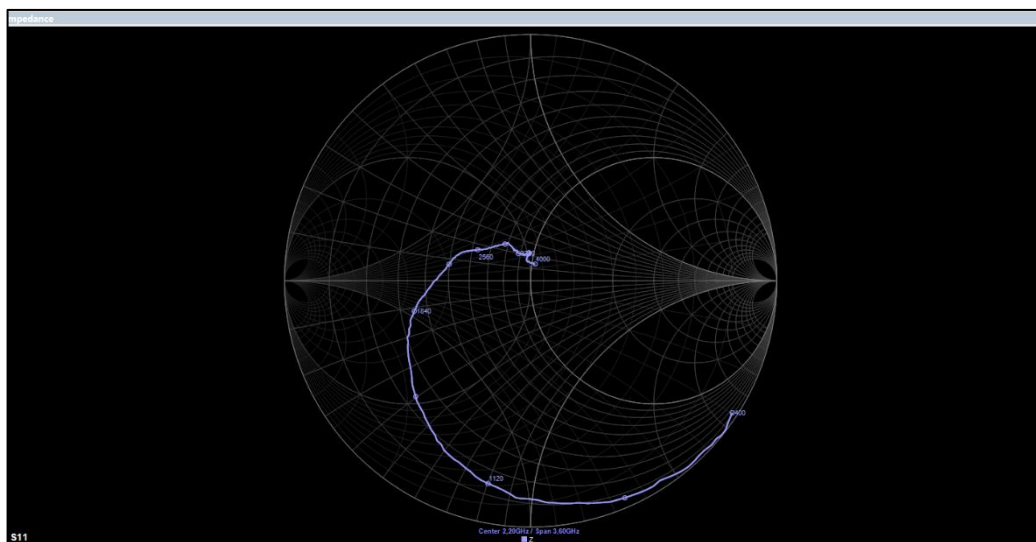
Composant 21



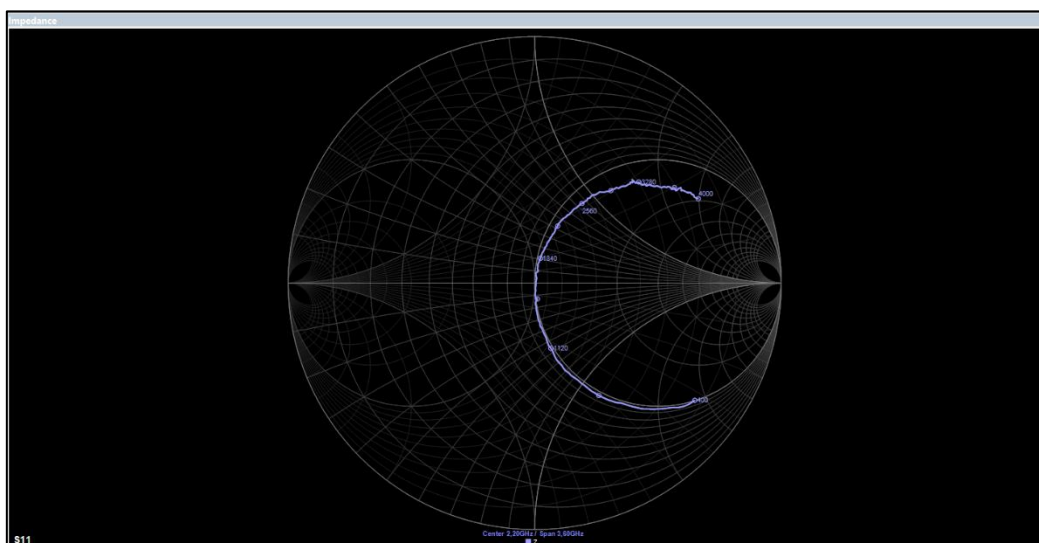
Composant 22



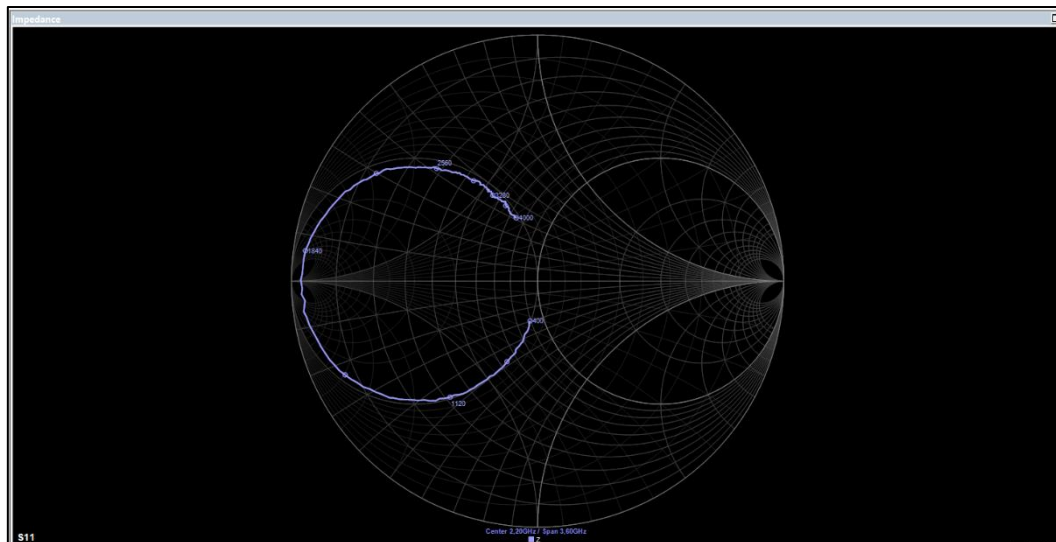
Composant 23



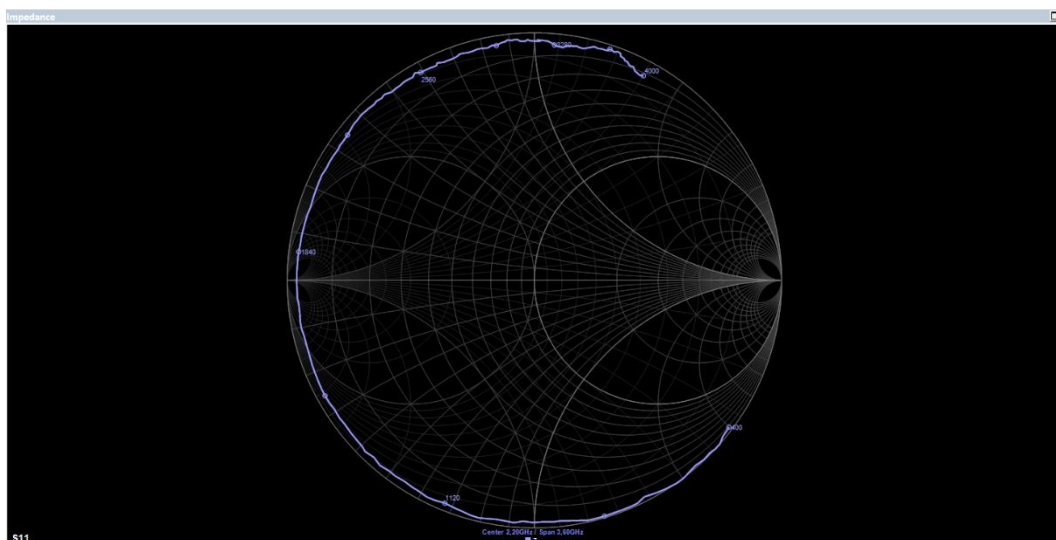
Composant 24



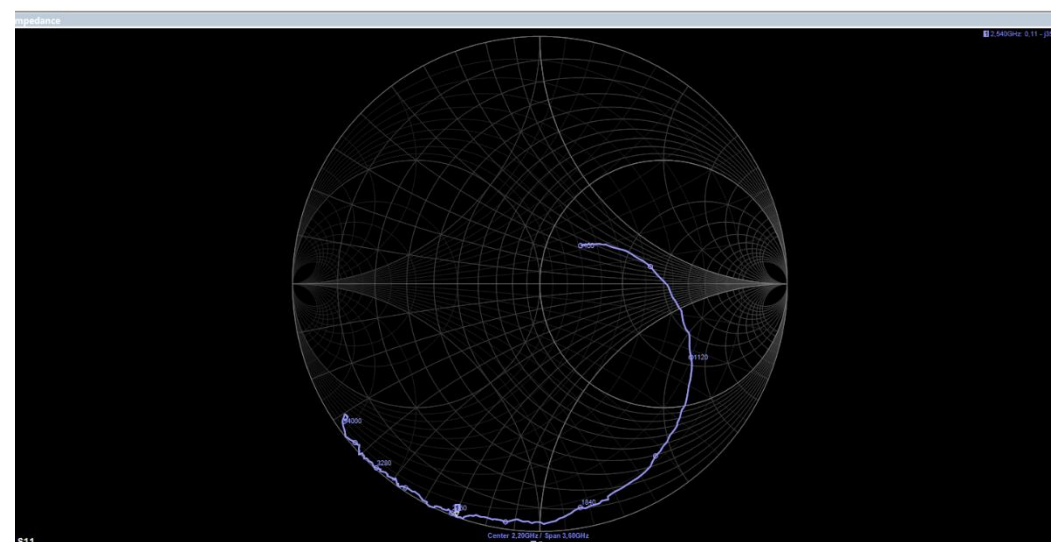
Composant 31



Composant 32



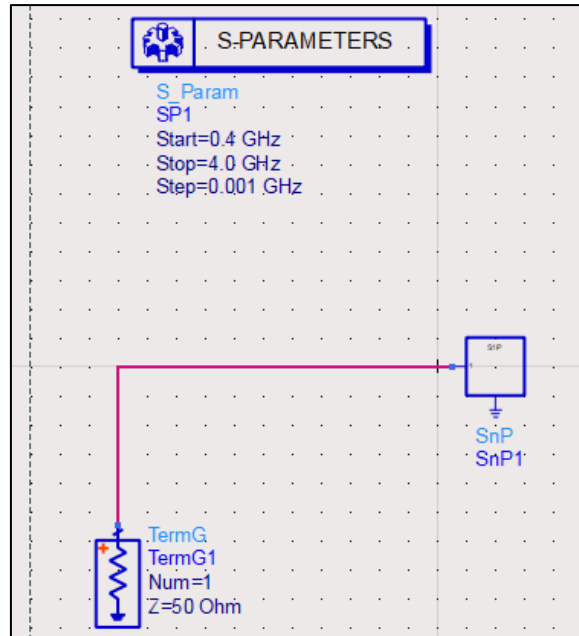
Composant 33



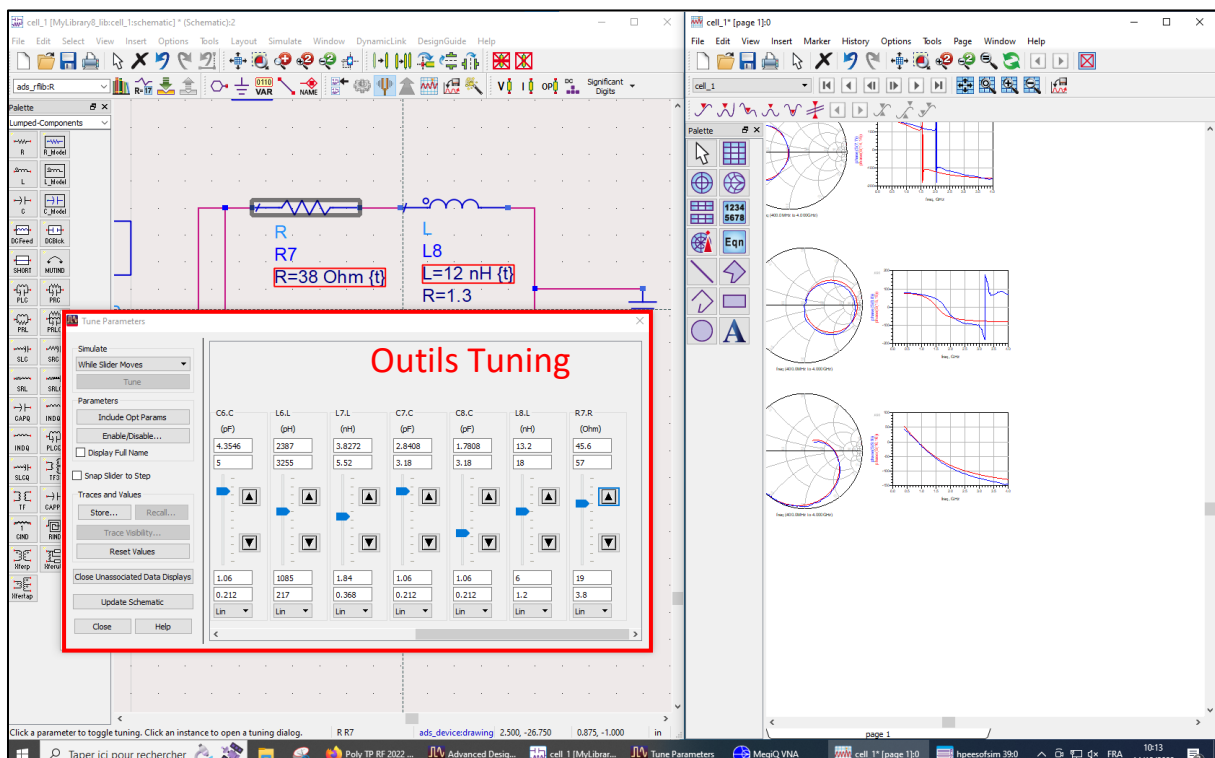
Composant 34

3. Simulation et Identification

On effectue maintenant des simulations sous ADS. On utilise les fichiers .slp obtenus dans la partie précédente en les associant à une boîte noire permettant de simuler le comportement du circuit mesuré



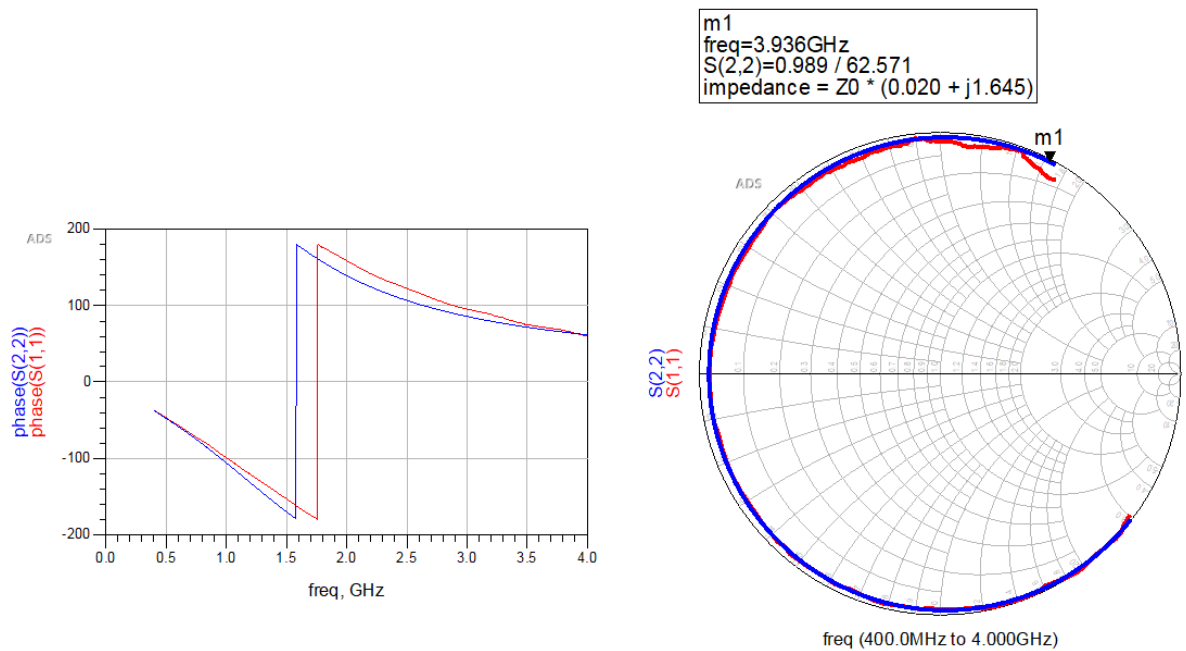
Pour effectuer une adaptation assez précise, nous utilisons l'outil tuning sur tous les composants des circuits d'adaptation.



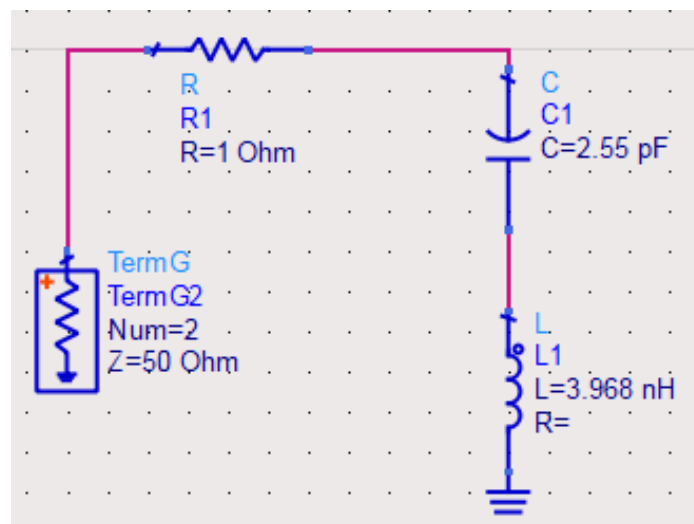
Puis, nous commençons à adapter tous les dipôles.

Composant 21 :

S21

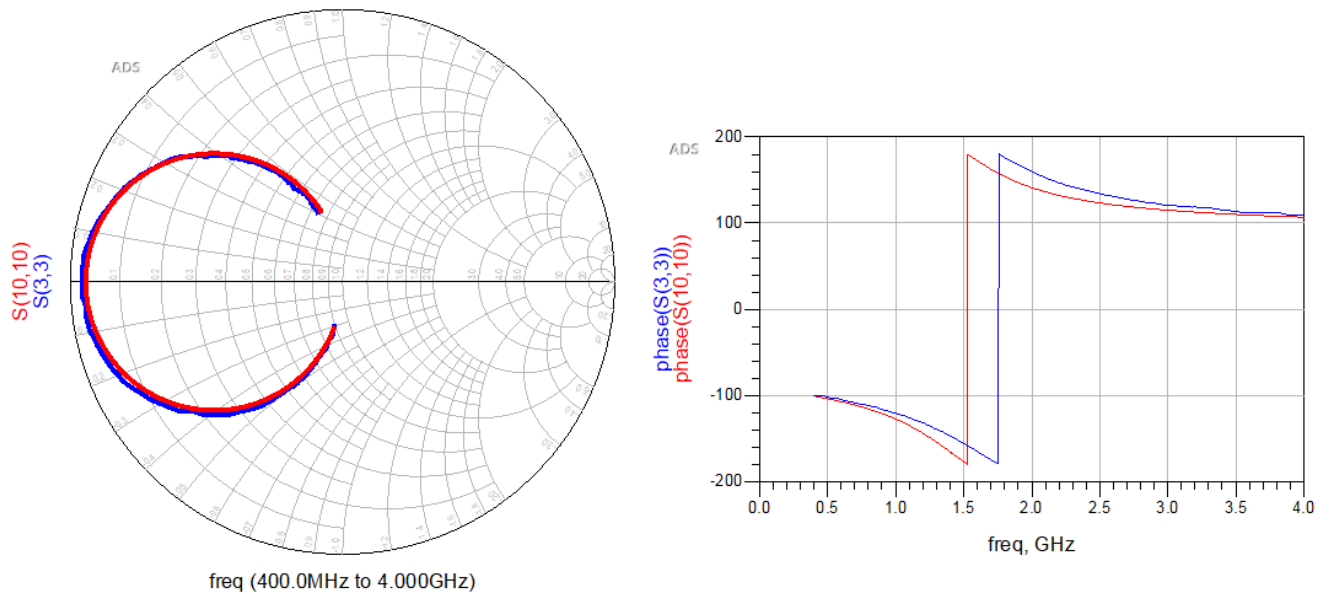


Le dipôle se comporte comme une capacité en basses fréquences, en une self en hautes fréquences et passe par un court-cuit. Il s'agit donc d'un circuit RLC.

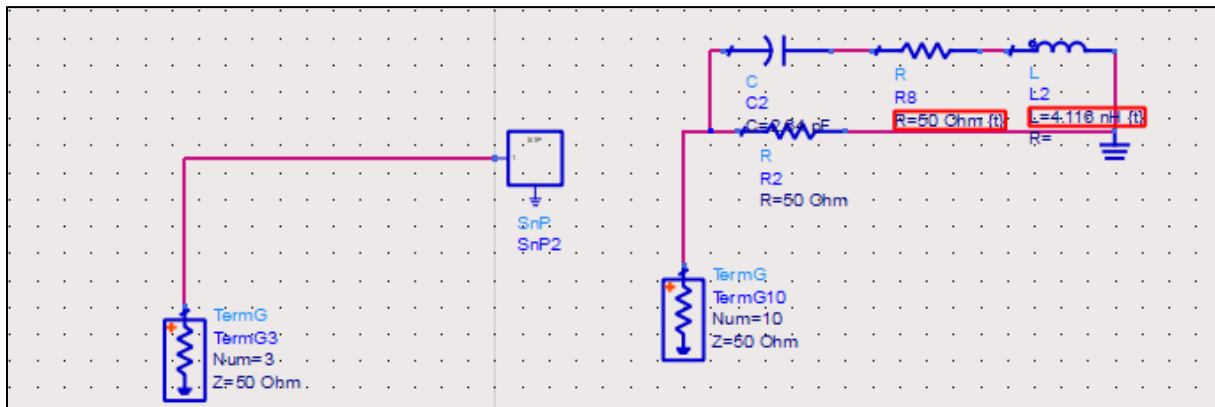


Composant 22 :

S22

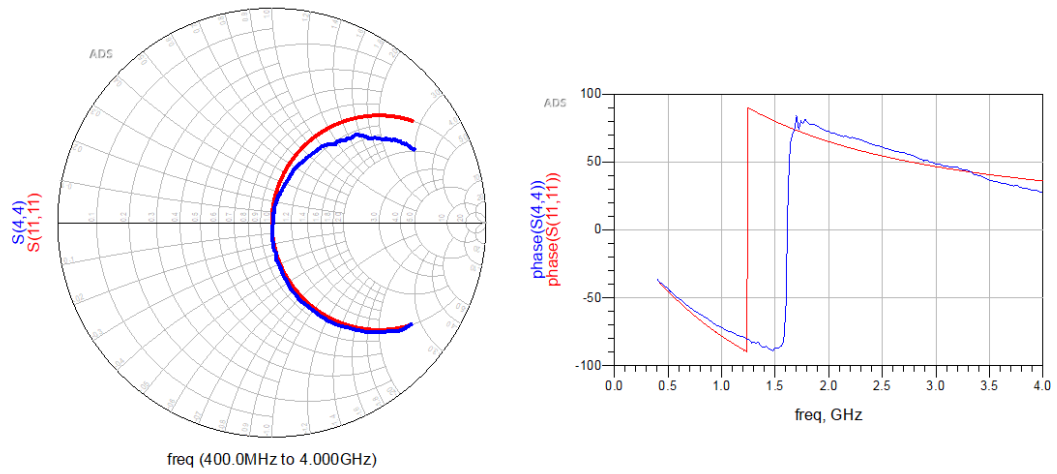


Le dipôle se comporte comme une capacité en basses fréquences, en une self en hautes fréquences et passe par un court-cuit. Il s'agit donc d'un circuit RLC en parallèle avec une résistance. Nous plaçons, en plus, une résistance de fuite.

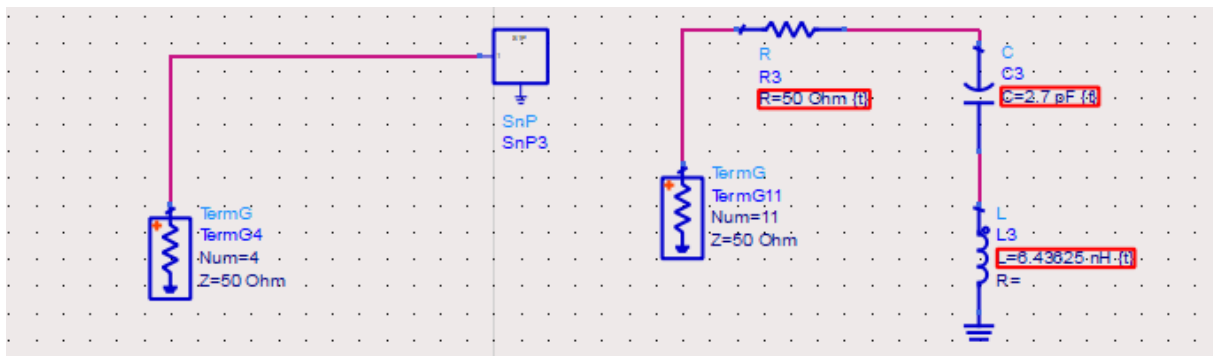


Composant 23 :

S23



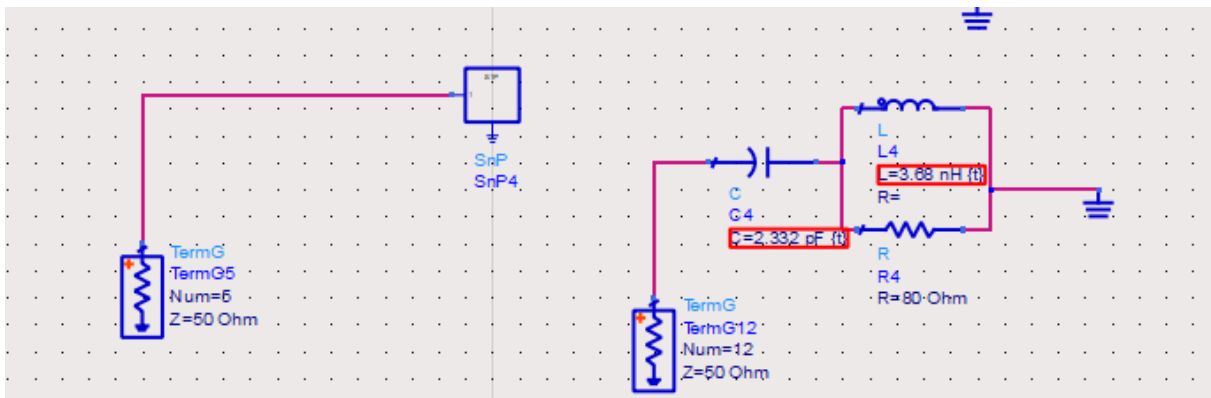
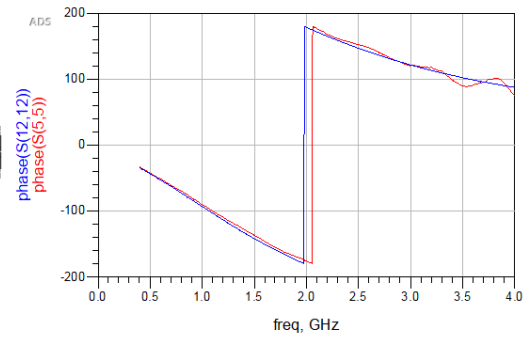
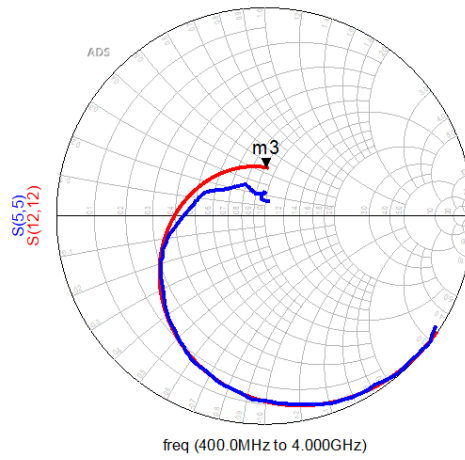
Le dipôle se comporte comme une capacité en basses fréquences, en une self en hautes fréquences et passe par un court-cuit. Il s'agit donc d'un circuit RLC.



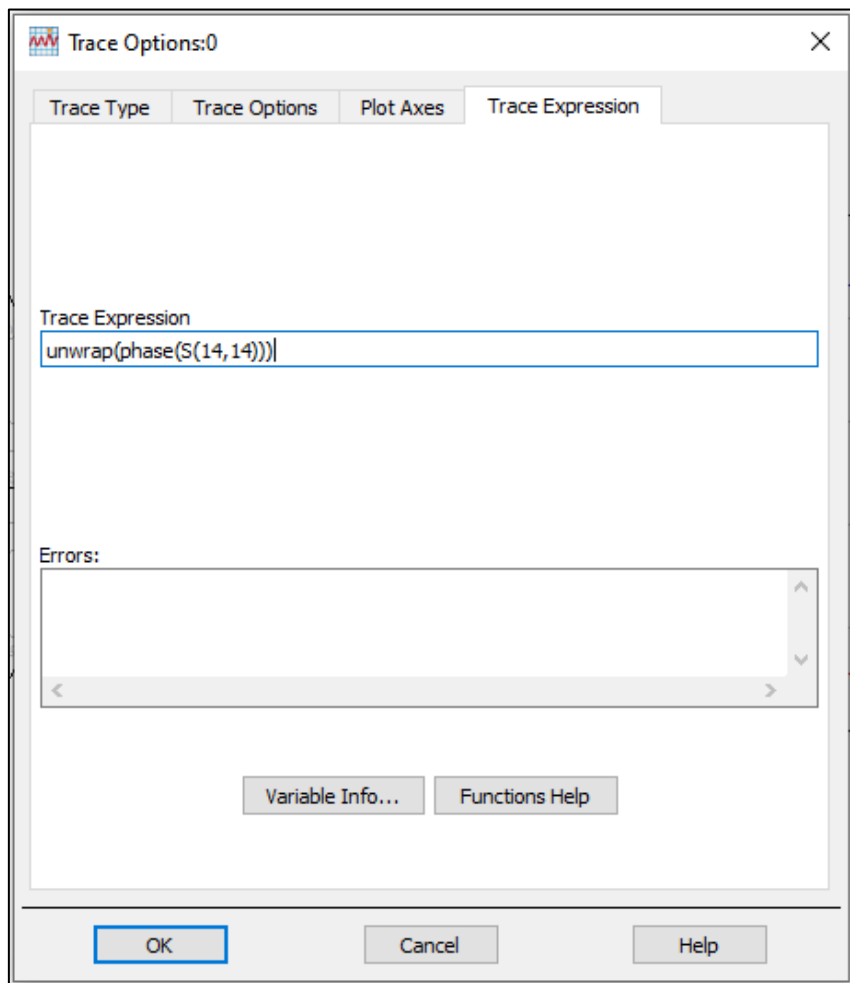
Composant 24 :

S24

m3
freq=3.966GHz
S(12,12)=0.233 / 88.305
impedance = Z0 * (0.909 + j0.448)

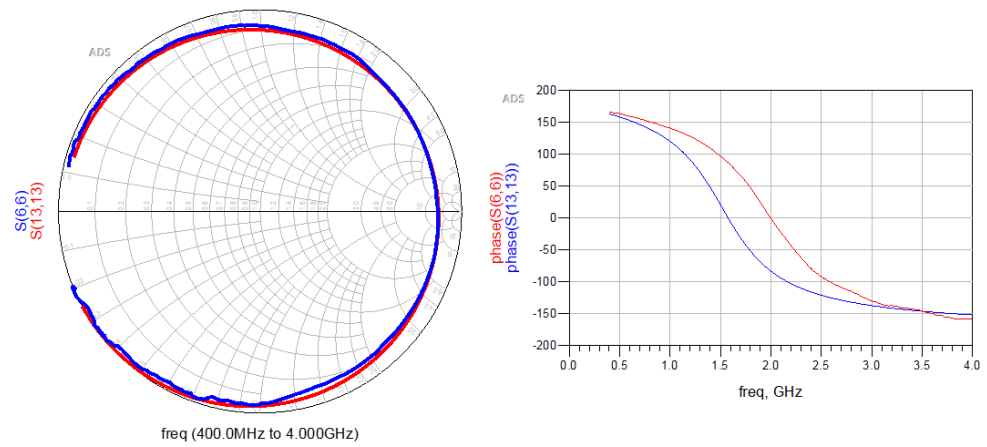


Pour éviter d'observer des sauts de phase, nous utilisons la fonction : « **unwrap** »

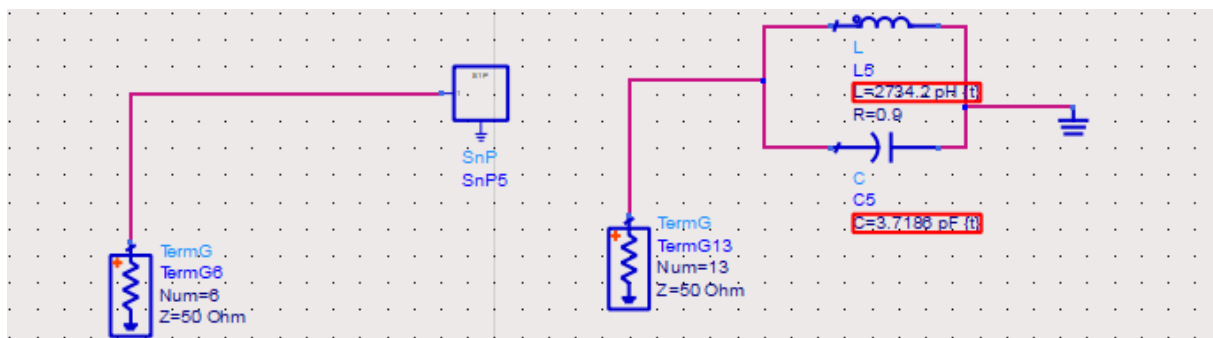


Composant 31 :

S31

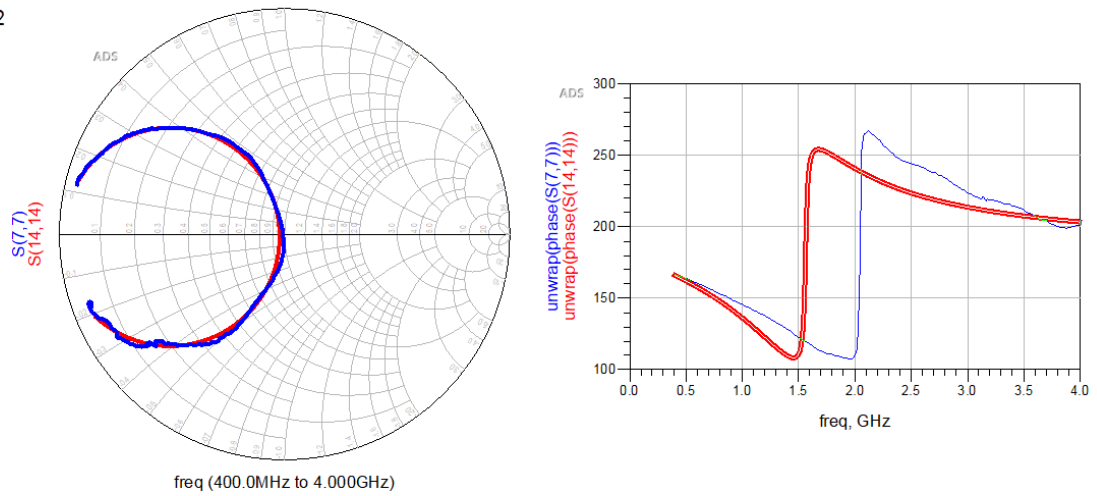


Le dipôle se comporte comme une capacité en hautes fréquences, en une self en basses fréquences. Il s'agit donc d'un circuit LC parallèle.

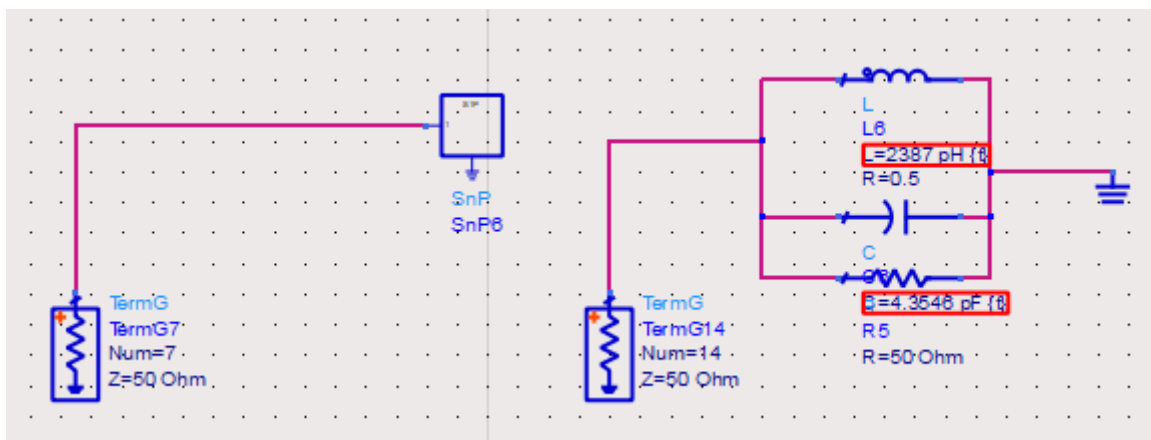


Composant 32 :

S32



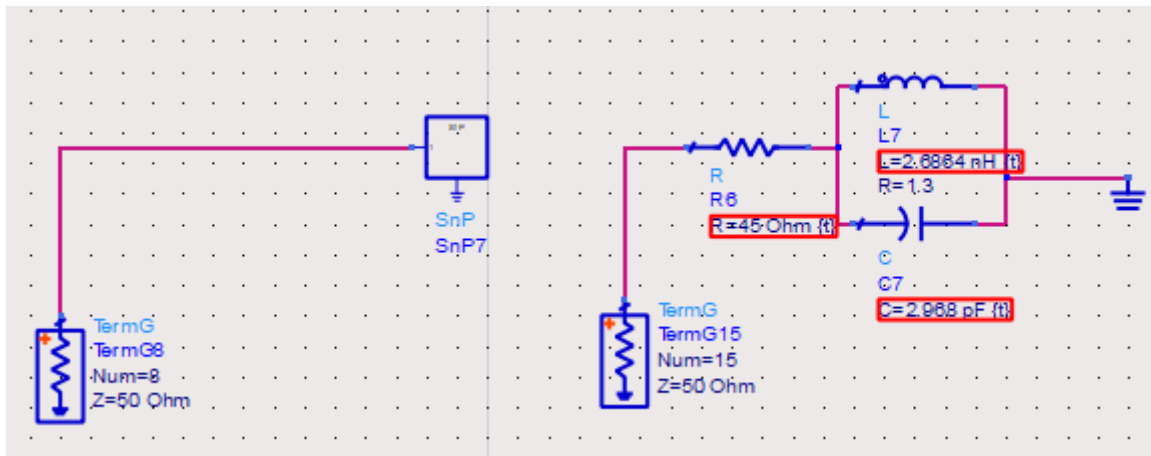
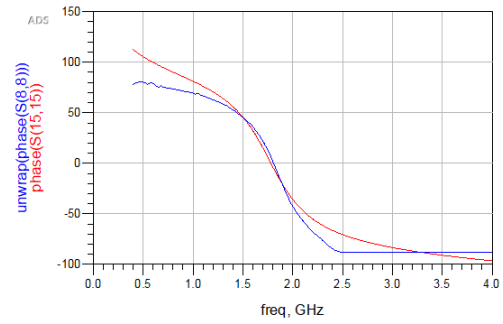
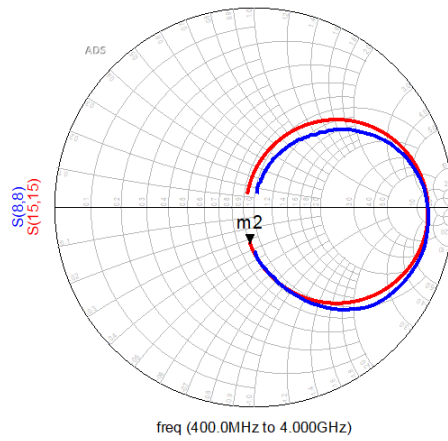
Le dipôle se comporte comme une capacité en hautes fréquences, en une self en basses fréquences. Il s'agit donc d'un circuit RLC parallèle.



Composant 33 :

S33

m2
freq=4.000GHz
S(15,15)=0.181 / -96.416
impedance = Z0 * (0.902 - j0.335)



Composant 34 :

S34

