



同济大学 计算机科学与技术学院
TONGJI UNIVERSITY SCHOOL OF COMPUTER SCIENCE AND TECHNOLOGY

《计算机组成原理实验》 数字逻辑设计实验报告

开课学期：2025-2026 第一学期

项目名称：密码锁模拟

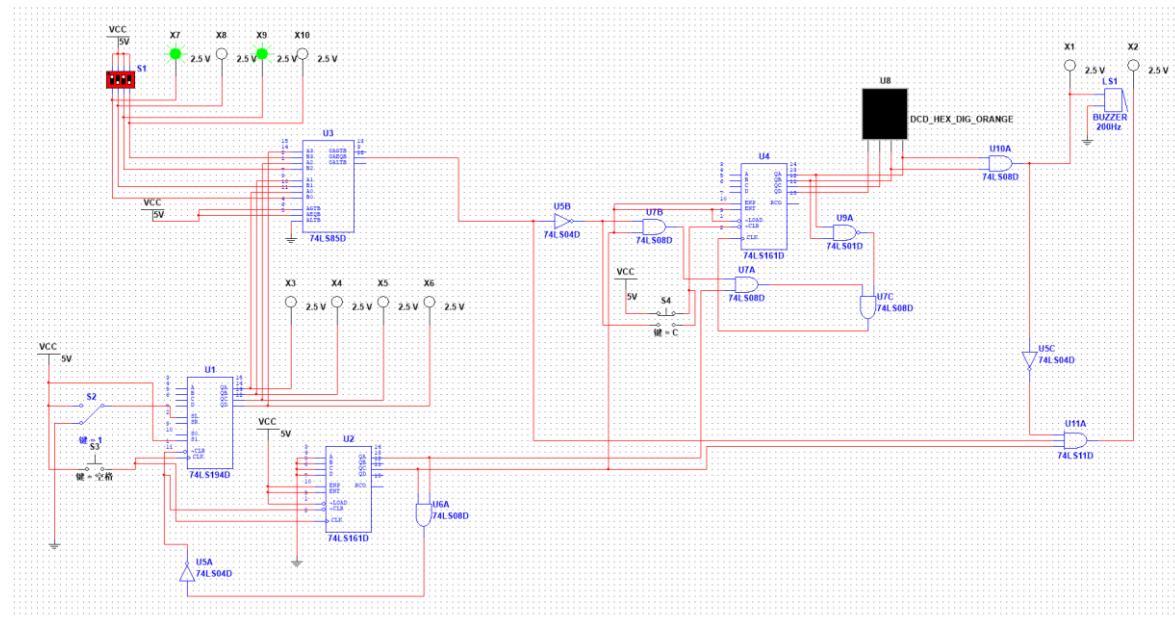
专 业：软件工程

班号组号：25T34-07

学 号：2452545

姓 名：刘晴语

一、实验方案

项目名称： 密码锁模拟	实验时间： 2025.11.6
小组合作： 是 ✓ 否	小组成员： 刘晴语、黄如萱
实验目的：设计一个电子锁，可并行设定 4 位二进制数组成的密码。开锁指令为二进制数序列，通过串行方式输入。当开锁输入码与设定的密码一致时，绿灯亮起，表示开锁；密码输入不一致时，数码管显示数字加一。输入错误三次时红灯常亮，电路状态锁定。	
实验设备和材料	
实验软件：NI multisim 14.0	
芯片列表（型号及数量）：	
1. 74LS194D (1 片) 2. 74LS161D (2 片) 3. 74LS85D (1 片) 4. 74LS74D (1 片) 5. 若干门电路芯片	
其他：	
数码显示管（七段码）	
实验内容：	
1. 设计方案概述： 本设计实现了一个 4 位串行输入电子密码锁系统。系统预设一组 4 位二进制密码，用户通过串行方式逐位输入开锁码，具体电路图如下：	
	
图 1 密码锁接线示意图	

系统核心功能包括：

(1) 密码比对

4 路拨码开关组实现预设密码，用户以串行输入的方式输入密码，输入完成后将其与预设密码进行逐位比对。

(2) 开锁与报警

密码匹配则输出 UNLOCK 信号（绿灯亮）；密码不匹配则输出 ALARM 信号（表现为数码管计数加一）。此外，密码锁设有错误尝试次数限制功能。当用户连续输入错误密码达到 3 次时，系统自动进入 LOCK 锁定状态，红灯常亮且蜂鸣器报警，后续即使输入正确密码也无法开锁。

(3) 输入与计数清零

在用户完成 4 位二进制输入之后，额外给予一次模拟上升沿脉冲，既作为输入确认信号参与后续的输出处理，同时此信号经门电路转化为一个低电平信号给到串行输入部分和输入位数计数器的 CLR 端，实现清零。对于输出错误计数清零，开锁后允许通过清零按键将输入错误计数清零手动清零。

2. 设计原理介绍：

2.1 密码设置模块

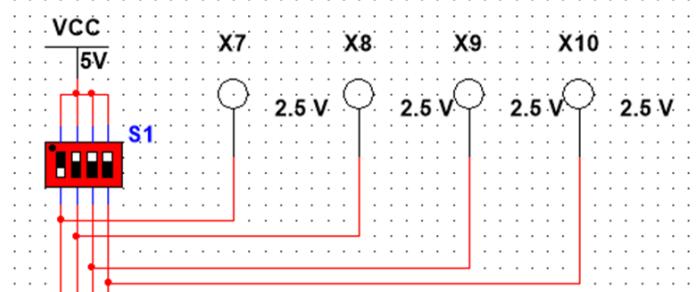


图 2 密码设置模块接线示意图

密码设置模块采用 4 路拨码开关组，一端连接 5V 电压，另一端与比较模块的输入端 B3-B0 相连接，另接灯泡方便演示。

2.2 密码输入模块

用户输入的 4 位开锁码通过 74LS194（4 位双向通用移位寄存器）实现。74LS194 的 S1 引脚接入高电平 VCC，S0 引脚悬空（默认低电平），此时移位寄存器配置为左移模式，输入端 SL 接入输入数据，每迎来一次脉冲已经输入的数位向高位进行一次移动。

运用开关模拟数位的输入和上升沿脉冲信号。如图 3 所示，单刀双掷开关 S2 控制输入的二进制数字，当 SL 端与低电平相连时表示数字 0，切换后与高电平相连表示数字 1。开关 S3 模拟上升沿脉冲，摁下时高电平信号接入 CLK，松开则为低电平。CLK 每输入一个上升沿脉冲，可将 S2 当前表示的数字进行输入，由此实现串行输入密码。74LS194 的输出端在连接 74LS85 输入端 A3-A0 的同时连接灯泡，便于实时看到输入的内容。

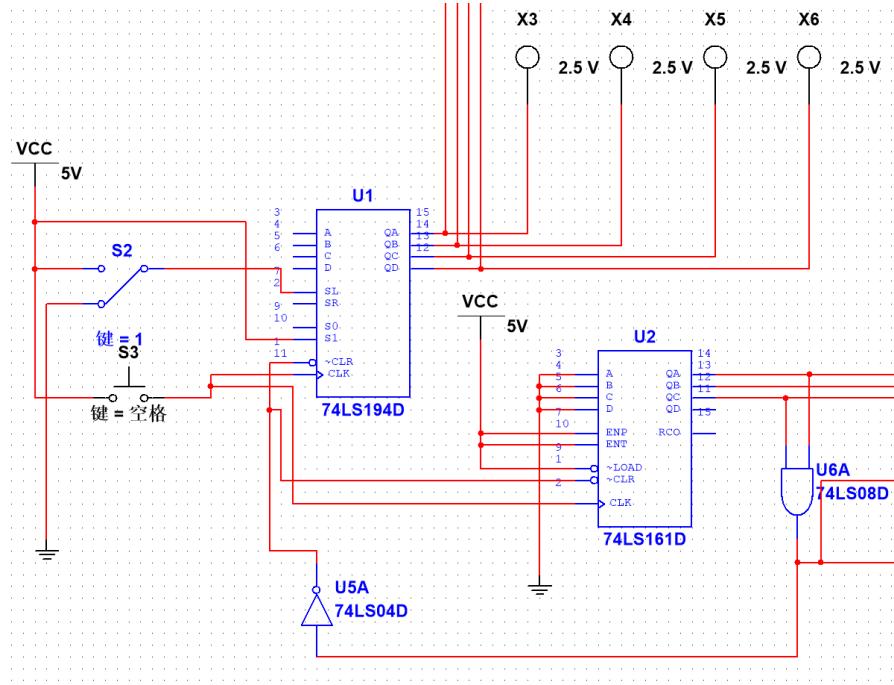


图 3 密码输入模块接线示意图

使用 74LS161 计数器对已经输入的二进制位数进行计数。使能端和 LOAD 端接入高电平，将移位寄存器收到的上升沿信号同步输入到计数器内，即可对输入位数计数。当 QA=QC=1 即计数器达到 5（4 位输入完成+额外给予 1 个高电平表示确认）时，经门电路处理将低电平反馈给两个芯片的 CLR 端，实现输入清零，同时该信号作为密码的输入完成确认信号，参与后续的亮灯和锁定判断。

2.3 密码比对模块

74LS85（4 位数值比较器）用于比对设定密码 P (B 组输入) 和用户输入码 K (A 组输入)。当 $P=K$ 时，输出 $O(A=B)$ (Pin 3) 为高电平，此信号经驱动电路后即为 UNLOCK 开锁信号；当 $P \neq K$ 时， $O(A=B)$ 为低电平，此信号经驱动电路后为错误计数器（74LS161）的脉冲信号。

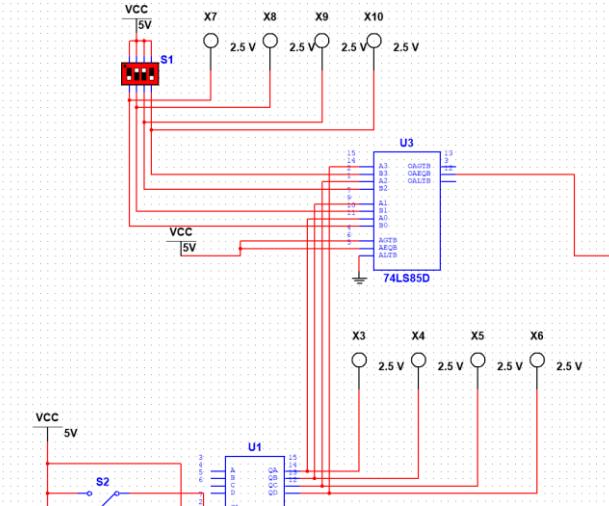


图 4 密码比对模块接线示意图

2.3 错误计数与输出模块

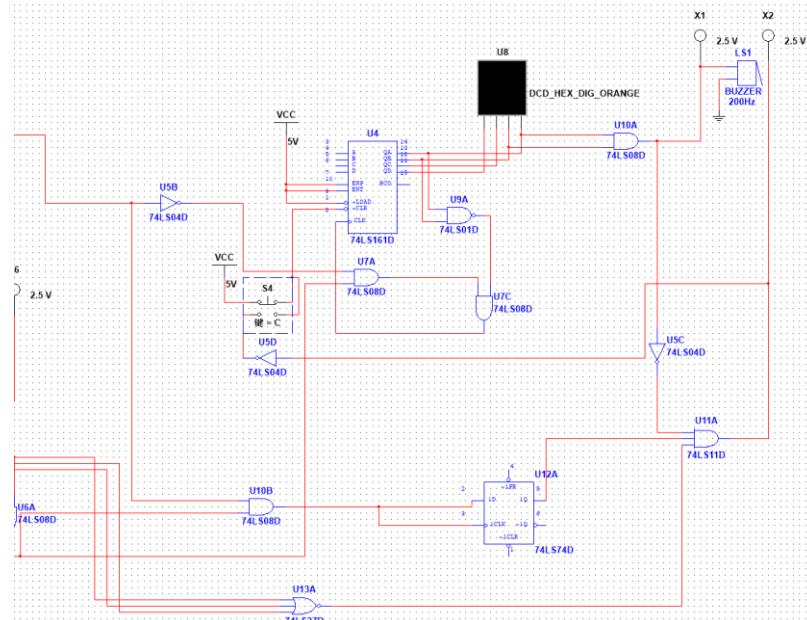


图 5 错误计数与输出模块接线示意图

2.3.1 开锁成功判断

使用三输入与门判断绿灯输出，主要设计思路为按下输入完成确认后密码匹配成功，并且密码锁尚未被锁定，则开锁成功。具体实现方式如下：

数码显示管的 A、B 端先接与门再接非门，连入三输入与门的第一个输入端，表示数码管数值小于 3，未被锁定。74LS85 的输出端与输入完成的信号先经过与门，随后通过 D 触发器（74LS194 芯片），连接到三输入与门的第二个输入端。此处 D 触发器的作用是保留比较模块的高电平，当确认键按下后 74LS194 已经被清零，导致比较

模块 74LS85 芯片的输出端实时状态不再是高电平，若想要绿灯稳定在亮的状态而不是只出现一个瞬间，就需要使用触发器，将短时高电平转化为可以维持到下一个时钟信号的高电平。触发器左侧的与门用于控制信号传输时机，主要是处理串行输入密码在未输完时短暂匹配但实际输入错误的情况（如设定密码 0111，输入密码 1111，则完成三位输入时有一个短暂的匹配状态），因此通过与门确保输入完成，再将高电平接入触发器。最后，输入部分计数器输出端的 A、B、C 先接入三输入或非门，再将三输入或非门的输出接入三输入与门的最后一个输入端，目的是使得绿灯仅在摁下确认（同时也是输出清零信号）到再次产生输入前亮起。

2.3.2 错误计数与报警

当密码不匹配时，计数器进行计数，并通过数码管进行显示，需要判断的条件为 3 个：（1）74LS85 芯片输出端经过一个反相器后为高电平，即原先为低电平（2）输入完成并确认（连接输入部分计数器的输出端）（3）数码管的 A、B 不全为 1（密码锁未被锁定）。三个条件使用与门、非门和与非门的组合进行判断，当所有条件被满足时，将一个高电平输入到计数器的 CLK 端，计数器数值增加 1。当第二片 74LS161 计数达到 3 次错误 ($QBQA = (11)_2$) 时，通过与门检测此状态，生成 LOCK 信号，输出给红色警示灯和蜂鸣器，同时不允许后续任何密码输入改变灯的状态。

二、实验小结与心得

本次密码锁实验从方案设计到最终实现，是一段充满挑战又极具成就感的历程。

一开始，我们进展很快，将电子锁分为了预置、输入、输出、锁存四个部分，并分块进行了实现。我们最初的设计方案使用了 74LS164、74LS175、74LS192、74LS85 和两个 74LS74 芯片，意图通过移位寄存器、D 触发器和计数器组合实现功能。但随着电路搭建完成，从我们的实验电路出现了第一次仿真错误开始，各种问题就接踵而来。

在修复了例如“位数没输到四位就显示比对成功”、“无法总体重置”、“把计数问题修好了但密码锁锁定功能消失了”等只需要加一些门电路就能解决的小问题后，最大的挑战，也是整个项目的转折点，出现在脉冲信号的锁存问题上。在最初的设计中，比较器输出的正确/错误信号、以及计数器的使能信号都是瞬时脉冲。这些信号一闪而过，无法稳定维持到下一个状态，导致绿灯开锁信号无法保持亮起，

因此，我们从“组合逻辑”的思维，转向了“时序逻辑”的思维。放弃那套复杂的旧方案后，我们对整体逻辑和芯片选择进行了大改。首先，我们理清了时序关系，设计了一个“输入完成确认”信号，它的产生必须晚于最后一位密码的输入。这个信号一方面作为触发器的时钟，把结果锁存下来；另一方面又作为清零信号，为下一次输入做准备。这样就形成了一个清晰的“输入 -> 确认 -> 锁存/清零 -> 等待下一次输入”的工作周期。其次，我们用 74LS74 这个 D 触发器，专门用来存储最后一次比对的结果。也就是在“输入完成”这个关键时刻（由另一个计数器产生），让触发器把当前的结果存下来并锁住。这个被锁存的稳定输出，才真正驱动了后续的绿灯和计数。

在最后的调试和修改中，我们改进与简化了很多不必要的逻辑门芯片，使得电路更加简洁，易于理解。

我认为我们本次设计较为完整简洁，成功实现所有基础功能并完成 Multisim 仿真验证。通过 74LS194 移位寄存器可靠实现了 4 位密码的串行输入，利用 74LS85 比较器准确完成密码比对并在匹配时稳定点亮绿灯；基于 74LS161 构建的错误计数系统能在数码管上清晰显示错误次数，并在连续错误达 3 次时自动锁定系统（红灯常亮并触发蜂鸣器）；同时设计了完善的清零机制确保电路可重复使用。整个系统在仿真环境中运行稳定，完成了密码设置、串行输入、比对判断、错误计数和状态锁定的完整闭环。

在功能方面，我认为我们有以下优化点：优化锁定机制，将简单的 3 次错误锁定改为可恢复的锁定状态，通过一个管理员复位键来解除锁定，而不是切断电源；增加密码重置功能，通过增加一个“设置模式”开关和利用 74LS194 的并行加载功能，实现无需改动硬件就能更改密码，让密码锁更具实用性等。这样可以提升密码锁的功能完整性，让我们的设计更加贴合生活实际需求。以及，我们应该考虑更实际的问题，比如加入按键消抖电路，确保每次按键只产生一个稳定脉冲，避免仿真中难以体现但实际存在的抖动问题。

这次实验让我们真正理解了触发器在状态保持中的核心作用，以及如何通过合理的时序设计来协调各个模块。我认为这样的设计和实践过程比任何一次理论教学都更加深刻。从最初的失败到最终的成功，我们不仅完成了一个密码锁，更完成了一次对数字逻辑设计思想的切身体会。