



Universidade de Brasília
Instituto de Ciências Exatas
Dept de Ciências da Computação

Gerador de Imediatos RISC-V
VHDL

Emanuel Firmino Abrantes
190105747

Agosto, 2022
Brasília – DF

- **Qual a razão do embaralhamento dos bits do imediato do RISC-V?**

O rearranjo dos bits que compõem os imediatos do RISC-V tem como finalidade maximizar a sobreposição dos formatos, mantendo, porém, em todos estes, o bit de sinal na posição mais significativa (31).

- **Por que alguns imediatos não incluem o bit 0?**

A inserção do bit 0 à direita do imediato visa manter o valor múltiplo de dois. A não utilização deste bit em específico se dá quando a instrução a ser executada não necessite de valores pares para a branch offset. Instruções que não realizam saltos simples ou condicionais não necessitam de tal recurso.

- **Os imediatos de operações lógicas estendem o sinal?**

Não. Uma operação lógica não atua sobre valores negativos ou positivos, apenas sobre um conjunto de elementos dado por $\{0,1\}$, ou seja, uma relação binária. Sendo assim, não há motivo para uma operação lógica estender o sinal de seu imediato.

- **Como é implementada a instrução NOT no RISC-V?**

É realizada a operação lógica XORI (ou exclusivo com imediato), utilizando o valor de um registrador e o imediato 0xffffffff. Desta forma, se houver um bit 0 no valor do registrador, o resultado será 1, pois $1 \text{ XOR } 0 = 1$. Se houver um bit 1 no valor do registrador, o resultado será 0, pois $1 \text{ XOR } 1 = 0$.