

AD7792/AD7793

特性

最高23位有效分辨率
 均方根(RMS)噪声
 40 nV(4.17 Hz时)
 85 nV(16.7 Hz时)
 电流: 400 μ A(典型值)
 省电模式: 1 μ A(最大值)
 低噪声可编程增益仪表放大器
 带隙基准电压源, 典型温漂值为4 ppm/ $^{\circ}$ C
 更新速率: 4.17 Hz至470 Hz
 3个差分输入
 内部时钟振荡器
 50 Hz/60 Hz同时抑制
 可编程电流源
 片内偏置电压发生器
 熔断电流
 电源电压: 2.7 V至5.25 V
 温度范围: -40 $^{\circ}$ C至+105 $^{\circ}$ C
 独立接口电源
 16引脚TSSOP封装
 接口
 三线式串行接口
 SPI[®]、QSPI[™]、MICROWIRE[™]和DSP兼容
 SCLK引脚内的施密特触发

应用

热电偶测量
 RTD测量
 热敏电阻测量
 气体分析
 工业过程控制
 仪器仪表
 便携式仪器仪表
 血液分析
 智能发射机
 液相/气相色谱仪
 6位DVM

功能框图

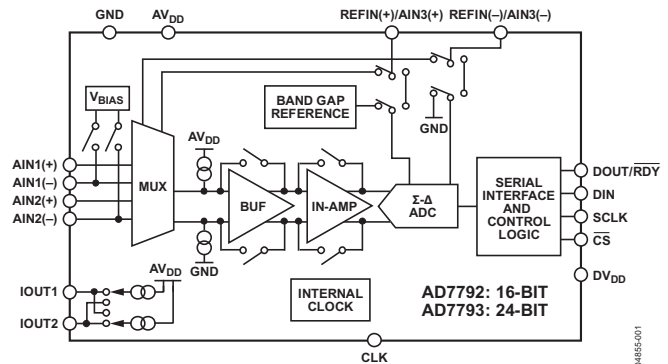


图1.

概述

AD7792/AD7793为适合高精度测量应用的低功耗、低噪声、完整模拟前端, 内置一个低噪声、带有三个差分模拟输入的16位/24位 Σ - Δ 型ADC。它还集成了片内低噪声仪表放大器, 因而可直接输入小信号。当增益设置为64、更新速率为4.17 Hz时, 均方根(RMS)噪声为40 nV。

两款器件各自内置一个精密低噪声、低漂移内部带隙基准电压源, 而且也可采用一个外部差分基准电压。其它片内特性还包括可编程激励电流源、熔断电流源和偏置电压发生器。偏置电压发生器用于将通道的共模电压设置为 $AV_{DD}/2$ 。

器件可以采用内部时钟或外部时钟工作, 输出数据速率可通过软件编程设置, 可在4.17 Hz至470 Hz的范围内变化。

器件采用2.7 V至5.25 V电源供电, 典型功耗为400 μ A, 采用16引脚TSSOP封装。

Rev. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781.329.4700 www.analog.com
 Fax: 781.461.3113 ©2004–2007 Analog Devices, Inc. All rights reserved.

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

目录

特性	1	失调寄存器	19
应用	1	满量程寄存器	19
功能框图	1	ADC电路信息	20
概述	1	概述	20
修订历史	2	数字接口	21
技术规格	3	电路描述	24
时序特性	6	模拟输入通道	24
时序图	7	仪表放大器	24
绝对最大额定值	8	双极性/单极性配置	24
ESD警告	8	数据输出编码	24
引脚配置和功能描述	9	熔断电流	25
输出噪声与分辨率规格	11	激励电流	25
外部基准电压源	11	偏置电压发生器	25
内部基准电压	12	基准电压	25
典型工作特性	13	复位	25
片内寄存器	14	AV _{DD} 监控器	26
通信寄存器	14	校准	26
状态寄存器	15	接地和布局	26
模式寄存器	15	应用信息	28
配置寄存器	17	利用热电偶测量温度	28
数据寄存器	18	利用RTD测量温度	29
ID寄存器	18	外形尺寸	30
IO寄存器	18	订购指南	30

修订历史

2007年3月—修订版A至修订版B

更新格式	通用
更改功能模块框图	1
更改技术规格	3
更改技术规格尾注1	5
更改表5、表6、表7	11
更改表8、表9、表10	12
更改表16	16
更改“概述”部分	20
将“应用”部分的名称更改为“应用信息”	29
更改“订购指南”部分	30

2005年4月—修订版0至修订版A

更改“绝对最大额定值”部分	8
更改图17	22
更改数据输出编码部分	24
更改校准部分	26
更改订购指南	30

技术规格

除非另有说明， $AV_{DD} = 2.7\text{ V}$ 至 5.25 V 、 $DV_{DD} = 2.7\text{ V}$ 至 5.25 V 、 $GND = 0\text{ V}$ ，所有规格均相对于 T_{MIN} 至 T_{MAX} 而言。

表1.

参数	AD7792B/AD7793B ¹	单位	测试条件/注释
ADC通道			
输出更新速率	4.17 至 470	Hz, 标称值	$f_{ADC} < 242\text{ Hz}$, AD7793 AD7792 见“输出噪声与分辨率规格” 见“输出噪声与分辨率规格”
无失码 ²	24	位, 最小值	
	16	位, 最小值	
分辨率			
输出噪声与更新速率			
积分非线性	±15	ppm(满量程范围的百万分率), 最大值	
失调误差 ³	±1	μV, 典型值	
失调误差漂移与温度的关系 ⁴	±10	nV/°C, 典型值	
满量程误差 ^{3,5}	±10	μV, 典型值	
增益漂移与温度的关系 ⁴	±1	ppm/°C, 典型值	增益 = 1至16, 外部基准电压
	±3	ppm/°C, 典型值	增益 = 32至128, 外部基准电压
电源抑制	100	dB, 最小值	$A_{IN} = 1\text{ V/增益}$, 增益 ≥ 4, 外部基准电压
模拟输入			
差分输入电压范围	± V_{REF} /增益	V nom	$V_{REF} = \text{REFIN}(+) - \text{REFIN}(-)$, 或内部基准电压, 增益 = 1至128
绝对 A_{IN} 电压限值 ²			
无缓冲模式	$GND - 30\text{ mV}$ $AV_{DD} + 30\text{ mV}$	V min V max	增益 = 1或2
缓冲模式	$GND + 100\text{ mV}$ $AV_{DD} - 100\text{ mV}$	V min V max	增益 = 1或2
仪表放大器有效	$GND + 300\text{ mV}$ $AV_{DD} - 1.1$	V min V max	增益 = 4至128
共模电压(V_{CM})	0.5	V min	$V_{CM} = (A_{IN}(+) + A_{IN}(-))/2$, 增益 = 4至128
模拟输入电流			
缓冲模式或仪表放大器有效			
平均输入电流 ²	±1 ±250	nA max pA max	增益 = 1或2, 更新速率 < 100 Hz 增益 = 4至128, 更新速率 < 100 Hz
平均输入电流温漂	±2	pA/°C typ	
无缓冲模式			
平均输入电流	±400	nA/V typ	增益 = 1或2
平均输入电流温漂	±50	pA/V/°C typ	输入电流随输入电压而变化
串模干扰抑制 ²			
内部时钟			
在50 Hz、60 Hz条件下	65	dB min	典型值80 dB, 50±1 Hz, 60±1 Hz, $FS[3:0] = 1010^6$
在50 Hz条件下	80	dB min	典型值90 dB, 50 ± 1 Hz, $FS[3:0] = 1001^6$
在60 Hz条件下	90	dB min	典型值100 dB, 60 ± 1 Hz, $FS[3:0] = 1000^6$
外部时钟			
在50 Hz、60 Hz条件下	80	dB min	典型值90 dB, 50±1 Hz, 60±1 Hz, $FS[3:0] = 1010^6$
在50 Hz条件下	94	dB min	典型值100 dB, 50 ± 1 Hz, $FS[3:0] = 1001^6$
在60 Hz条件下	90	dB min	典型值100 dB, 60 ± 1 Hz, $FS[3:0] = 1000^6$
共模抑制			
在直流条件下	100	dB min	$A_{IN} = 1\text{ V/增益}$, 增益 ≥ 4
在50 Hz、60 Hz条件下 ²	100	dB min	50 ± 1 Hz, 60 ± 1 Hz, $FS[3:0] = 1010^6$
在50 Hz、60 Hz条件下 ²	100	dB min	50±1 Hz ($FS[3:0]=1001$) ⁶ , 60±1 Hz ($FS[3:0]=1000$) ⁶

AD7792/AD7793

参数	AD7792B/AD7793B ¹	单位	测试条件/注释
基准电压			
内部基准电压			
内部基准电压初始精度	1.17 ± 0.01%	V, 最小值/最大值	AV _{DD} = 4 V, T _A = 25°C
内部基准电压温漂 ²	4	ppm/°C, 典型值	
电源抑制	15	ppm/°C, 最大值	
电源抑制	85	dB, 典型值	
外部基准电压源			
外部REFIN电压	2.5	V, 标称值	REFIN = REFIN(+) – REFIN(–)
基准电压范围 ²	0.1	V, 最小值	
	AV _{DD}	V, 最大值	当V _{REF} = AV _{DD} 时, 如果仪表放大器有效, 则必须将差分输入限制在0.9 × V _{REF} /增益以内
绝对REFIN电压限值 ²	GND – 30 mV	V, 最小值	
	AV _{DD} + 30 mV	V, 最大值	
平均基准输入电流	400	nA/V, 典型值	
平均基准输入电流温漂	±0.03	nA/V/°C, 典型值	
串模干扰抑制	Same as for analog inputs		
共模抑制	100	dB, 典型值	
激励电流源			
(IEXC1和IEXC2)			
输出电流	10/210/1000	μA, 标称值	
初始容差(25°C)	±5	%, 典型值	
温漂	200	ppm/°C, 典型值	IEXC1与IEXC2的匹配; V _{OUT} = 0 V
电流匹配	±0.5	%, 典型值	
温漂匹配	50	ppm/°C, 典型值	
电压调整率(VDD)	2	%/V, 典型值	AV _{DD} = 5 V ± 5%
负载调整率	0.2	%/V, 典型值	
输出电源电压	AV _{DD} – 0.65	V, 最大值	所选电流为10 μA或210 μA
	AV _{DD} – 1.1	V, 最大值	所选电流为1 mA
	GND – 30 mV	V, 最小值	
温度传感器			
精度	±2	°C, 典型值	针对用户校准温度传感器的情况
灵敏度	0.81	mV/°C, 典型值	
偏置电压发生器			
V _{BIAS}	AV _{DD} /2	V, 标称值	
V _{BIAS} 发生器启动时间	See Figure 10	ms/nF, 典型值	取决于AIN引脚上的电容值
内部/外部时钟			
内部时钟			
频率 ²	64 ± 3%	kHz, 最小值/最大值	
占空比	50:50	%, 典型值	
外部时钟			
频率	64	kHz, 标称值	使用2分频功能时(位CLK1 = CLK0 = 1), 可以采用128 kHz外部时钟
占空比	45:55 to 55:45	%, 典型值	适用于64 kHz外部时钟; 如果是128 kHz时钟, 占空比要求可以稍低
逻辑输入			
CS ²			
V _{INL} , 输入低电平	0.8	V, 最大值	DV _{DD} = 5 V
	0.4	V, 最大值	DV _{DD} = 3 V
V _{INH} , 输入高电平	2.0	V, 最小值	DV _{DD} = 3 V or 5 V

参数	AD7792B/AD7793B ¹	单位	测试条件/注释
SCLK、CLK和DIN (施密特触发器输入) ²			
VT(+)	1.4/2	V min/V max	DV _{DD} = 5 V
VT(-)	0.8/1.7	V min/V max	DV _{DD} = 5 V
VT(+)-VT(-)	0.1/0.17	V min/V max	DV _{DD} = 5 V
VT(+)	0.9/2	V min/V max	DV _{DD} = 3 V
VT(-)	0.4/1.35	V min/V max	DV _{DD} = 3 V
VT(+)-VT(-)	0.06/0.13	V min/V max	DV _{DD} = 3 V
输入电流	±10	μA max	V _{IN} = DV _{DD} 或 GND
输入电容	10	pF typ	所有数字输入
逻辑输出(包括CLK)			
V _{OH} , 输出高电压 ²	DV _{DD} - 0.6	V min	DV _{DD} = 3 V, I _{SOURCE} = 100 μA
V _{OL} , 输出低电压 ²	0.4	V max	DV _{DD} = 3 V, I _{SINK} = 100 μA
V _{OH} , 输出高电压 ²	4	V min	DV _{DD} = 5 V, I _{SOURCE} = 200 μA
V _{OL} , 输出低电压 ²	0.4	V max	DV _{DD} = 5 V, I _{SINK} = 1.6 mA (DOUT/RDY)/800 μA (CLK)
浮空态漏电流	±10	μA max	
浮空态输出电容	10	pF typ	
数据输出编码	Offset binary		
系统校准 ²			
满量程校准限值	+1.05 × FS	V max	
零电平校准限值	-1.05 × FS	V min	
输入范围	0.8 × FS	V min	
	2.1 × FS	V max	
电源要求 ⁷			
电源电压			
AV _{DD} 至GND	2.7/5.25	V min/max	
DV _{DD} 至GND	2.7/5.25	V min/max	
电源电流			
I _{DD} 电流	140	μA max	典型值110 μA (AV _{DD} = 3 V), 典型值125 μA (AV _{DD} = 5 V), 无缓冲模式, 外部基准电压
	185	μA max	典型值130 μA (AV _{DD} = 3 V), 典型值165 μA (AV _{DD} = 5 V), 缓冲模式, 增益 = 1或2, 外部基准电压
	400	μA max	典型值300 μA (AV _{DD} = 3 V), 典型值350 μA (AV _{DD} = 5 V), 增益 = 4至128, 外部基准电压
	500	μA max	典型值400 μA (AV _{DD} = 3 V), 典型值450 μA (AV _{DD} = 5 V), 增益 = 4至128, 内部基准电压
I _{DD} (省电模式)	1	μA max	

¹ 温度范围为-40℃至+105℃。在更新速率达到19.6 Hz和39.2 Hz的条件下, 如果AIN(+)或AIN(-)引脚上的电压值超过AV_{DD} - 16 V, 则INL、电源抑制(PSR)、共模抑制(CMR)和串模干扰抑制(NMR)不符合数据手册技术规格的要求。例如, 当超过此电压时, INL典型值降至满量程的18 ppm, PSR典型值降至69 dB。因此, 为保证这些更新速率下的性能, 模拟输入引脚上的绝对电压必须低于AV_{DD} - 1.6 V。

² 技术规格未经生产测试, 但受产品初始发布时的特性数据支持。

³ 经校准, 此误差与选定的编程增益和更新速率所对应的噪声相当。

⁴ 在任意温度下进行重新校准均可以消除这些误差。

⁵ 满量程误差适用于正、负两种满量程, 并在工厂校准条件下适用(AV_{DD} = 4 V, 增益 = 1, T_A = 25℃)。

⁶ FS[3:0]为模式寄存器中的四位, 用来选择输出字速率。

⁷ 禁用激励电流和偏置电压发生器时, 数字输入等于DV_{DD}或GND。

AD7792/AD7793

时序特性

除非另有说明, $AV_{DD} = 2.7\text{ V}$ 至 5.25 V , $DV_{DD} = 2.7\text{ V}$ 至 5.25 V , $GND = 0\text{ V}$, 输入逻辑0 = 0 V , 输入逻辑1 = DV_{DD} 。

表2

参数 ^{1,2}	在 T_{MIN} 和 T_{MAX} 条件下的限值(B级)	单位	条件/注释
t_3	100	ns,最小值	SCLK高电平脉冲宽度
t_4	100	ns,最小值	SCLK低电平脉冲宽度
读取操作			
t_1	0	ns,最小值	\overline{CS} 下降沿到 $DOUT/\overline{RDY}$ 有效时间
	60	ns,最大值	$DV_{DD} = 4.75\text{ V}$ 至 5.25 V
	80	ns,最大值	$DV_{DD} = 2.7\text{ V}$ 至 3.6 V
t_2^3	0	ns,最小值	SCLK有效沿到数据有效延迟 ⁴
	60	ns,最大值	$DV_{DD} = 4.75\text{ V}$ 至 5.25 V
	80	ns,最大值	$DV_{DD} = 2.7\text{ V}$ 至 3.6 V
$t_5^{5,6}$	10	ns,最小值	\overline{CS} 无效沿后的总线释放时间
	80	ns,最大值	
t_6	0	ns,最小值	SCLK无效沿到 \overline{CS} 无效沿
t_7	10	ns,最小值	SCLK无效沿到 $DOUT/\overline{RDY}$ 高电平
写入操作			
t_8	0	ns,最小值	\overline{CS} 下降沿到SCLK有效沿设置时间 ⁴
t_9	30	ns,最小值	数据有效到SCLK沿设置时间
t_{10}	25	ns,最小值	数据有效到SCLK沿保持时间
t_{11}	0	ns,最小值	\overline{CS} 上升沿到SCLK沿保持时间

¹ 样片在初次发布期间均经过测试, 以确保符合标准要求。所有输入信号均指定 $t_r = t_f = 5\text{ ns}$ (DV_{DD} 的10%到90%), 并从1.6 V电平起开始计时。

² 参见图3和图4。

³ 这些数值是采用图2所示负载电路的测量结果, 定义为输出跨越 V_{OL} 或 V_{OH} 限值所需的时间。

⁴ SCLK有效沿为SCLK的下降沿。

⁵ 这些数值来源于测量时间, 该时间为采用图2所示负载电路时数据输出改变0.5 V所需的时间。接下来, 通过对测量结果进行反向推断, 可以消除对50 pF电容充、放电的影响。这意味着, 时序特性所给出的时间是该器件真正的总线释放时间, 因而与外部总线负载电容无关。

⁶ 在读取ADC之后, \overline{RDY} 返回高电平。在单次转换模式和连续转换模式下, 当 \overline{RDY} 为高电平时, 如有必要, 可以再次读取同一数据, 但应确保后续读取操作的发生时间不能接近下一次输出更新时间。在连续读取模式下, 数字字只能被读取一次。

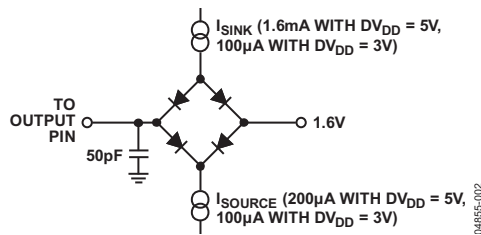


图 2. 时序特性的负载电路

时序图

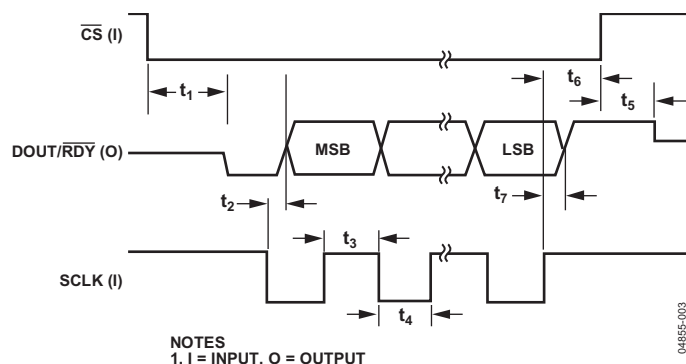


图3. 读取周期时序图

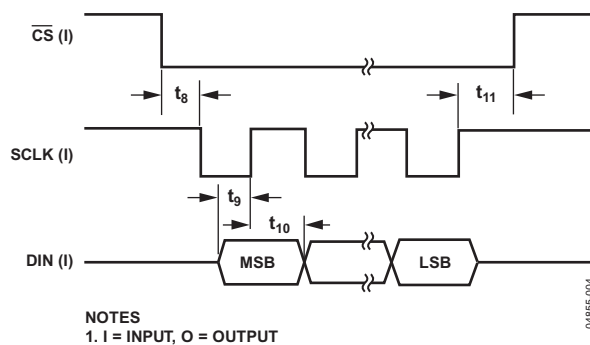


图4. 写入周期时序图

AD7792/AD7793

绝对最大额定值

除非另有说明， $T_A = 25^{\circ}\text{C}$ 。

表3

参数	额定值
AV_{DD} 至 GND	-0.3 V 至 +7 V
DV_{DD} 至 GND	-0.3 V 至 +7 V
模拟输入电压至 GND	-0.3 V 至 $AV_{DD} + 0.3\text{ V}$
基准输入电压至 GND	-0.3 V 至 $AV_{DD} + 0.3\text{ V}$
数字输入电压至 GND	-0.3 V 至 $DV_{DD} + 0.3\text{ V}$
数字输出电压至 GND	-0.3 V 至 $DV_{DD} + 0.3\text{ V}$
AIN/数字输入电流	10 mA
工作温度范围	-40°C 至 +105°C
存储温度范围	-65°C 至 +150°C
最高结温	150°C
TSSOP	
θ_{JA} 热阻	128°C/W
θ_{JC} 热阻	14°C/W
引脚温度，焊接	
气相(60秒)	215°C
红外(15秒)	220°C

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不意味着器件在这些或者任何其它超出本技术规格书的功能性操作章节里标明的条件下的功能性操作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

ESD警告



ESD(静电放电)敏感器件。
带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

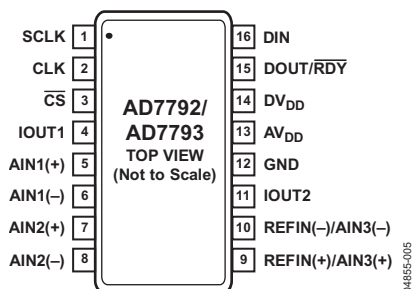


Figure 5. Pin Configuration

图5. 引脚配置

表4. 引脚功能描述

引脚编号	引脚名称	描述
1	SCLK	串行时钟输入。用于与ADC进行数据传输。SCLK具有施密特触发式输入，因而该接口适合光隔离应用。该串行时钟可以是连续式时钟，所有数据均在连续的脉冲串中传输。或者，它也可以是非连续式时钟，来往ADC的信息以较小的数据包形式传输。
2	CLK	时钟输入/时钟输出引脚。通过此引脚可提供内部时钟，或者禁用内部时钟。当内部时钟被禁用后，可以采用外部时钟驱动该ADC。这样，多个ADC可以由同一时钟驱动，从而执行同步转换。
3	\overline{CS}	片选输入引脚。这是一个低电平有效逻辑输入引脚，用于选择ADC。 \overline{CS} 可以用来在串行总线上具有多个器件的系统中选择ADC，或者用作帧同步信号，与器件通信。 \overline{CS} 可以用硬连线方式置为低电平，使得ADC能以3线式模式工作，通过SCLK、DIN和DOUT与器件接口。
4	IOUT1	内部激励电流源的输出引脚。通过此引脚可提供内部激励电流。用户可以通过编程设置内部激励电流源，以便将电流设置为10 μ A、210 μ A或1 mA。可以将IEXC1或IEXC2切换至此输出。
5	AIN1(+)	模拟输入引脚。AIN1(+)是差分模拟输入对AIN1(+)/AIN1(-)的正端。
6	AIN1(-)	模拟输入引脚。AIN1(-)是差分模拟输入对AIN1(+)/AIN1(-)的负端。
7	AIN2(+)	模拟输入引脚。AIN2(+)是差分模拟输入对AIN2(+)/AIN2(-)的正端。
8	AIN2(-)	模拟输入引脚。AIN2(-)是差分模拟输入对AIN2(+)/AIN2(-)的负端。
9	REFIN(+)/AIN3(+)	模拟输入/正基准电压输入引脚。可以在REFIN(+)与REFIN(-)之间施加一个外部基准电压。REFIN(+)可位于 AV_{DD} 和 $GND + 0.1 V$ 之间。标称基准电压(REFIN(+)至REFIN(-))为2.5 V，但该器件可以采用0.1 V至 AV_{DD} 范围内的基准电压工作。另外，该引脚可用作AIN3(+)，即差分模拟输入对AIN3(+)/AIN3(-)的正端。
10	REFIN(-)/AIN3(-)	模拟输入/负基准电压输入引脚。REFIN(-)是REFIN的负基准电压输入。该基准电压输入可位于 GND 与 $AV_{DD} - 0.1 V$ 之间。另外，该引脚还可用作AIN3(-)，即差分模拟输入对AIN3(+)/AIN3(-)的负端。
11	IOUT2	内部激励电流源的输出引脚。通过此引脚可提供内部激励电流源。用户可以通过编程设置内部激励电流源，以便将电流设置为10 μ A、210 μ A或1 mA。可以将IEXC1或IEXC2切换至此输出。
12	GND	接地基准点。
13	AV_{DD}	电源电压(2.7 V至5.25 V)。
14	DV_{DD}	数字接口电源引脚。串行接口引脚的逻辑电平与该电源有关，在2.7 V与5.25 V之间。 DV_{DD} 引脚电压与 AV_{DD} 引脚电压无关；因此， $AV_{DD} = 5 V$ 、 $DV_{DD} = 3 V$ ，反之亦然。

AD7792/AD7793

引脚编号	引脚名称	描述
15	DOUT/RDY	<p>串行数据输出/数据就绪输出引脚。DOUT/RDY具有双重作用。它可以用作串行数据输出引脚，以访问ADC的输出移位寄存器。输出移位寄存器可以含有来自任一片内数据寄存器或控制寄存器的数据。此外，DOUT/RDY可以用作数据就绪引脚。当引脚的电平为低时，表示转换已完成。转换完成后，如果数据未被读取，该引脚将在下一次更新之前变为高电平。</p> <p>DOUT/RDY下降沿可以用作处理器的中断，表示存在可用数据。</p> <p>采用外部串行时钟时，可以利用DOUT/RDY引脚读取数据。CS为低电平时，数据/控制字信息在SCLK下降沿被置于DOUT/RDY引脚上，且在SCLK上升沿有效。</p>
16	DIN	<p>串行数据输入。该串行数据输入用于ADC的输入移位寄存器。该移位寄存器中的数据传输至ADC内的控制寄存器；通信寄存器的寄存器选择位可以识别恰当的寄存器。</p>

输出噪声与分辨率规格

外部基准电压源

表5给出了一些更新速率和增益设置下的AD7792/AD7793的输出均方根噪声。所提供的数据是针对双极性输入范围以及采用2.5 V外部基准电压源而言。这些数值为典型值，产生的条件为差分输入电压为0V。表6和表7分别列出了AD7793和AD7792的有效分辨率以及输出峰峰值(p-p)分辨率(括号内的数字)。必须注意，有效分辨率是利用均方根噪声计算得出，而峰峰值分辨率则是根据峰峰值噪声计算得出。峰峰值分辨率表示无码闪烁情况下的分辨率。这些数据为典型值，已四舍五入到最接近的LSB。

率(括号内的数字)。必须注意，有效分辨率是利用均方根噪声计算得出，而峰峰值分辨率则是根据峰峰值噪声计算得出。峰峰值分辨率表示无码闪烁情况下的分辨率。这些数据为典型值，已四舍五入到最接近的LSB。

表5. AD7792和AD7793的输出均方根噪声(μ V)与增益和输出更新速率的关系(采用2.5 V外部基准电压源)

更新速率(Hz)	增益 = 1	增益 = 2	增益 = 4	增益 = 8	增益 = 16	增益 = 32	增益 = 64	增益 = 128
4.17	0.64	0.6	0.29	0.22	0.1	0.065	0.039	0.041
8.33	1.04	0.96	0.38	0.26	0.13	0.078	0.057	0.055
16.7	1.55	1.45	0.54	0.36	0.18	0.11	0.087	0.086
33.2	2.3	2.13	0.74	0.5	0.23	0.17	0.124	0.118
62	2.95	2.85	0.92	0.58	0.29	0.2	0.153	0.144
123	4.89	4.74	1.49	1	0.48	0.32	0.265	0.283
242	11.76	9.5	4.02	1.96	0.88	0.45	0.379	0.397
470	11.33	9.44	3.07	1.79	0.99	0.63	0.568	0.593

表6. AD7793的典型分辨率(位)与增益和输出更新速率的关系(采用2.5 V外部基准电压源)

更新速率(Hz)	增益 = 1	增益 = 2	增益 = 4	增益 = 8	增益 = 16	增益 = 32	增益 = 64	增益 = 128
4.17	23 (20.5)	22 (19.5)	22 (19.5)	21.5 (19)	21.5 (19)	21 (18.5)	21 (18.5)	20 (17.5)
8.33	22 (19.5)	21.5 (19)	21.5 (19)	21 (18.5)	21 (18.5)	21 (18.5)	20.5 (18)	19.5 (17)
16.7	21.5 (19)	20.5 (18)	21 (18.5)	20.5 (18)	20.5 (18)	20.5 (18)	20 (17.5)	19 (16.5)
33.2	21 (18.5)	20 (17.5)	20.5 (18)	20 (17.5)	20.5 (18)	20 (17.5)	19 (16.5)	18.5 (16)
62	20.5 (18)	19.5 (17)	20.5 (18)	20 (17.5)	20 (17.5)	19.5 (17)	19 (16.5)	18 (15.5)
123	20 (17.5)	19 (16.5)	19.5 (17)	19 (16.5)	19.5 (17)	19 (16.5)	18 (15.5)	17 (14.5)
242	18.5 (16)	18 (15.5)	18 (15.5)	18 (15.5)	18.5 (16)	18.5 (16)	17.5 (15)	16.5 (14)
470	18.5 (16)	18 (15.5)	18.5 (16)	18.5 (16)	18 (15.5)	18 (15.5)	17 (14.5)	16 (13.5)

表7. AD7792的典型分辨率(位)与增益和输出更新速率的关系(采用2.5 V外部基准电压源)

更新速率(Hz)	增益 = 1	增益 = 2	增益 = 4	增益 = 8	增益 = 16	增益 = 32	增益 = 64	增益 = 128
4.17	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
8.33	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
16.7	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
33.2	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
62	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (15.5)
123	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	165 (15.5)	16 (14.5)
242	16 (16)	16 (15.5)	16 (15.5)	16 (15.5)	16 (16)	16 (16)	16 (15)	16 (14)
470	16 (16)	16 (15.5)	16 (16)	16 (16)	16 (15.5)	16 (15.5)	16 (14.5)	15.5 (13.5)

AD7792/AD7793

内部基准电压

表8给出了一些更新速率和增益设置下的AD7792/AD7793的输出均方根噪声。所提供的数据针对双极性输入范围以及采用1.17 V内部基准电压源而言。这些数值为典型值，产生的条件为差分输入电压为0V。表9和表10分别列出了AD7793和AD7792的有效分辨率以及输出峰峰值(p-p)分辨率

率(括号内的数字)。必须注意，有效分辨率根据均方根噪声计算得出，而峰峰值分辨率则是根据峰峰值噪声计算得出。峰峰值分辨率表示无码闪烁情况下的分辨率。这些数据为典型值，已四舍五入到最接近的LSB。

表8. AD7792和AD7793的输出均方根噪声(μV)与增益和输出更新速率的关系（采用内部基准电压源）

更新速率(Hz)	增益 = 1	增益 = 2	增益 = 4	增益 = 8	增益 = 16	增益 = 32	增益 = 64	增益 = 128
4.17	0.81	0.67	0.32	0.2	0.13	0.065	0.04	0.039
8.33	1.18	1.11	0.41	0.25	0.16	0.078	0.058	0.059
16.7	1.96	1.72	0.55	0.36	0.25	0.11	0.088	0.088
33.2	2.99	2.48	0.83	0.48	0.33	0.17	0.13	0.12
62	3.6	3.25	1.03	0.65	0.46	0.2	0.15	0.15
123	5.83	5.01	1.69	0.96	0.67	0.32	0.25	0.26
242	11.22	8.64	2.69	1.9	1.04	0.45	0.35	0.34
470	12.46	10.58	4.58	2	1.27	0.63	0.50	0.49

表9. AD7793的有效分辨率（位）与增益和输出更新速率的关系（采用内部基准电压源）

更新速率(Hz)	增益 = 1	增益 = 2	增益 = 4	增益 = 8	增益 = 16	增益 = 32	增益 = 64	增益 = 128
4.17	21.5 (19)	20.5 (18)	21 (18.5)	20.5 (18)	20 (17.5)	20 (17.5)	20 (17.5)	19 (16.5)
8.33	21 (18.5)	20 (17.5)	20.5 (18)	20 (17.5)	20 (17.5)	20 (17.5)	19 (16.5)	18 (15.5)
16.7	20 (17.5)	19.5 (17)	20 (17.5)	19.5 (17)	19 (16.5)	19.5 (17)	18.5 (16)	17.5 (15)
33.2	19.5 (17)	19 (16.5)	19.5 (17)	19 (16.5)	19 (16.5)	18.5 (16)	18 (15.5)	17 (14.5)
62	19.5 (17)	18.5 (16)	19 (16.5)	19 (16.5)	18.5 (16)	18.5 (16)	18 (15.5)	17 (14.5)
123	18.5 (16)	18 (15.5)	18.5 (16)	18 (15.5)	17.5 (15)	18 (15.5)	17 (14.5)	16 (13.5)
242	17.5 (15)	17 (14.5)	17.5 (15)	17 (14.5)	17 (14.5)	17.5 (15)	16.5 (14)	15.5 (13)
470	17.5 (15)	17 (14.5)	17 (14.5)	17 (14.5)	17 (14.5)	17 (14.5)	16 (13.5)	15 (12.5)

表10. AD7792的有效分辨率（位）与增益和输出更新速率的关系（采用内部基准电压源）

更新速率(Hz)	增益 = 1	增益 = 2	增益 = 4	增益 = 8	增益 = 16	增益 = 32	增益 = 64	增益 = 128
4.17	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
8.33	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (15.5)
16.7	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (15)
33.2	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (15.5)	16 (14.5)
62	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (15.5)	16 (14.5)
123	16 (16)	16 (15.5)	16 (16)	16 (15.5)	16 (15)	16 (15.5)	16 (14.5)	15.5 (13.5)
242	16 (15)	16 (14.5)	16 (15)	16 (14.5)	16 (14.5)	16 (15)	16 (14)	15 (13)
470	16 (15)	16 (14.5)	16 (14.5)	16 (14.5)	16 (14.5)	16 (14.5)	15.5 (13.5)	14.5 (12.5)

典型工作特性

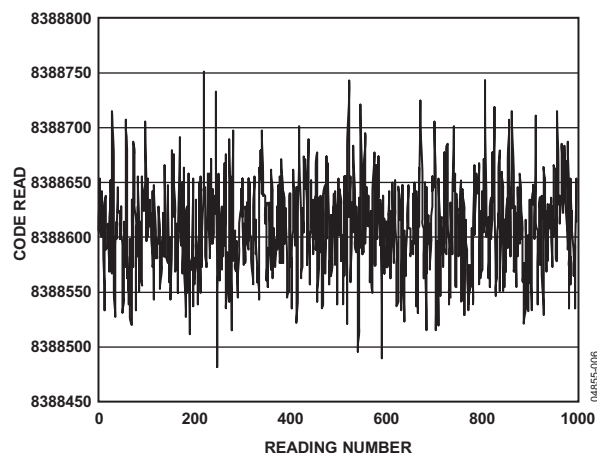


图6. AD7793的典型噪声图
(内部基准电压, 增益 = 64, 更新速率 = 16.7 Hz)

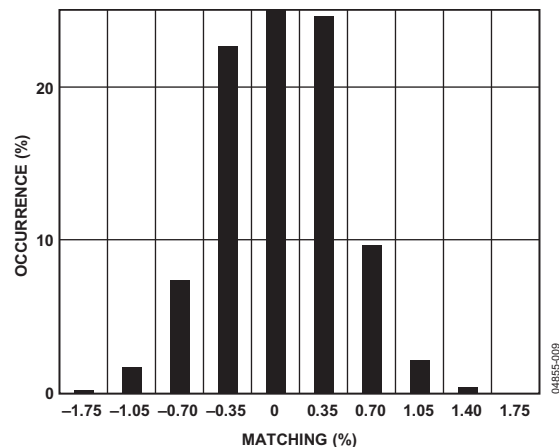


图9. 环境温度下激励电流匹配(1 mA)

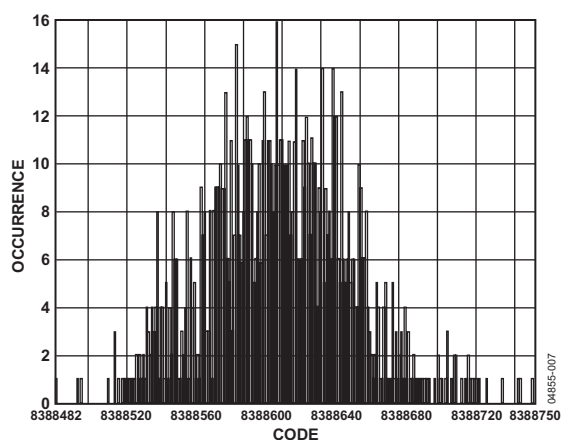


图7. AD7793的噪声分布直方图
(内部基准电压, 增益 = 64, 更新速率 = 16.7 Hz)

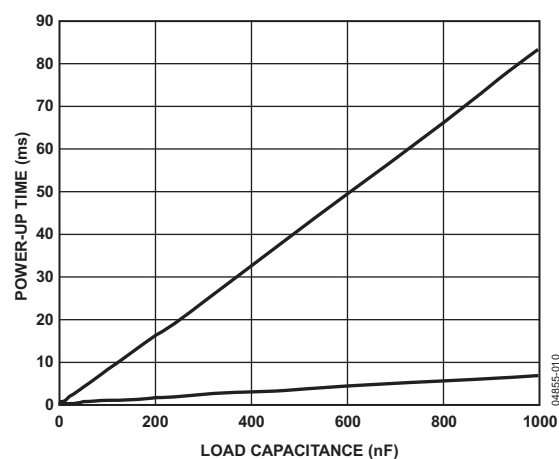


图10. 偏置电压发生器上电时间与负载电容的关系

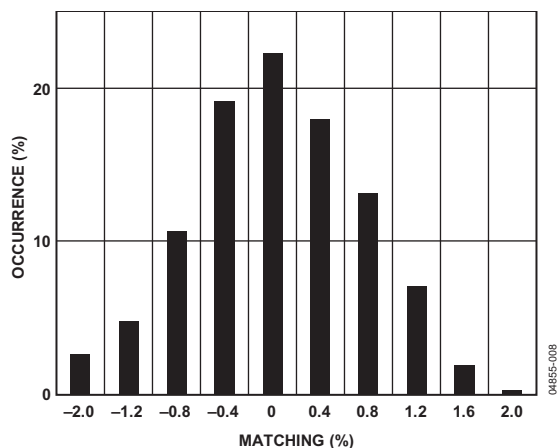


图8. 环境温度下激励电流匹配(210 μ A)

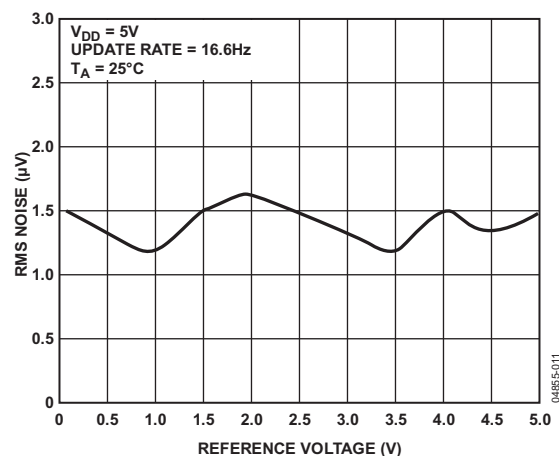


图11 均方根噪声与基准电压的关系(增益 = 1)

片内寄存器

ADC由许多片内寄存器进行控制和配置，下面的章节将对这些寄存器进行详细的说明。在下面的描述中，如无特殊说明，“置1”表示逻辑1状态，“清0”表示逻辑0状态。

通信寄存器

RS2, RS1, RS0 = 0, 0, 0

通信寄存器是一个8位只写寄存器。与ADC器件之间的所有通信都必须以对通信寄存器的写操作开始。写入通信寄存器的数据决定了下一个操作是读操作还是写操作，以及此操作的操作对象是哪一个寄存器。对于读/写操作，当对

选定寄存器的读/写操作完成后，接口返回到对通信寄存器执行写操作的状态。这是接口的默认状态，在上电或复位后，ADC将处于此默认状态，等待对通信寄存器的写操作。当接口时序丢失之后，执行一个占用至少32个串行时钟周期的写操作，并使DIN处于高电平状态，将可以复位整个器件，从而让ADC返回此默认状态。表11列出了通信寄存器位功能描述。CR0至CR7表示位的位置，CR说明这些位属于通信寄存器。CR7表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

CR7	CR6	CR5	CR4	CR3	CR2	CR1	CR0
WEN(0)	R/W(0)	RS2(0)	RS1(0)	RS0(0)	CREAD(0)	0(0)	0(0)

表11. 通信寄存器位功能描述

位位置	位名称	描述
CR7	WEN	写入使能位。将0写入此位后，对通信寄存器的写操作才有效。如果第一位写入1，则器件不会将随后的位载入寄存器，它将停留在此位的位置，直到此位写入0。一旦将0写入WEN位，器件便会将后续7位数据载入通信寄存器。
CR6	R/W	如果此位为0，则表示下一个操作是对指定寄存器执行写操作。如果此位为1，则表示下一个操作是对指定寄存器执行读操作。
CR5 to CR3	RS2 to RS0	寄存器地址位。这些地址位决定在串行接口通信期间选择ADC的哪些寄存器。参见表12。
CR2	CREAD	连续读取数据寄存器。当该位被置为1(且数字寄存器已选)，串行接口可以连续从数据寄存器内读取数据。例如，当RDY引脚变为低电平以提示转换完成后，在SCLK脉冲施加于ADC时，数据寄存器的内容自动置于DOUT引脚上。对于后续数据读取，不必对通信寄存器执行写操作。要能使连续读取模式，必须将指令01011100写入通信寄存器。若要退出连续读取模式，必须在RDY引脚为低电平时将指令01011000写入通信寄存器。在连续读取模式下，ADC会监控DIN线路上的活动，以便能接收指令从而退出连续读取模式。此外，如果DIN上连续出现32个1，ADC将复位。因此，在连续读取模式下，在有指令写入器件前，DIN应保持低电平。
CR1 to CR0	0	必须将这些位编程为逻辑0才能正常工作。

表12. 寄存器选择

RS2	RS1	RS0	寄存器	寄存器大小
0	0	0	写操作期间为通信寄存器	写操作期间为通信寄存器
0	0	0	读操作期间为状态寄存器	读操作期间为状态寄存器
0	0	1	模式寄存器	模式寄存器
0	1	0	配置寄存器	配置寄存器
0	1	1	数据寄存器	数据寄存器
1	0	0	ID寄存器	ID寄存器
1	0	1	IO寄存器	IO寄存器
1	1	0	失调寄存器	失调寄存器
1	1	1	满量程寄存器	满量程寄存器

状态寄存器

RS2, RS1, RS0 = 0, 0, 0; 上电/复位 = 0x80 (AD7792)/0x88 (AD7793)

状态寄存器是一个8位只读寄存器。要访问ADC状态寄存器，用户必须对通信寄存器进行写操作，选择下一个操作为读操作，并将0载入位RS2、位RS1和位RS0，表13列出了状态寄存器位功能描述。SR0至SR7表示位的位置，SR说明这些位属于状态寄存器。SR7表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0
RDY(1)	ERR(0)	0(0)	0(0)	0/1	CH2(0)	CH1(0)	CH0(0)

表13. 状态寄存器位功能描述

位名称	位名称	描述
SR7	RDY	ADC就绪位。当数据写入ADC数据寄存器后，该位清0。读取ADC数据寄存器之后，或者在用新转换结果更新数据寄存器之前的一段时间内，RDY位自动置1，以告知用户不应读取转换数据。当器件在省电模式下时，该位也为1。DOUT/RDY引脚也会指示转换何时结束。该引脚可以代替状态寄存器来监视ADC有无转换数据。
SR6	ERR	ADC错误位。此位与位同时写入。该位为1说明写入ADC数据寄存器的结果箱位为全0或全1。导致出错的原因为超量程和欠量程。 启动转换的写操作可将该位清0。
SR5 至 SR4	0	这些位自动清0。
SR3	0/1	对于AD7792，此位自动清0；对于AD7793，此位自动置1。
SR2 至 SR0	CH2 至 CH0	这些位表示ADC正在对哪一通道执行转换操作。

模式寄存器

RS2, RS1, RS0 = 0, 0, 1; 上电/复位 = 0x000A

模式寄存器为一16位寄存器，可以读取和写入数据。该寄存器用于选择运行模式、更新速率和时钟源。表14列出了模式寄存器位功能描述。MR0至MR15表示位的位置，MR说明这些位属于模式寄存器。MR15表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。只要对设置寄存器执行写操作，就会复位调制器和滤波器，并将位置1。

MR15	MR14	MR13	MR12	MR11	MR10	MR9	MR8
MD2(0)	MD1(0)	MD0(0)	0(0)	0(0)	0(0)	0(0)	0(0)
MR7	MR6	MR5	MR4	MR3	MR2	MR1	MR0
CLK1(0)	CLK0(0)	0(0)	0(0)	FS3(1)	FS2(0)	FS1(1)	FS0(0)

表14. 模式寄存器位功能描述

位位置	位名称	描述															
MR15 至 MR13	MD2 至 MD0	模式选择位。这些位选择AD7792/AD7793的工作模式（参见表15）。 必须将这些位编程为逻辑0才能正常工作。															
MR12 至 MR8	0	这些位用来选择AD7792/AD7793的时钟源。可以使用片内64 kHz时钟或外部时钟。借助外部时钟实现覆写，可保证多个AD7792/AD7793器件之间的同步。此外，当采用精确的外部时钟驱动AD7792/AD7793时，可以改善50 Hz/60 Hz抑制性能。															
MR7 至 MR6	CLK1 至 CLK0	<table border="1"> <thead> <tr> <th>CLK1</th><th>CLK0</th><th>ADC Clock Source</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>64 kHz内部时钟。CLK引脚不提供内部时钟。</td></tr> <tr> <td>0</td><td>1</td><td>64 kHz内部时钟。CLK引脚提供此内部时钟。</td></tr> <tr> <td>1</td><td>0</td><td>64 kHz外部时钟。外部时钟可以改善50 Hz/60 Hz抑制性能。参见外部时钟的规格。</td></tr> <tr> <td>1</td><td>1</td><td>所选外部时钟。外部时钟在AD7792/AD7793内被2分频。</td></tr> </tbody> </table>	CLK1	CLK0	ADC Clock Source	0	0	64 kHz内部时钟。CLK引脚不提供内部时钟。	0	1	64 kHz内部时钟。CLK引脚提供此内部时钟。	1	0	64 kHz外部时钟。外部时钟可以改善50 Hz/60 Hz抑制性能。参见外部时钟的规格。	1	1	所选外部时钟。外部时钟在AD7792/AD7793内被2分频。
CLK1	CLK0	ADC Clock Source															
0	0	64 kHz内部时钟。CLK引脚不提供内部时钟。															
0	1	64 kHz内部时钟。CLK引脚提供此内部时钟。															
1	0	64 kHz外部时钟。外部时钟可以改善50 Hz/60 Hz抑制性能。参见外部时钟的规格。															
1	1	所选外部时钟。外部时钟在AD7792/AD7793内被2分频。															
MR5 至 MR4	0	必须将这些位编程为逻辑0才能正常工作。															
MR3 至 MR0	FS3 至 FS0	滤波器更新速率选择位(参见表16)。															

AD7792/AD7793

表15. 工作模式

MD2	MD1	MD0	模式
0	0	0	连续转换模式(默认)。 在连续转换模式下, ADC连续执行转换操作并将结果置于数据寄存器中。当转换完成后, $\overline{\text{RDY}}$ 变为低电平。将器件置于连续读取模式下之后, 用户可以读取这些转换结果; 当施加SCLK脉冲时, 转换结果自动置于DOUT线路上。另一方面, 用户可以通过对通信寄存器进行写操作, 指示ADC输出转换结果。上电后, 如通道产生变化或对模式寄存器、配置寄存器或IO寄存器进行一次写操作后, 第一次转换操作将在 $2/f_{\text{ADC}}$ 周期后进行。在 f_{ADC} 频率下, 可以完成连续转换。
0	0	1	单次转换模式。 选择单次转换模式之后, ADC上电并执行单次转换。振荡器上电和建立需要1 ms。然后, ADC执行转换操作, 转换操作需要花费的时间为 $2/f_{\text{ADC}}$ 。转换结果被保存在数据寄存器中, $\overline{\text{RDY}}$ 变为低电平, 然后ADC返回省电模式。在数据被读取或执行新一次转换之前, 当前的转换结果将一直被保存在数据寄存器中, 并且 保持在低电平状态。
0	1	0	空闲模式。 在空闲模式下, ADC滤波器和调制器保持在复位状态, 但仍然提供调制器时钟。
0	1	1	省电模式。 在省电模式下, AD7792/AD7793的所有电路(包括电流源、熔断电流、偏置电压发生器和CLKOUT)均处于关闭状态。
1	0	0	内部零电平校准。 内部短路自动连接到使能的通道。校准操作需要花费两个转换周期。当校准启动后, $\overline{\text{RDY}}$ 变为高电平; 当校准操作完成后, $\overline{\text{RDY}}$ 恢复为低电平状态。校准操作完成后, ADC处于空闲模式。测得的失调系数保存在所选通道的失调寄存器中。
1	0	1	内部满量程校准。 对于该校准, 满量程输入电压会自动连接到选定的模拟输入。 当增益为1时, 完成校准需要2个转换周期。对于更高增益, 执行满量程校准需要四个转换周期。 当校准启动后, $\overline{\text{RDY}}$ 变为高电平; 当校准操作完成后, $\overline{\text{RDY}}$ 恢复为低电平状态。校准操作完成后, ADC处于空闲模式。测得的满量程系数保存在所选通道的满量程寄存器中。 当增益为128时, 不允许执行内部满量程校准, 但允许执行系统满量程校准。 每次更改一个通道的增益时, 都需要执行满量程校准, 以便将满量程误差降至最小。
1	1	0	系统零电平校准。 用户应将系统零电平输入连接到由CH2位至CH0位的值所决定的通道输入引脚。一个系统失调校准需要花费两个转换周期。当校准启动后, $\overline{\text{RDY}}$ 变为高电平; 当校准操作完成后, $\overline{\text{RDY}}$ 恢复为低电平状态。校准操作完成后, ADC处于空闲模式。测得的失调系数保存在所选通道的失调寄存器中。
1	1	1	系统满量程校准。 用户应将系统满量程输入连接到由CH2位至CH0位的值所决定的通道输入引脚。校准操作需要花费两个转换周期。当校准启动后, $\overline{\text{RDY}}$ 变为高电平; 当校准操作完成后, $\overline{\text{RDY}}$ 恢复为低电平状态。校准操作完成后, ADC处于空闲模式。测得的满量程系数保存在所选通道的满量程寄存器中。 每次更改一个通道的增益时, 都需要执行满量程校准。

表16. 可用更新速率

FS3	FS2	FS1	FS0	f_{ADC} (Hz)	t_{SETTLE} (ms)	50 Hz/60 Hz抑制(内部时钟)
0	0	0	0	x	x	
0	0	0	1	470	4	
0	0	1	0	242	8	
0	0	1	1	123	16	
0	1	0	0	62	32	
0	1	0	1	50	40	
0	1	1	0	39	48	
0	1	1	1	33.2	60	
1	0	0	0	19.6	101	90 dB(仅60 Hz)

FS3	FS2	FS1	FS0	f_{ADC} (Hz)	t_{SETTLE} (ms)	50 Hz/60 Hz抑制 (内部时钟)
1	0	0	1	16.7	120	80 dB(仅50 Hz)
1	0	1	0	16.7	120	65 dB (50 Hz、60 Hz)
1	0	1	1	12.5	160	66 dB (50 Hz、60 Hz)
1	1	0	0	10	200	69 dB (50 Hz、60 Hz)
1	1	0	1	8.33	240	70 dB (50 Hz、60 Hz)
1	1	1	0	6.25	320	72 dB (50 Hz、60 Hz)
1	1	1	1	4.17	480	74 dB (50 Hz、60 Hz)

配置寄存器

RS2, RS1, RS0 = 0, 1, 0; 上电/复位 = 0x0710

配置寄存器是一个16位寄存器，可以读取和写入数据。该寄存器用来配置ADC的单极性或双极性模式、使能或禁用缓冲器、使能或禁用熔断电流、选择增益以及选择模拟输入通道。表17列出了配置寄存器位功能描述。CON0至CON15表示位的位置，CON说明这些位属于配置寄存器。CON15表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

CON15	CON14	CON13	CON12	CON11	CON10	CON9	CON8
VBIAS1(0)	VBIAS0(0)	BO(0)	U/B(0)	BOOST(0)	G2(1)	G1(1)	G0(1)
CON7	CON6	CON5	CON4	CON3	CON2	CON1	CON0
REFSEL(0)	0(0)	0(0)	BUF(1)	0(0)	CH2(0)	CH1(0)	CH0(0)

表17. 配置寄存器位功能描述

位位置	位名称	描述				
CON15 至 CON14	VBIAS1 至 VBIAS0	偏置电压发生器使能。模拟输入的负端的最大偏置电压可达 $AV_{DD}/2$ 。这些位应与升压位一起使用。				
		VBIAS1		VBIAS0		偏置电压
		0		0		偏置电压发生器禁用
		0		1		偏置电压连接至AIN1(-)
		1		0		偏置电压连接至AIN2(-)
1		1		保留		
CON13	BO	熔断电流使能位。用户将该位置1，可使能信号路径中的100 nA电流源。BO = 0将禁用熔断电流。仅当缓冲器或仪表放大器处于有效状态时，才能使能熔断电流。				
CON12	U/ \overline{B}	双极性/单极性位。用户将该位置1，将使能单极性编码，即零差分输入产生0x000000输出，满量程差分输入产生0xFFFF输出。用户清0将使能双极性编码。负满量程差分输入产生的输出码为0x000000，零差分输入产生的输出码为0x800000，正满量程差分输入产生的输出码为0xFFFF。				
CON11	BOOST	此位应与VBIAS1位和VBIAS0位一同使用。置1时，偏置电压发生器的功耗提高，上电时间缩短。				
CON10 至 CON8	G2 至 G0	增益选择位。				
		由用户写入，以选择下列ADC输入范围之一：				
		G2	G1	G0	Gain	ADC输入范围（2.5 V基准电压）
		0	0	0	1 (未使用仪表放大器)	2.5 V
		0	0	1	2 (未使用仪表放大器)	1.25 V
		0	1	0	4	625 mV
		0	1	1	8	312.5 mV
		1	0	0	16	156.2 mV
		1	0	1	32	78.125 mV
		1	1	0	64	39.06 mV
1	1	1	128	19.53 mV		

AD7792/AD7793

位位置	位位置	描述				
CON7	REFSEL	基准电压选择位。这些位用来选择ADC的基准电压源。				
		REFSEL	基准电压源			
		0	REFIN(+)和REFIN(-)之间的外部基准电压。			
		1	内部基准电压源。			
CON6 to CON5 CON4	0	必须将这些位编程为逻辑0才能正常工作。				
	缓冲器	配置ADC为缓冲或无缓冲工作模式。清0时，ADC以无缓冲模式工作，可降低器件的功耗。置1时，ADC以缓冲模式工作，用户可以将源阻抗置于前端，而不会给系统带来增益误差。当增益为1或2时，可以禁用缓冲器。当采用更大的增益值时，缓冲器自动使能。 缓冲器禁用时，模拟输入引脚上的电压可以为GND以下30 mV至AVDD以上30 mV。缓冲器使能时，它需要一些裕量；因此，任何输入引脚上的电压必须在电源轨的100 mV范围内。				
		0	必须将此位编程为逻辑0才能正常工作。			
		CH2 至 CH0	通道选择位。由用户写入，以选择ADC的有效模拟输入通道：			
		CH2	CH1	CH0	通道	校准对
		0	0	0	AIN1(+) – AIN1(-)	0
		0	0	1	AIN2(+) – AIN2(-)	1
		0	1	0	AIN3(+) – AIN3(-)	2
		0	1	1	AIN1(-) – AIN1(-)	0
		1	0	0	保留	
		1	0	1	保留	
1	1	0	温度传感器	自动选择增益 = 1，且采用内部基准电压		
1	1	1	AV _{DD} 监控器	自动选择增益 = 1/6，且采用1.17 V 基准电压		

数据寄存器

RS2, RS1, RS0 = 0, 1, 1；上电/复位 = 0x0000(00)

此数据寄存器存储ADC的转换结果。它是一个只读寄存器。完成对此寄存器的读操作后，RDY_位/引脚置1。

ID寄存器

RS2, RS1, RS0 = 1, 0, 0；上电/复位 = 0xXA (AD7792)/0xXB (AD7793)

ID寄存器存储AD7792/AD7793的识别号。它是一个只读寄存器。

IO寄存器

RS2, RS1, RS0 = 1, 0, 1；上电/复位 = 0x00

IO寄存器是一个8位寄存器，可以读取和写入数据。该寄存器用于使能和选择激励电流值。表18列出了IO寄存器位功能描述。IO0至IO7表示位的位置，IO说明这些位属于IO寄存器。IO7表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
0(0)	0(0)	0(0)	0(0)	IEXCDIR1(0)	IEXCDIR0(0)	IEXCEN1(0)	IEXCEN0(0)

表18. IO寄存器位功能描述

位位置	位名称	描述		
IO7 至 IO4 IO3 至 IO2	0 IEXCDIR1 至 IEXCDIR0	必须将这些位编程为逻辑0才能正常工作。 电流源方向选择位。		
		IEXCDIR1	IEXCDIR0	电流源方向
		0	0	电流源IEXC1连接至引脚IOUT1，电流源IEXC2连接至引脚IOUT2。
		0	1	电流源IEXC1连接至引脚IOUT2，电流源IEXC2连接至引脚IOUT1。
		1	0	两个电流源均连接至引脚IOUT1。仅当电流源设为10 μ A或210 μ A时，才允许这样设置。
IO1 至 IO0	IEXCEN1 至 IEXCEN0	1	1	两个电流源均连接至引脚IOUT2。仅当电流源设为10 μ A或210 μ A时，才允许这样设置。
		这些位可用于使能和禁用激励电流源、选择激励电流值。		
		IEXCEN1	IEXCEN0	电流源值
		0	0	激励电流禁用
		0	1	10 μ A
		1	0	210 μ A
		1	1	1 mA

失调寄存器

RS2, RS1, RS0 = 1, 1, 0; 上电/复位 = 0x8000 (AD7792), 0x800000 (AD7793))

每个模拟输入通道有一个专用的失调寄存器，用于保存该通道的失调校准系数。AD7792内置一个16位失调寄存器；AD7793内置一个24位失调寄存器；失调寄存器的上电/复位值为0x8000(00)。此寄存器与相关的满量程寄存器构成一个寄存器对。如果用户启动内部或系统零电平校准，上电复位值将被自动覆写。失调寄存器为读/写寄存器。对失调寄存器进行写操作时，AD7792/AD7793必须处于空闲模式或省电模式。

满量程寄存器

RS2, RS1, RS0 = 1, 1, 1; 上电/复位 = 0x5XXX (AD7792), 0x5XXX00 (AD7793)

满量程寄存器是一个16位(AD7792)或24位(AD7793)寄存器。满量程寄存器保存ADC的满量程校准系数。AD7792/AD7793有三个满量程寄存器，每个通道有一个专用的满量程寄存器。满量程寄存器均为读/写寄存器。当对满量程寄存器进行写操作时，ADC必须处于省电模式或空闲模式。这些寄存器在上电时使用工厂校准的满量程校准系数进行配置(执行校准时的增益为1)；因此，各器件具有不同的默认系数。该校准系数值取决于所选基准电压(内部基准电压或外部基准电压)。如果用户启动内部或系统满量程校准，或者对满量程寄存器执行写操作，该默认值将被自动覆写。

ADC电路信息

概述

AD7792/AD7793为低功耗ADC，内置 Σ - Δ 调制器、缓冲器、基准电压源、仪表放大器及片内数字滤波器，主要用于测量宽动态范围低频信号，例如压力传感器、电子秤和温度测量应用中的信号。

每个器件都有三个差分输入端，可以被配置为缓冲模式或无缓冲模式。该器件既可以采用内部1.17 V基准电压也可以采用外部基准电压。图12显示了器件工作所需的基本连接。

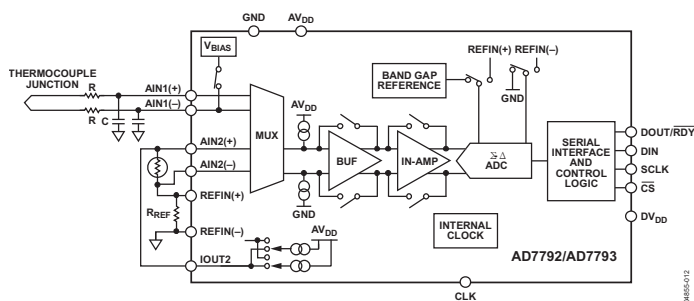


图12. 基本连接图

用户能够通过编程设置AD7792/AD7793的输出速率(f_{ADC})。表16列出了可用的更新速率及相应的建立时间。数字滤波器的主要作用是串模干扰抑制。当更新速率为16.7 Hz或更低时，50 Hz和60 Hz同时抑制的效果最佳；因为在这些更新速率下，陷波频率同时为50 Hz和60 Hz。参见图14。

根据输出更新速率的不同，AD7792/AD7793采样的滤波器也略有不同，以便优化对量化噪声和器件噪声的抑制。当更新速率值在4.17 Hz至12.5 Hz范围内时，器件采用Sinc3滤波器和均值滤波器。当更新速率值在16.7 Hz至39 Hz范围内时，器件采用经修正的Sinc3滤波器。当更新速率达到16.7 Hz时，此滤波器提供50 Hz/60 Hz同时抑制。当更新速率值在50 Hz至242 Hz范围内时，采用Sinc4滤波器。当更新速率达到470 Hz时，器件采用仅有积分功能的滤波器。

图13至图16显示了不同速率下的各种类型滤波器的频率响应。

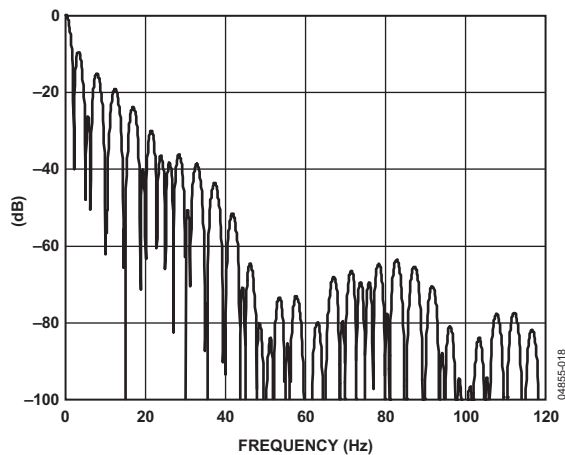


图13. 当更新速率为4.17 Hz时的滤波器响应

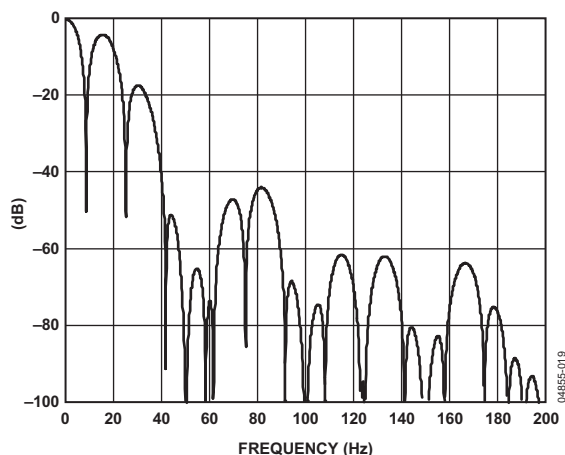


图14. 当更新速率为16.7 Hz时的滤波器响应

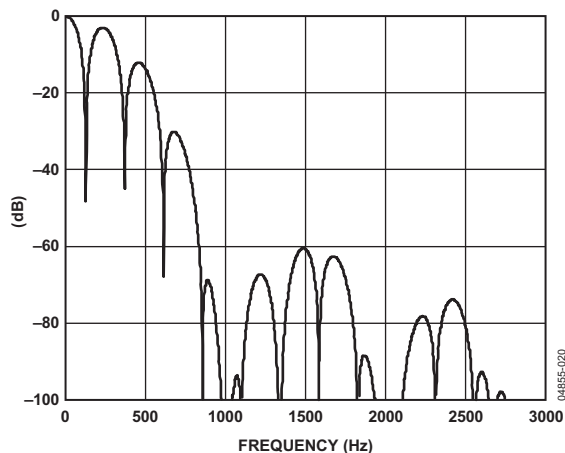


图15. 当更新速率为242 Hz时的滤波器响应

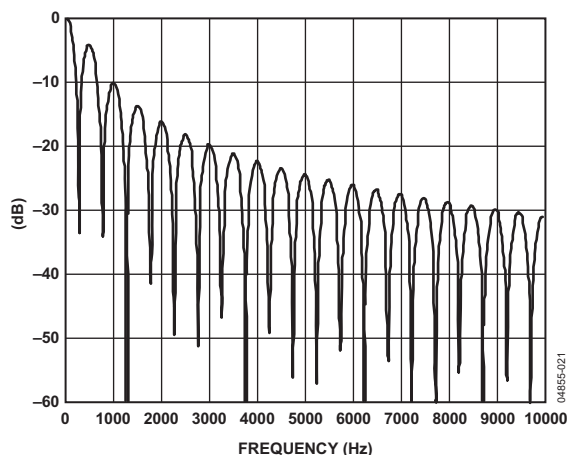


图16. 当更新速率为470 Hz时的滤波器响应

数字接口

AD7792/AD7793利用一组片内寄存器控制其可编程功能。数据通过器件的串行接口写入上述寄存器，此接口还提供对这些片内寄存器的读取访问。与器件进行的所有通信均必须以对通信寄存器的写操作开始。上电或复位之后，器件等待对其通信寄存器执行写操作。写入此寄存器的数据决定了接下来的操作是读操作还是写操作，以及此读操作或写操作的对象是哪一个寄存器。因此，如需向器件内的其它寄存器内写入数据，必须首先对通信寄存器执行写操作，再执行对所选寄存器的写操作。如需读取其它寄存器内的数据(选择连续读取模式除外)，也必须先对通信寄存器进行写操作，然后执行对所选寄存器的读操作。

AD7792/AD7793的串行接口由四个信号组成： $\overline{\text{CS}}$ 、DIN、SCLK和DOUT/ $\overline{\text{RDY}}$ 。DIN线路用于将数据传输至片内寄存器中，DOUT/ $\overline{\text{RDY}}$ 则用于从片内寄存器中获取数据。SCLK是器件的串行时钟输入，所有数据传输(无论是DIN上还是DOUT/ $\overline{\text{RDY}}$ 上)均与SCLK信号相关。DOUT/ $\overline{\text{RDY}}$ 引脚也可输出数据就绪信号；当输出寄存器中有新数字字可用时，该线路变为低电平。对数据寄存器的读操作完成时，该线路复位为高电平。数据寄存器更新之前，该线路也会变为高电平，提示在此时不应器件进行读操作，以确保在更新数据寄存器的过程中不会发生数据读取操作。用于选择器件，可以在多个器件串行在同一条总线上的系统中对AD7792/AD7793进行解码。

图3和图4显示了与AD7792/AD7793连接的时序图，其中用于对器件进行解码。图3显示对AD7792/AD7793的输出移

位寄存器执行读操作的时序；图4显示对输入移位寄存器执行写操作的时序。即使在第一次读操作之后DOUT/ $\overline{\text{RDY}}$ 线路返回到高电平，也可以多次从数据寄存器中读取相同的字。不过，必须确保在下一输出更新发生之前完成这些读操作。连续读取模式下，只能对数据寄存器进行一次读操作。

当 $\overline{\text{CS}}$ 处于低电平状态时，串行接口可以在三线式模式下工作。此时，SCLK、DIN和DOUT/ $\overline{\text{RDY}}$ 用来与AD7792/AD7793通信。可以用状态寄存器中的 $\overline{\text{RDY}}$ 位监视转换是否结束。这种方案适用于与微控制器进行接口的应用。如需将用作解码信号，可以用端口引脚产生该信号。在微控制器接口应用中，建议在每两次数据传输之间将SCLK置为高电平。

AD7792/AD7793可以在 $\overline{\text{CS}}$ 用作帧同步信号的情况下工作。这种方案适用于DSP接口。此时，由于在DSP中， $\overline{\text{CS}}$ 一般出现在SCLK的下降沿之后，因此，第一位(MSB)会被 $\overline{\text{CS}}$ 有效地送出。只要遵守时序数要求，SCLK便可以在数据转换之间连续运行。

对DIN输入写入一连串的1，可以复位串行接口。如在至少32个串行时钟内持续向AD7792/AD7793线路内写入逻辑1，可将该串行接口复位。当产生软件错误或系统故障，继而导致接口时序错误时，这种方法可确保将接口复位到已知状态。复位操作使接口返回到等待对通信寄存器执行写操作的状态。该操作会将所有寄存器的内容复位到其上电值。复位后，用户应等待500 μs 再访问串行接口。

AD7792/AD7793可以配置为连续转换模式或单次转换模式。参见图17至图19。

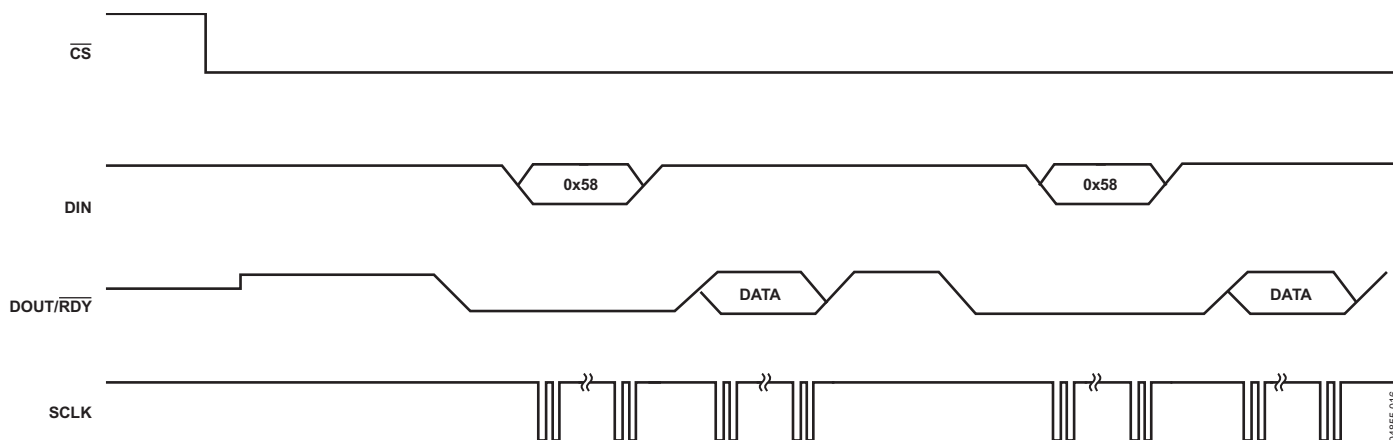
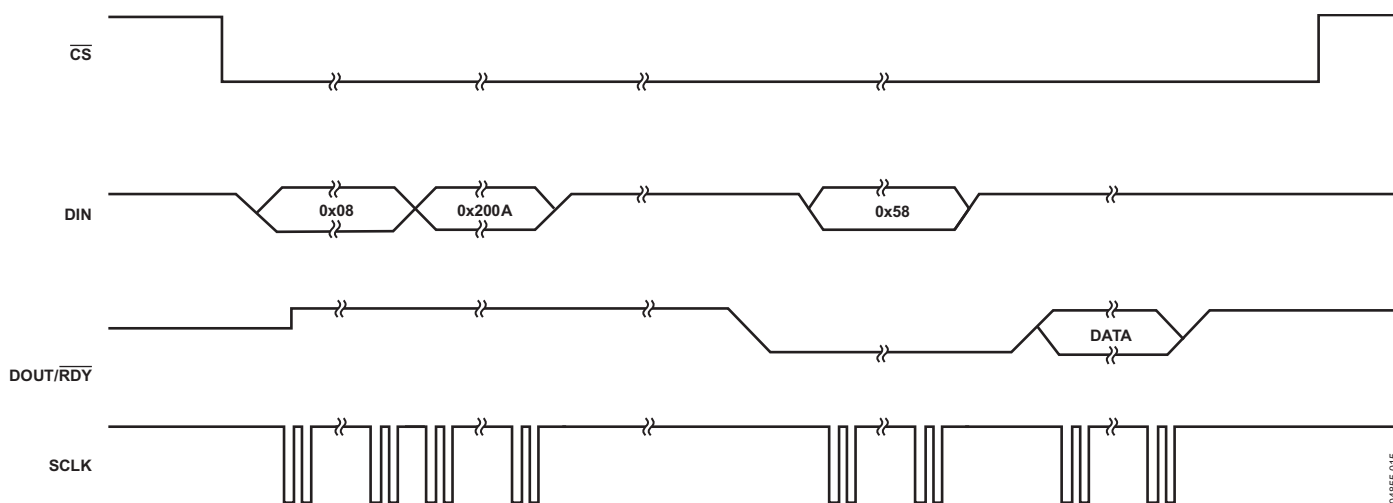
AD7792/AD7793

单次转换模式

在单次转换模式下，AD7792/AD7793在两次转换之间处于关断模式。将模式寄存器中的MD2、MD1和MD0分别设置为0、0、1，可启动单次转换。这时，AD7792/AD7793先执行上电操作，再执行单次转换，然后返回关断模式。片内振荡器上电需要1 ms。转换需要的时间长度为 $2 \times t_{\text{ADC}}$ 。当转换完成后，DOUT/RDY变为低电平，以便表示转换完成。从数据寄存器中读取数据字后，DOUT/RDY变为高电平。如果CS为低电平，在下一次转换完成之前，DOUT/RDY将保持高电平。如必要，即使DOUT/RDY已变为高电平，也可以多次读取数据寄存器。

连续转换模式

上电后，默认的转换模式为连续转换模式。AD7792/AD7793执行连续转换时，每次转换完成后，状态寄存器中的RDY位变为低电平。如果CS为低电平，则当一次转换完成时，DOUT/RDY线路也会变为低电平。若要读取转换结果，用户需要对通信寄存器执行写操作，以便指示下一操作为读取数据寄存器操作。将SCLK脉冲施加于ADC后，器件立刻在DOUT/RDY引脚上执行数字转换。读取转换结果后，DOUT/RDY返回到高电平。如需要，用户可以多次读取该寄存器。但用户必须确保在下一次转换完成前，不访问数据寄存器；否则，新的转换结果将丢失。



连续读取

可以对AD7792/AD7793进行配置，使得每次转换完成后，转换结果自动置于DOUT/ $\overline{\text{RDY}}$ 线路上；而无需在每次访问数据前对通信寄存器执行写操作。将01011100写入通信寄存器后，用户只需为ADC提供适当的SCLK周期数，即可控制在模数转换完成后，16位或24位字自动置于DOUT/ $\overline{\text{RDY}}$ 线路上。ADC应配置为连续转换模式。

当DOUT/ $\overline{\text{RDY}}$ 变为低电平，提示转换操作已结束，必须为ADC提供足够的SCLK周期数。然后，数据转换结果便会置于DOUT/ $\overline{\text{RDY}}$ 线路上。读取转换结果后，DOUT/ $\overline{\text{RDY}}$ 返回到高电平，直到下一转换结果可用为止。这种模式下，数据只能被读取一次，另外，用户必须确保在下一次

转换操作完成前完成对数据字的读取。如果在下一次转换完成之前，用户尚未读取转换结果，或者为AD7792/AD7793提供的串行时钟周期数不足以完成对转换字的读取，则当下一次转换完成时，串行输出寄存器将复位，新转换结果将置于输出串行寄存器中。

若要退出连续读取模式，必须在 $\overline{\text{RDY}}$ 引脚为低电平时将指令01011000写入通信寄存器。在连续读取模式下，ADC会监控DIN线路上的活动，以便能接收退出连续读取模式的指令。此外，如果DIN上连续出现32个1，ADC将复位。因此，在连续读取模式下，在器件接收到指令前，DIN应保持低电平。

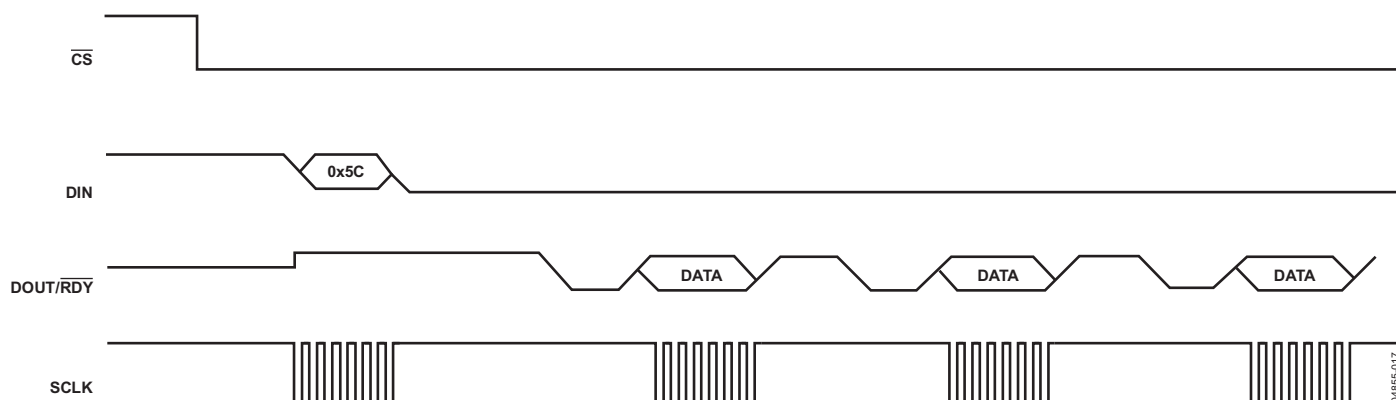


图19.连续读取

电路描述

模拟输入通道

AD7792/AD7793有3个差分模拟输入通道。当器件运行在缓冲模式下时，这些通道将与片内缓存放大器相连；而当器件运行在无缓冲模式下时，通道直接与调制器相连。在缓冲模式下(配置寄存器中的BUF位设置为1)，输入通道馈入缓冲放大器的高阻抗输入级。因此，输入端能够耐受较大的源阻抗，适用于那些与外部阻性传感器直接相连的应用，例如应变计或电阻式温度检测器(RTD)等。

当BUF = 0时，器件在无缓冲模式下工作。这将导致较高的模拟输入电流。请注意，该无缓冲输入路径可为驱动源提供动态的负载。因此，输入引脚上的电阻与电容组合可能会引起增益误差，具体取决于驱动ADC输入的信号源的输出阻抗。表19显示了为防止在20位分辨率水平条件下产生增益误差，无缓冲模式下外部电阻/电容的容许值。

表19. 20位分辨率条件下，无增益误差的外部R-C组合

C (pF)	R (Ω)
50	9 k
100	6 k
500	1.5 k
1000	900
5000	200

AD7792/AD7793仅在当增益值为1或2时，运行在无缓冲模式下。当增益值更高时，缓冲器自动使能。缓冲模式下，绝对输入电压范围限于GND + 100 mV至 $AV_{DD} - 100$ mV之间。当增益值达到4或更高时，使能仪表放大器。当仪表放大器可用时，绝对输入电压范围限于GND + 300 mV至 $AV_{DD} - 1.1$ V之间。在设定共模电压时，用户必须注意上述限制，以便保证电压不超过上述限值，从而避免降低器件的线性性能和噪声性能。

无缓冲模式下，绝对输入电压的范围在GND - 30 mV至 $AV_{DD} + 30$ mV之间。负绝对输入电压限值为监控相对于GND的真双极性小信号提供了条件。

仪表放大器

在AD7792/AD7793内，可通过数字方式将模拟输入信号放大1至2倍。但是，当增益为4或更高时，缓冲器输出信号将施加于片内仪表放大器的输入端。低噪声仪表放大器的存在意味着小幅度信号可以在AD7792/AD7793内被放大，同时仍然保持出色的噪声性能。

例如，当增益设置为64时，均方根噪声典型值为40 nV，这相当于21位有效分辨率或18.5位峰峰值分辨率。

利用配置寄存器中的位G2至位G0，可以将AD7792/AD7793的增益设置为1、2、4、8、16、32、64或128。因此，当采用2.5 V外部基准电压源时，单极性电压范围为0 mV至20 mV到0 V至2.5 V，而双极性电压范围为±20 mV至±2.5 V。当仪表放大器可用时(增益≥ 4)，共模电压值((AIN(+)) + AIN(-))/2)不得低于0.5 V。

如果AD7792/AD7793采用电压值与AVDD相等的外部基准电压源，则在仪表放大器有效的情况下，为了保证能够正常工作，模拟输入信号的电压不得高于VREF/增益的90%。

双极性/单极性配置

AD7792/AD7793的模拟输入端可接受在单极性或双极性输入电压范围。双极性输入范围不代表器件可以耐受相对于系统GND的负电压。AIN(+)输入端的双极性信号和单极性信号均以AIN(-)输入端的电压为基准。例如，如果AIN(-)为2.5 V，ADC配置为单极性模式，增益为1，则AIN(+)引脚的输入电压范围为2.5 V至5 V。

如果ADC配置为双极性模式，则AIN(+)输入端的模拟输入范围为0 V至5 V。通过对寄存器的U/B̄位进行编程，可将ADC配置为单双极性模式或双极性模式。

数据输出编码

当ADC配置为单极性工作模式时，输出码为自然(直接)二进制码；零差分输入电压对应的码为00...00，中间电平电压对应的码为100...000，满量程输入电压对应的码为111...111。

$$Code = (2^N \times AIN \times GAIN) / V_{REF}$$

当ADC配置为双极性工作模式时，输出码为偏移二进制码；负满量程电压对应的码为000...000，零差分输入电压对应的码为100...000，正满量程输入电压对应的码为111...111。任何对应于模拟输入电压的输出码均可表示为：

$$Code = 2^{N-1} \times [(AIN \times GAIN / V_{REF}) + 1]$$

其中：AIN表示模拟输入电压；GAIN表示仪表放大器的设置(1至128)；AD7792的N值为16，AD7793的N值为24。

熔断电流

AD7792/AD7793内置两个100 nA恒流发生器：一个用于提供从 AV_{DD} 到AIN(+)的源电流，另一个用于提供从AIN(-)到GND的吸电流。这些电流切换至选定的模拟输入对。这两个电流或开或关，取决于配置寄存器中的熔断电流使能(BO)位。在模拟输入通道上执行测量操作之前，可以利用这些电流来确认外部传感器是否正常工作。接通熔断电流后，电流流入外部传感器电路，然后便可在模拟输入通道上测量输入电压。如果测得的电压值为满量程，用户需要确认产生满量程电压的原因。满量程读数意味着可能存在前端传感器开路，也可能是前端传感器过载，通过满量程输出表现出来，或者缺少基准电压，因此，导致数据箝位至全1。

当输出为全1时，用户需要检查是否存在这三种情况，然后做出判断。如果测得的电压为0 V，则可能是传感器短路。正常工作时，应将0写入配置寄存器中的BO位，以关闭这些熔断电流。电流源工作在常规绝对输入电压范围内，缓冲器开启。

激励电流

AD7792/AD7793内置两个匹配的软件可配置恒流源，其输出电流可通过编程设为10 μ A、210 μ A或1 mA。来自 AV_{DD} 的这两个源电流直接传输至器件的IOUT1或IOUT2引脚内。这些电流源通过IO寄存器中的配置位进行控制。利用配置位可以使能电流源、将电流源导向IOUT1或IOUT2以及选择电流值。这些电流源可以用来激励外部阻性电桥或RTD传感器。

偏置电压发生器

AD7792/AD7793内置一个偏置电压发生器。它可将所选输入通道的负端的电压偏置至 $AV_{DD}/2$ 。这在热电偶的应用中非常有用，因为当增益值高于2时，必须将热电偶产生的电压偏置数伏直流电压。这是必须的，因为仪表放大器需要一定的裕量，以确保对接近GND或 AV_{DD} 的信号进行精确的转换。

偏置电压发生器由配置寄存器中的VBIAS1位、VBIAS0位和BOOST位共同控制。偏置电压发生器的上电时间取决于负载电容的大小。为了适应较高的负载电容，AD7792/AD7793配有一BOOST位。当此位置1时，偏置电压发生器的功耗提高，可大幅缩短上电时间。图10显示了BOOST为0和1时，器件在不同负载电容条件下的上电时间。

当偏置电压发生器可用且BOOST=0时，AD7792/AD7793的功耗提高40 μ A；当升压功能使能时器件功耗提高250 μ A。

基准电压

AD7792/AD7793既可利用嵌入式1.17 V基准电压源为ADC供电，也可以使用外部基准电压源。该嵌入式基准电压源具有低噪声、低温漂特性，温漂典型值为4 ppm/ $^{\circ}$ C。利用外部基准电压源时，ADC的通道具有完全差分输入能力。配置寄存器中的REFSEL位用于选择AD7792/AD7793的基准电压源。内部基准电压源被选中后，基准电压源与调制器在器件内部相连。REFIN引脚不支持内部基准电压源。

这些差分输入的共模电压范围为GND至 AV_{DD} 。基准电压输入是无缓冲式的；因此，过大的R-C源阻抗会导致增益误差。标称基准电压REFIN(REFIN(+)-REFIN(-))为2.5 V，但AD7792/AD7793可以采用的基准电压的范围为0.1V至 AV_{DD} 。如果应用中模拟输入端的传感器的激励电压或激励电流也为器件提供基准电压，则可以消除激励源中低频噪声的影响，其原因是应用是比率式的。如果在非比率式应用中采用AD7792/AD7793，应使用低噪声基准电压源。

在AD7792/AD7793中，建议采用2.5V基准电压源，包括ADR381和ADR391，二者均为低噪声、低功耗基准电压源。另外，基准电压输入能够提供高阻抗、动态负载。由于各基准电压输入的输入阻抗是动态的，因此这些输入端上的电阻与电容组合可能会导致直流增益误差，具体取决于驱动基准电压输入的信号源的输出阻抗。

以上推荐的基准电压源(例如ADR391)通常具有低输出阻抗，因而，REFIN(+)上可以存在去耦电容，但不会给系统带来增益误差。如果在外部电阻上获取基准输入电压，则意味着基准电压输入端具有很大的外部源阻抗。对于这种电路配置，不推荐在REFIN引脚上进行外部去耦。

复位

对AD7792/AD7793连续写入32个1，可以将器件的电路和串行接口复位。这样做可以将所有片内寄存器复位为默认值，同时复位逻辑、数字滤波器和模拟调制器。上电时会自动执行复位操作。启动复位操作后，用户必须等待500 μ s才能访问片内寄存器。如果SCLK线路上的噪声导致串行接口变为异步状态，则需要执行复位以恢复同步功能。

AD7792/AD7793

AV_{DD} 监控器

ADC除了能够转换外部电压以外，还可以监控AV_{DD}引脚上的电压。当CH2至CH0位均为1时，AV_{DD}引脚上的电压在内部衰减6倍，所获得的电压施加于Σ-Δ调制器之上，器件采用1.17 V内部基准电压驱动以实现模数转换。此特性的用处在于可以监控电源电压的波动。

校准

AD7792/AD7793提供4种校准模式。用户可通过对模式寄存器内的模式位进行编程来选择校准模式。校准模式分别为内部零电平校准、内部满量程校准、系统零电平校准和系统满量程校准，执行校准操作可明显降低因噪声而产生的失调误差和满量程误差。每次转换完成后，需利用ADC校准寄存器对ADC转换结果进行调整，然后，将调整结果写入数据寄存器。转换结果先减去失调校准系数，然后乘以满量程系数。

为启动校准功能，必须将适当的值写入模式寄存器中的MD2至MD0位。当校准完成后，相应校准寄存器的内容会被更新，状态寄存器中的RDY位被置1，DOUT/RDY引脚变为低电平(如果CS为低电平)，AD7792/AD7793返回至空闲模式。

内部零电平或满量程校准期间，各零输入和满量程输入在内部自动连接至ADC输入引脚。然而，系统校准则要求在启动校准模式之前，将系统零电平电压和系统满量程电压施加于ADC。这样能消除ADC的外部误差。

从操作上来看，校准就像另一次ADC转换。如需要执行零电平校准，必须在执行满量程校准之前执行零电平校准。系统软件应监视状态寄存器中的RDY位或DOUT/RDY引脚，通过一个轮询序列或中断驱动程序确定校准何时结束。

内部失调校准和系统失调校准均需要花费两个转换周期。由于ADC本身能持续消除失调，此时，无需执行内部失调校准。

执行内部满量程校准，满量程输入电压会自动与此校准选定的模拟输入端相连。当增益为1时，完成校准需要2个转换周期。对于更高增益，执行满量程校准需要4个转换周期。DOUT/RDY在校准启动后变为高电平，在校准完成后恢复低电平。

校准操作完成后，ADC处于空闲模式。测得的满量程系数保存在所选通道的满量程寄存器中。当增益为128时，不允许执行内部满量程校准，但允许执行系统满量程校准。每次更改一个通道的增益时，都需要执行满量程校准，以便将满量程误差降至最小。

内部满量程校准只能在特定更新速率条件下执行。当增益为1、2和4时，可以在任意更新速率条件下执行内部满量程校准。但是，对于更高增益，则只能在更新速率小于或等于16.7 Hz、33.2 Hz和50 Hz的条件下执行。然而，满量程误差不因更新速率而改变，因此，在某一更新速率条件下执行的校准对所有更新速率均有效(假设增益或基准电压源保持不变)。

完成系统满量程校准需要2个转换周期，与增益设置无关。系统满量程校准可以在所有增益和所有更新速率条件下执行。如需同时执行系统失调校准与系统满量程校准，应在启动系统满量程校准前执行系统失调校准。

接地和布局

由于ADC的模拟输入和基准输入均为差分输入，因此，模拟调制器中的多数电压均为共模电压。器件的出色共模抑制性能可消除这些输入信号中的共模噪声。数字滤波器可抑制电源上的宽带噪声，但无法抑制那些频率为调制器采样频率的整数倍的噪声。另外，数字滤波器还能够消除来自模拟和基准输入端的噪声，但前提是这些噪声源没有使模拟调制器饱和。因此，与传统高分辨率转换器相比，AD7792/AD7793具有更强的抗噪能力。然而，由于AD7792/AD7793的分辨率极高，但其噪声电平非常低，因此，必须谨慎对待接地和布局。

AD7792/AD7793所在的印刷电路板在设计时应将模拟部分与数字部分分离，并限制在电路板的特定区域内。为实现最佳屏蔽，接地层一般应尽量少采用蚀刻技术。

建议将AD7792/AD7793的GND引脚连到系统的AGND层。无论采取何种布局，用户均必须注意规划系统中电流的回流路径，确保所有电流的回流路径均尽可能靠近电流到达目的地所经过的路径。切勿强制数字电流流过布局的AGND部分。

将AD7792/AD7793的接地层放在其下方，可以防止噪声耦合。AD7792/AD7793的电源线路应采用尽可能宽的走线，以提供低阻抗路径、减小电源线路上的毛刺噪声效应。为避免向电路板上的其它部分辐射噪声，应利用数字地屏蔽时钟信号等快速开关信号，且保证时钟信号远离模拟输入。

避免数字信号与模拟信号交叠。电路板相对两侧上的走线应当彼此垂直。这样做有助于降低电路板上的馈通效应。微带线技术在目前看来是最佳选择，但这种技术对于双面电路板未必总是可行。采用这种技术时，电路板的元件侧专用于接地层，信号走线则布设在焊接侧。

使用高分辨率ADC时，良好的去耦十分重要。应将10 μF 钽电容与0.1 μF 陶瓷电容并联，将 AV_{DD} 去耦到GND。同时应将10 μF 钽电容与0.1 μF 陶瓷电容并联，将 DV_{DD} 去耦到系统的DGND层；这时，系统AGND到DGND的连接应靠近AD7792/AD7793。

为使这些去耦元件发挥其最佳性能，应将其尽可能靠近器件，最好将其紧贴器件。应利用0.1 μF 陶瓷电容将所有逻辑芯片去耦到DGND。

应用信息

AD7792/AD7793均为低成本、高分辨率模数转换器。模数转换功能由 Σ - Δ 结构提供，因此器件的抗噪能力很强，非常适合传感器测量、工业和过程控制应用。

利用热电偶测量温度

图20是一个热电偶与AD7792/AD7793连接的示意图。在热电偶应用中，由热电偶产生的电压的测量值与绝对基准电压值呈比例变化；因此，内部基准电压可用于该转换。冷端测量需要利用比率式配置；因此，需要利用外部基准电压源。

由于来自热电偶的信号很弱，AD7792/AD7793内置仪表放大器将放大该信号。由于输入通道具有缓冲功能，可将大去耦电容置于前端，以便于消除可能出现在热电偶引脚上

的噪声影响。当仪表放大器可用时，AD7792/AD7793的共模电压范围将缩小。因此，偏置电压生成器可提供共模电压，以便将热电偶生成的电压的最高偏压值达到 $AV_{DD}/2$ 。

通过图中的热敏电阻能够实现冷端补偿。片内激励电流为该热敏电阻提供激励。此外，冷端测量的基准电压来自一个与该热敏电阻串联的精密电阻。由此可实现比率式测量，在此情况下，激励电流的波动不会对测量产生影响(测量结果是精密参考电阻值与热敏电阻值的比值)。

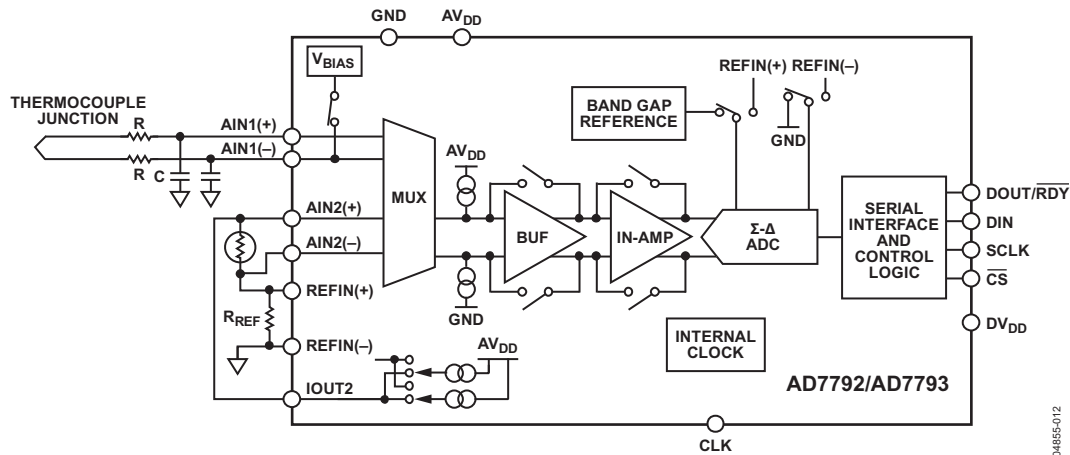


图 20. 利用AD7792/AD7793进行热电偶测量

利用RTD测量温度

为达到最佳三线式RTD配置，需要用到两个完全匹配的电流源。AD7792/AD7793具备两个匹配良好的电流源，因此，它非常适用于上述应用。图21显示出一个三线式配置。在该配置中，如果只使用一路电流，引线电阻将产生误差，由于激励电流流经RL1，将在AIN1(+)引脚和AIN1(-)引脚之间产生电压误差。在所描述的方案中，第二个RTD电流源用于补偿因激励电流流经RL1所产生的误差。然后，第二个RTD电流流经RL2。假设RL1和RL2相等(各引

脚所用材料及长度均应相同)，IOUT1与IOUT2匹配，RL2的误差电压与RL1的误差电压相等，且AIN1(+)引脚与AIN1(-)引脚之间无误差电压。RL3上将产生两倍电压，由于所产生的电压为共模电压，因此，不存在电压误差。利用上述匹配电流源之一，也可以为AD7792/AD7793提供基准电压。它的产生需要用到一个精密电阻且适用于ADC的差分基准电压引脚。这一方案可以确保模拟电压输入范围根据基准电压呈比例变化。基准电压的变化可补偿任何因激励电流的温飘而导致的模拟输入电压误差。

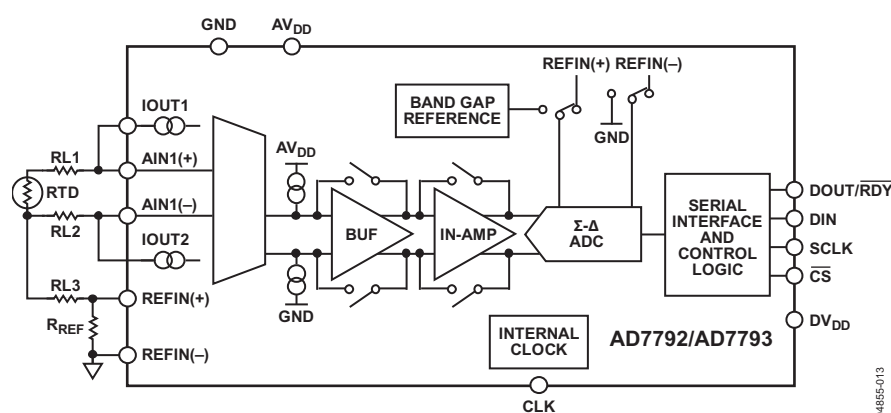


图21. 利用AD7792/AD7793的RTD应用

AD7792/AD7793

外形尺寸

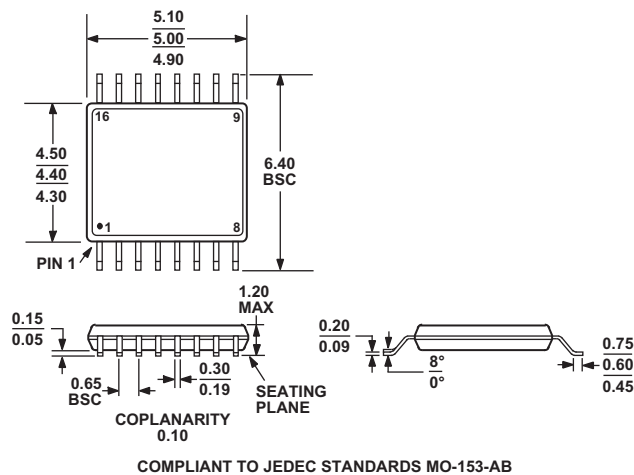


图22. 16引脚超薄紧缩小型封装[TSSOP]
(RU-16)
尺寸单位: mm

订购指南

型号	温度范围	封装描述	封装选项
AD7792BRU	-40°C 至 +105°C	16引脚TSSOP封装	RU-16
AD7792BRU-REEL	-40°C 至 +105°C	16引脚TSSOP封装	RU-16
AD7792BRUZ ¹	-40°C 至 +105°C	16引脚TSSOP封装	RU-16
AD7792BRUZ-REEL ¹	-40°C 至 +105°C	16引脚TSSOP封装	RU-16
AD7793BRU	-40°C 至 +105°C	16引脚TSSOP封装	RU-16
AD7793BRU-REEL	-40°C 至 +105°C	16引脚TSSOP封装	RU-16
AD7793BRUZ ¹	-40°C 至 +105°C	16引脚TSSOP封装	RU-16
AD7793BRUZ-REEL ¹	-40°C 至 +105°C	16引脚TSSOP封装	RU-16
EVAL-AD7792EBZ ¹		评估板	
EVAL-AD7793EBZ ¹		评估板	

¹ Z = 符合RoHS标准的兼容器件。

注释

注释