

文档编号: AN1014

上海东软载波微电子有限公司

## 应用笔记

---

### HW3000 Hardware Reference Design

## 修订历史

版本	修订日期	修改概要
V1.0	2018-5-8	初版公开发布

地 址：中国上海市龙漕路 299 号天华信息科技园 2A 楼 5 层

邮 编：200235

E-mail: support@essemi.com

电 话：+86-21-60910333

传 真：+86-21-60914991

网 址：http://www.essemi.com

版权所有©

### 上海东软载波微电子有限公司

本资料内容为上海东软载波微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，上海东软载波微电子有限公司不担保或确认该等实例在使用方的适用性、适当性或完整性，上海东软载波微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，上海东软载波微电子有限公司保留未经预告的修改权。使用方如需获得最新的产品信息，请随时用上述联系方式与上海东软载波微电子有限公司联系。

## 目录

### 内容目录

<b>第 1 章</b>	<b>原理图参考设计 .....</b>	<b>4</b>
1.1	两种结构电路的原理图 .....	4
1.2	两种结构电路外围元件 BOM .....	5
1.3	不同频率下的射频元件 BOM .....	6
<b>第 2 章</b>	<b>PCB 参考设计 .....</b>	<b>7</b>
<b>第 3 章</b>	<b>制版工艺 .....</b>	<b>9</b>
<b>第 4 章</b>	<b>性能测试 .....</b>	<b>10</b>
4.1	功率测试 .....	10
4.2	灵敏度测试 .....	10

### 图目录

图 1-1 Direct Tie 结构 SCH .....	4
图 1-2 Split TX/RX 结构 SCH .....	4
图 2-1 L 形 Direct Tie 结构 PCB .....	7
图 2-2 一字形 Direct Tie 结构 PCB .....	8
图 2-3 一字形 Split TX/RX 结构 PCB .....	8

### 表目录

表 1-1 两种结构电路外围元件 BOM .....	5
表 1-2 不同频率下的射频元件 BOM .....	6
表 1-3 不同频率下 L4 的微调值 .....	6
表 3-1 PCB 制版工艺参数 .....	9
表 4-1 不同频率下两种结构的最大发射功率 .....	10
表 4-2 不同频率下 Direct Tie 结构的接收灵敏度 .....	10
表 4-3 不同频率下 Split TX/RX 结构的接收灵敏度 .....	11

## 第 1 章 原理图参考设计

### 1.1 两种结构电路的原理图

HW3000 EVB 原理图参考设计有两个方案，图 1-1 采用的是 Direct Tie 结构，收发射频匹配网络之间直连，其优点是电路简单。图 1-2 采用的是 Split TX/RX 结构，收发射频匹配网络和射频开关芯片连接，通过开关来切换收发模式，其优点是性能较好，但增加了元器件，成本稍高。

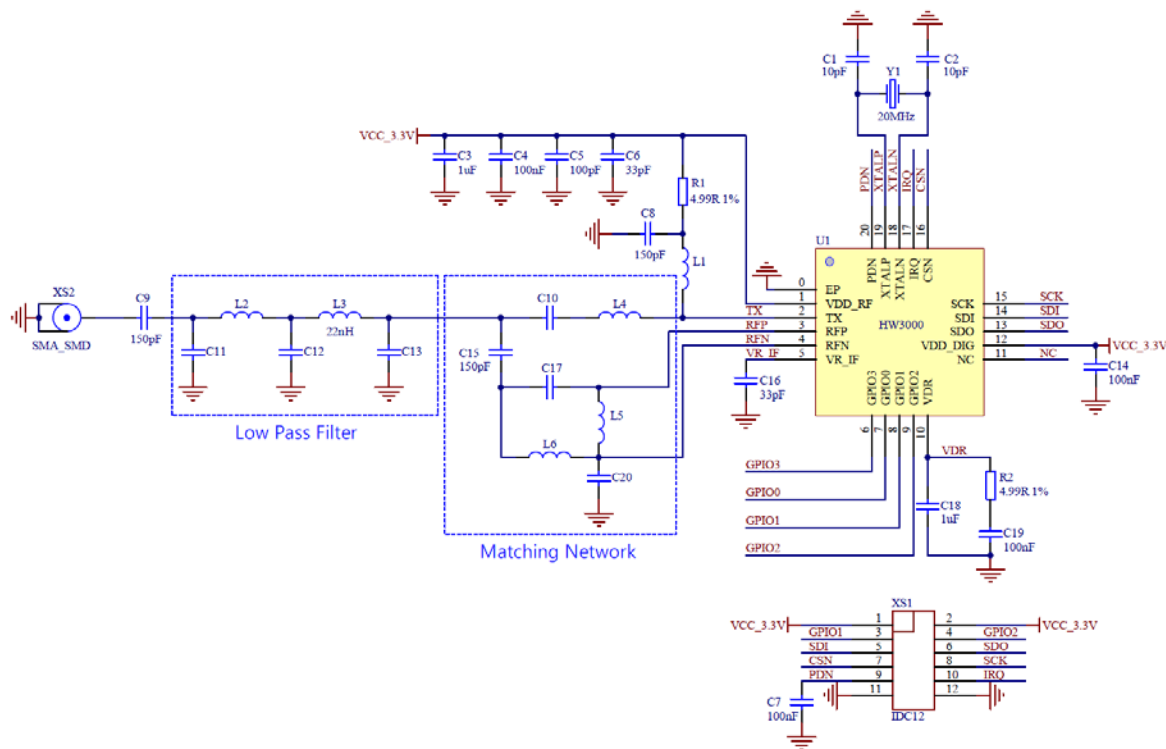


图 1-1 Direct Tie 结构 SCH

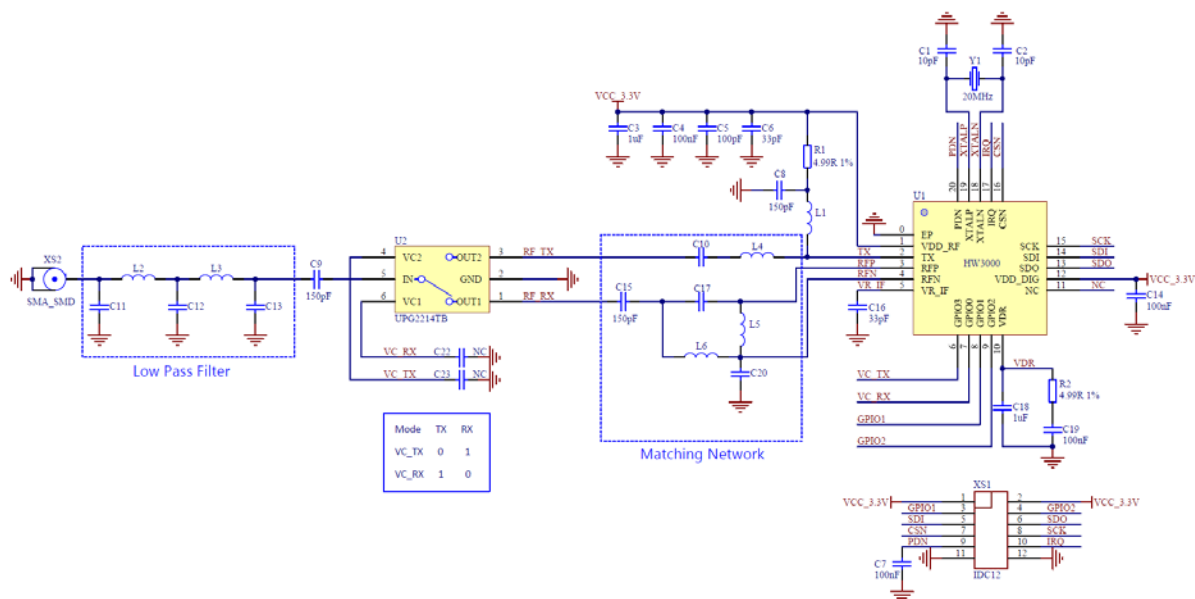


图 1-2 Split TX/RX 结构 SCH

这两种结构的共同电路包括：晶体振荡电路、TX/RX 匹配网络、低通滤波器和电源滤波电路。Direct Tie 结构与 Split TX/RX 结构的最大不同之处在于，去除了射频开关电路，减少了电路的复杂度。

振荡电路支持 20MHz、26MHz 无源晶体，C1、C2 是晶体负载电容，其参数将影响晶体振荡频率，请参考晶体具体规格来选择。根据应用需求的不同，推荐用户选择频率稳定度 $\geq \pm 10\text{ppm}$ 的晶振。选取原则如下：无源晶体精度越高，无线设备之间载波频偏将越小，远距离通信成功率将显著提高。因此远距离应用请尽量选用高精度无源晶体。

射频网络包括阻抗匹配网络（Matching Network）和低通滤波器（Low Pass Filter）两部分。其中低通滤波器是发射（TX）和接收（RX）共用，阻抗匹配网络则分成 TX 和 RX 两部分。对于 Direct Tie 结构，TX 和 RX 阻抗匹配网络直接通过 C15 电容连接。而对于 Split TX/RX 结构，TX 和 RX 阻抗匹配网络与射频开关芯片的两个端子连接，第三端和低通滤波器网络相连。阻抗匹配网络实现射频收发器芯片内部阻抗到外围 50 欧姆阻抗的变换。低通滤波器采用 LC 低通滤波电路，用于滤除有用信号以外的高频干扰杂波。射频网络的元件选型对通信将产生很大影响，推荐选用高频器件。需要注意的是，不同收发频率下的射频网络元件的取值是不同的（具体参考表 1-2）。

外围电源滤波电路均为 HW3000 射频收发器芯片电源的滤波，不同大小值的电容用于滤除电源上不同频率的干扰杂波，以保证芯片能够稳定的工作。

## 1.2 两种结构电路外围元件BOM

两种结构 EVB 板的外围元件基本相同，下面给出外围元件的 BOM。

Part	Designator	Footprint	Description
10pF	C1、C2	0402	晶体负载电容，X7R， $\pm 2\%$
1uF	C3、C18	0402	贴片电容 X7R， $\pm 10\%$
100nF	C4、C7、C14、C19	0402	贴片电容 X7R， $\pm 10\%$
100pF	C5	0402	贴片电容 X7R， $\pm 10\%$
33pF	C6、C16	0402	贴片电容 X7R， $\pm 10\%$
150pF	C8、C9、C15	0402	贴片电容 X7R， $\pm 10\%$
—	C10、C11、C12、C13、C17、C20	0402	贴片电容 NPO， $\pm 0.25\text{pF}$ （取值参考表 1-2）
—	L1、L2、L3、L4、L5、L6	0402	高频贴片电感， $\pm 5\%$ （取值参考表 1-2）
4.99 $\Omega$	R1、R2	0402	贴片电阻、 $\pm 1\%$ （也可用 5.1 $\Omega$ ， $\pm 5\%$ ）
20MHz	Y1	SMD3225	无源贴片晶振， $\pm 10\text{ppm}$
HW3000	U1	QFN20(4X4)	射频收发器芯片
UPG2214TB	U2	SOT363	射频开关芯片
IDC12	XS1	IDC12	2.54mm 双排针插座
SMA	XS2	SMA	SMA 插座

表 1-1 两种结构电路外围元件 BOM

### 1.3 不同频率下的射频元件BOM

由于 HW3000 支持多个频率，不同频率下的射频元件（包括低通滤波网络元件和匹配网络元件）的值是不相同的。下面给出不同频率下的射频元件 BOM。

标号 频率	L2,L3	C11,C13	C12	L4	C10	L5	L6	C17	C20	L1
315MHz	22nH	12pF	22pF	27nH	6.8pF	47nH	27nH	3.3pF	6.8pF	120nH
433MHz	18nH	6.8pF	12pF	22nH	6.8pF	33nH	27nH	5.6pF	6.8pF	47nH
779MHz	6.8nH	6.8pF	12pF	6.8nH	6.8pF	22nH	10nH	3.3pF	2.7pF	47nH
868MHz	5.6nH	6.8pF	12pF	6.8nH	5.6pF	10nH	8.2nH	2.7pF	5.6pF	47nH
915MHz	4.7nH	6.8pF	12pF	6.8nH	5.6pF	8.2nH	8.2nH	2.7pF	5.6pF	47nH

表 1-2 不同频率下的射频元件 BOM

注：L4 的取值，会因为 PCB 布局布线的影响，其最佳值会发生变化，可以根据情况细微调整，推荐的 L4 调整值列表如下：

标号 频率	L4	L4*
315MHz	27nH	22nH
433MHz	22nH	18nH
779MHz	6.8nH	5.6nH
868MHz	6.8nH	5.6nH
915MHz	6.8nH	5.6nH

表 1-3 不同频率下 L4 的微调值

一般情况下，对于射频元件比较紧凑的 L 形布局（如图 2-1 的布局方式），建议按照 L4 取值（第一列）。相对比较分散的一字形布局（如图 2-2 和图 2-3 的布局方式），建议取值为 L4\*（第二列）。

## 第 2 章 PCB 参考设计

PCB 设计采用低成本双面板即可满足设计要求, 下面给出两类不同类型的 PCB 布局参考设计。对于 PCB 空间比较紧张的情况, 射频元件可以采用 L 形布局, 如图 2-1 的 L 形 Direct Tie 结构。对于 PCB 空间比较充足的应用, 射频元件可以采用一字形布局, 如图 2-2 的一字形 Direct Tie 结构和图 2-3 的一字形 Split TX/RX 结构。PCB 设计的注意事项如下:

- 所有元器件均布局在双面板正面, 背面尽量提供完整的参考地平面; 射频走线应尽可能短;
- 两个电感互连推荐采用 L 形布局, 减小互感; 其它的射频元件, 最优采用一字形布局, 次优采用 L 形布局, 不推荐 U 形或者 Z 形布局。
- L5 连接芯片管脚 RFP、RFN 的走线是差分线, 请尽量平行、等长布线, 以保证差分性能;
- 所有射频电路应该“包地”, 接地铺铜要通过尽量多的过孔与底层参考地平面连接, 以降低接地阻抗;
- 数字电路和晶振电路请尽量远离射频前端电路;
- 若电源与数字部分需走背面, 需尽量减小分割地平面, 并且尽量远离射频前端;
- 去耦电容需要尽可能靠近芯片电源管脚, 以获得更好的滤波效果。
- 射频走线宽度和铺铜间距, 可参考第 3 章《制版工艺》。

下面给出三种 PCB 参考设计, 一种 L 形布局, 两种一字形布局。

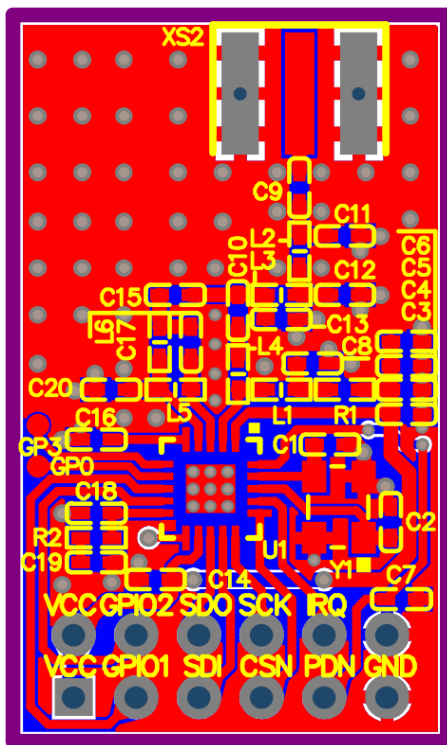


图 2-1 L 形 Direct Tie 结构 PCB

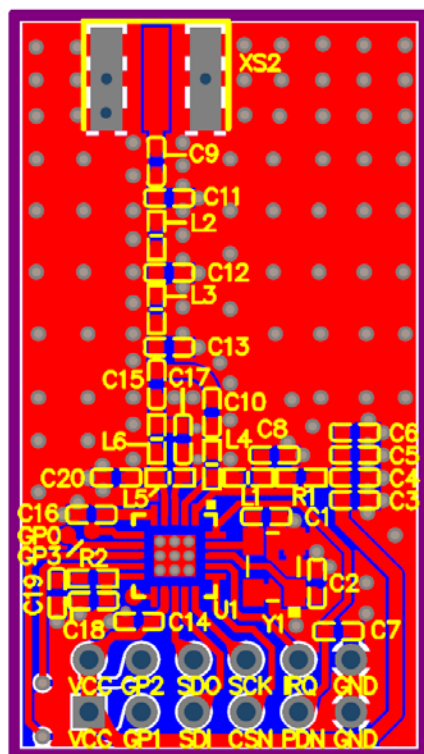


图 2-2 一字形 Direct Tie 结构 PCB

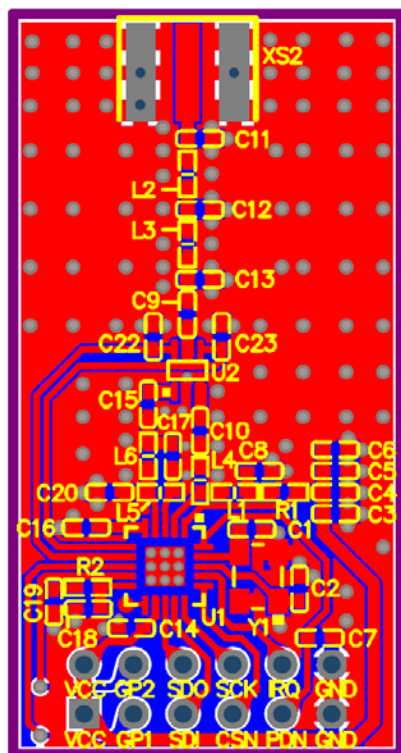


图 2-3 一字形 Split TX/RX 结构 PCB



### 第 3 章 制版工艺

由于高频信号的存在，在 RF PCB 制版过程中需要考虑 PCB 工厂的阻抗控制参数。下面给出的是本参考设计的制版工艺参数。

制版规格	参数
板材	FR4
板厚 <sup>注</sup>	1.2mm
电源走线	25mil
50 欧姆射频走线宽度 <sup>注</sup>	20mil
铜厚	1.4mil (1 盎司)
接地铺铜与射频走线的间距 <sup>注</sup>	5.1mil

表 3-1 PCB 制版工艺参数

注：为保证射频走线为 50 欧姆，可以根据不同板厚，按照如下参数进行调整。以下结果为 Si9000 仿真值，仅供参考。仿真假设 FR4 的介电常数为 4.3、绿油介电常数为 4.2，这些参数对仿真结果影响较大，具体参数请与 PCB 厂家确认后自行仿真。如果需要更加准确的结果，则需要 PCB 厂家进行阻抗控制。

(1) 若射频走线采用 20mil 线宽：

板厚为 1.0mm 时，接地铺铜与走线间距为 5.3mil

板厚为 1.2mm 时，接地铺铜与走线间距为 5.1mil

板厚为 1.6mm 时，接地铺铜与走线间距为 5mil

(3) 若射频走线采用 25mil 线宽：

板厚为 1.0mm 时，接地铺铜与走线间距为 6.3mil

板厚为 1.2mm 时，接地铺铜与走线间距为 6mil

板厚为 1.6mm 时，接地铺铜与走线间距为 5.7mil

(3) 若射频走线采用 30mil 线宽：

板厚为 1.0mm 时，接地铺铜与走线间距为 7.6mil

板厚为 1.2mm 时，接地铺铜与走线间距为 7.1mil

板厚为 1.6mm 时，接地铺铜与走线间距为 6.6mil

## 第 4 章 性能测试

下面以一字形布局的 HW3000 EVB 模块为例，给出实际性能测试结果。

### 4.1 功率测试

测试仪器：信号分析仪 EXA Signal Analyzer N9010A (10Hz-7GHz)

测试条件：SPAN=10MHz、RBW=1MHz、VBW=10MHz

下表是两种结构在不同频率下的最大发射功率（典型值）。

频率 (MHz)	一字形 Split TX/RX 结构 最大发射功率 (dBm)	一字形 Direct Tie 结构 最大发射功率 (dBm)
315	18.2	18.3
433	19.0	18.9
779	19.1	19.4
868	19.0	19.2
915	19.4	19.0

表 4-1 不同频率下两种结构的最大发射功率

### 4.2 灵敏度测试

测试仪器：矢量信号发生器 MXG Vector Signal Generator N5182A (100KHz-3GHz)

测试数据包格式：数据包的帧格式为增强型帧结构，具体格式如表 4-3 所示。

字段	字节数	数据
前导码 (Preamble)	4bytes	10101010....
帧分隔符 (SFD)	2bytes	0xF398
帧长	1byte	35
信道索引	1byte	0xAA
标准识别号	1byte	0x55
帧头校验码	1byte	0xDC
物理层载荷 (PSDU)	32bytes	1、2、3...32
帧校验序列 (FCS)	2bytes	0x6FDC

测试方法：通过调节信号发生器的输出功率。控制板通过外部触发接口，控制每次发送 100 个数据包。接收板能接收到的数据包 (>90 个包) 时，记录信号发生器的输出功率最小值，即为接收灵敏度。下面两个表格，分别是两种结构，在不同频率、不同速率下的接收灵敏度。

频率	一字形 Direct Tie 结构 接收灵敏度@10Kbps (dBm)	一字形 Direct Tie 结构 接收灵敏度@50Kbps (dBm)	一字形 Direct Tie 结 构接收灵敏度 @100Kbps (dBm)
315	-115.0 (90)	-112.0 (90)	-109.0 (93)
433	-115.0 (90)	-111.5 (90)	-108.5 (91)
779	-114.0 (95)	-111.0 (91)	-108.0 (90)
868	-113.5 (90)	-109.5 (92)	-106.5 (93)
915	-112.5 (95)	-109.0 (93)	-106.5 (92)

表 4-2 不同频率下 Direct Tie 结构的接收灵敏度

频率 (MHz)	一字形 Split TX/RX 结构 接收灵敏度@10Kbps (dBm)	一字形 Split TX/RX 结 构接收灵敏度 @50Kbps (dBm)	一字形 Split TX/RX 结构接收灵敏度 @100Kbps (dBm)
315	-115.5 (92)	-112.0 (90)	-110.0 (90)
433	-116.0 (92)	-112.0 (94)	-110.0 (90)
779	-115.0 (93)	-111.5 (90)	-109.0 (90)
868	-115.5 (91)	-111.5 (94)	-109.0 (91)
915	-115.0 (92)	-111.0 (94)	-108.5 (91)

表 4-3 不同频率下 Split TX/RX 结构的接收灵敏度