

零死角玩转STM32—M4系列



直接存储器访问

淘宝：firestm32.taobao.com

野火论坛：www.firebbs.cn



01

DMA简介

01

DMA功能框图讲解

参考资料: 《零死角玩转STM32》

“DMA—直接存储器访问” 章节

DMA简介



DMA : Data Memory Access , 直接存储器访问

DMA1 : P->M , M->P ,

DMA2 : P->M , M->P , M->M

DMA功能框图讲解



1-通道+流

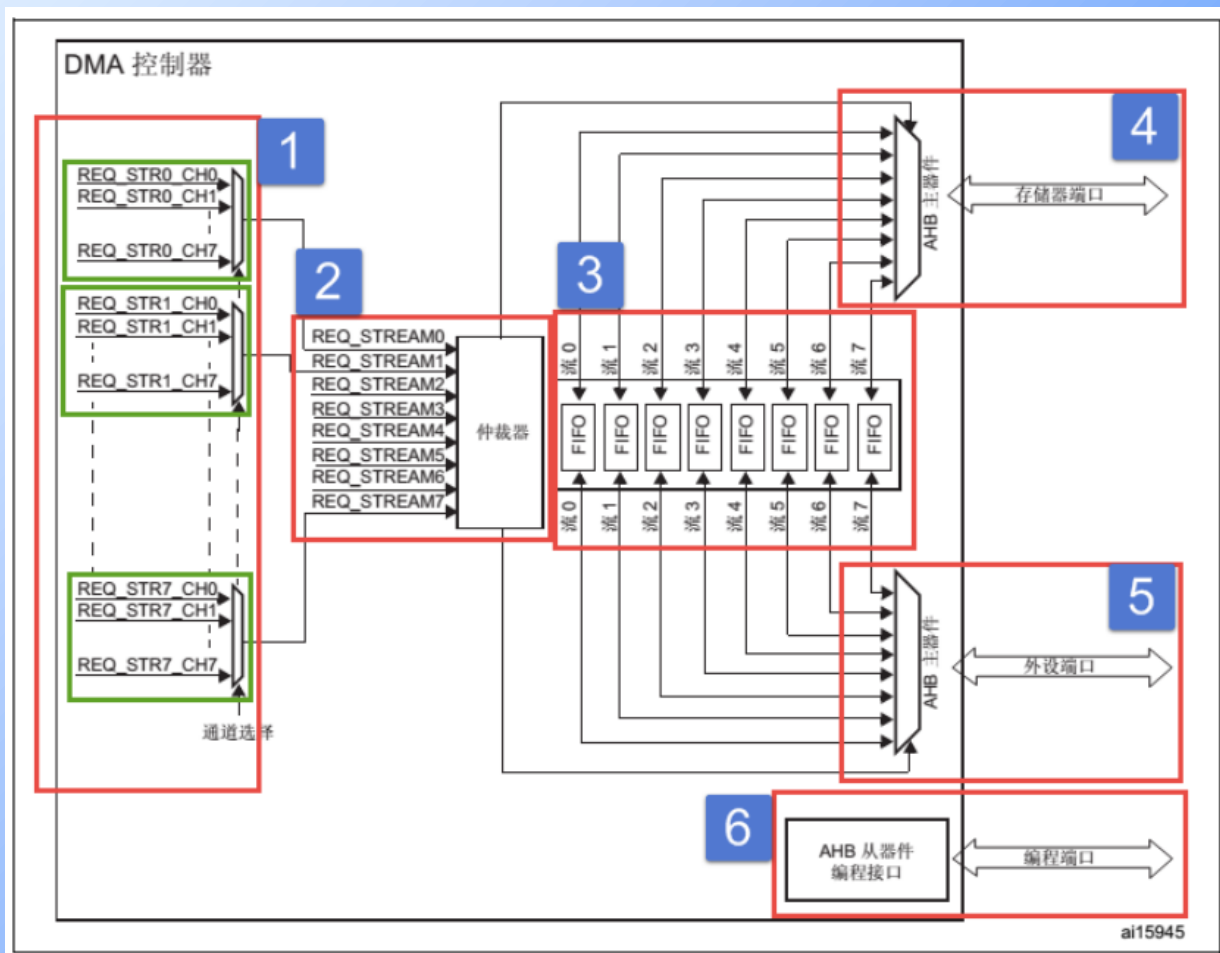
2-仲裁器

3-FIFO

4-存储器接口

5-外设接口

6-编程接口



通道+流



流：是数据传输的一条链路，每个DMA控制器有8条独立的数据流，每次传输的数据量最大为65535，如果数据的单位为字的话，那一次可以传输256KB。

通道：每个数据流有8个通道选择，每个通道对应不同的DMA请求。

DMA1请求映射

表 35. DMA1 请求映射

外设请求	数据流 0	数据流 1	数据流 2	数据流 3	数据流 4	数据流 5	数据流 6	数据流 7
通道 0	SPI3_RX		SPI3_RX	SPI2_RX	SPI2_TX	SPI3_TX		SPI3_TX
通道 1	I2C1_RX		TIM7_UP		TIM7_UP	I2C1_RX	I2C1_TX	I2C1_TX
通道 2	TIM4_CH1		I2S3_EXT_RX	TIM4_CH2	I2S2_EXT_TX	I2S3_EXT_TX	TIM4_UP	TIM4_CH3
通道 3	I2S3_EXT_RX	TIM2_UP TIM2_CH3	I2C3_RX	I2S2_EXT_RX	I2C3_TX	TIM2_CH1	TIM2_CH2 TIM2_CH4	TIM2_UP TIM2_CH4
通道 4	UART5_RX	USART3_RX	UART4_RX	USART3_TX	UART4_TX	USART2_RX	USART2_TX	UART5_TX
通道 5	UART8_TX ⁽¹⁾	UART7_TX ⁽¹⁾	TIM3_CH4 TIM3_UP	UART7_RX ⁽¹⁾	TIM3_CH1 TIM3_TRIG	TIM3_CH2	UART8_RX ⁽¹⁾	TIM3_CH3
通道 6	TIM5_CH3 TIM5_UP	TIM5_CH4 TIM5_TRIG	TIM5_CH1	TIM5_CH4 TIM5_TRIG	TIM5_CH2		TIM5_UP	
通道 7		TIM6_UP	I2C2_RX	I2C2_RX	USART3_TX	DAC1	DAC2	I2C2_TX

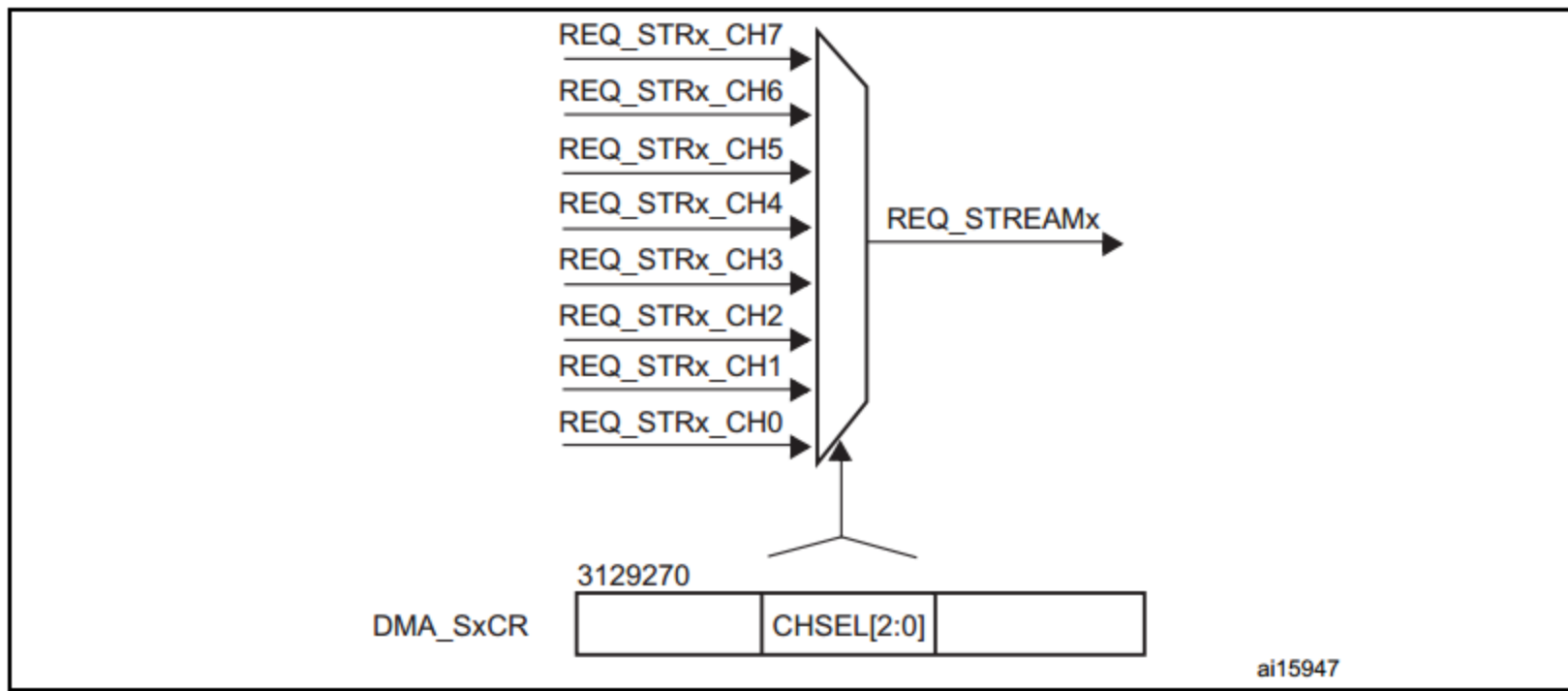
DMA2请求映射

表 36. DMA2 请求映射

外设请求	数据流 0	数据流 1	数据流 2	数据流 3	数据流 4	数据流 5	数据流 6	数据流 7
通道 0	ADC1		TIM8_CH1 TIM8_CH2 TIM8_CH3		ADC1		TIM1_CH1 TIM1_CH2 TIM1_CH3	
通道 1		DCMI	ADC2	ADC2		SPI6_TX ⁽¹⁾	SPI6_RX ⁽¹⁾	DCMI
通道 2	ADC3	ADC3		SPI5_RX ⁽¹⁾	SPI5_TX ⁽¹⁾	CRYP_OUT	CRYP_IN	HASH_IN
通道 3	SPI1_RX		SPI1_RX	SPI1_TX		SPI1_TX		
通道 4	SPI4_RX ⁽¹⁾	SPI4_TX ⁽¹⁾	USART1_RX	SDIO		USART1_RX	SDIO	USART1_TX
通道 5		USART6_RX	USART6_RX	SPI4_RX ⁽¹⁾	SPI4_TX ⁽¹⁾		USART6_TX	USART6_TX
通道 6	TIM1_TRIG	TIM1_CH1	TIM1_CH2	TIM1_CH1	TIM1_CH4 TIM1_TRIG TIM1_COM	TIM1_UP	TIM1_CH3	
通道 7		TIM8_UP	TIM8_CH1	TIM8_CH2	TIM8_CH3	SPI5_RX ⁽¹⁾	SPI5_TX ⁽¹⁾	TIM8_CH4 TIM8_TRIG TIM8_COM

通道选择 , DMA_SxCR:CHSEL

图 27. 通道选择



多个DMA请求一起来，怎么办？

- 1、软件阶段，DMA_SxCR : PL**
- 2、硬件阶段，数据流编号小的优先级大**

同一个数据流只能使用一个通道，同一个DMA控制器可以使用多个数据流。

FIFO



FIFO : 源和目标之间的一个数据中转站。

- 1-每个数据流有4 字 FIFO , 阈值级别有 1/4、 1/2、 3/4 或满 , DMA_SxFCR:FTH。
- 2-在开启FIFO的时候 , 直接模式要禁止 , MA_SxFCR:DMDIS
在存储器到存储器传输的时候会自动启动FIFO模式 , 软件禁止不了。

FIFO阈值与突发配置



阈值级别：DMA_SxFCR:FTH；突发配置：DMA_SxCR:MBURST

表 41. FIFO 阈值配置

MSIZE	FIFO 级别	MBURST = INCR4	MBURST = INCR8	MBURST = INCR16
字节	1/4	4 个节拍的 1 次突发	禁止	禁止
	1/2	4 个节拍的 2 次突发	8 个节拍的 1 次突发	
	3/4	4 个节拍的 3 次突发	禁止	
	满	4 个节拍的 4 次突发	8 个节拍的 2 次突发	16 个节拍的 1 次突发
半字	1/4	禁止	禁止	禁止
	1/2	4 个节拍的 1 次突发		
	3/4	禁止		
	满	4 个节拍的 2 次突发	8 个节拍的 1 次突发	
字	1/4	禁止	禁止	
	1/2			
	3/4			
	满	4 个节拍的 1 次突发		

FIFO阈值与突发配置



1-FIFO大小：4个字，16个字节，半字即2个字节，字即4个字节

2-节拍：即MSIZE的单位

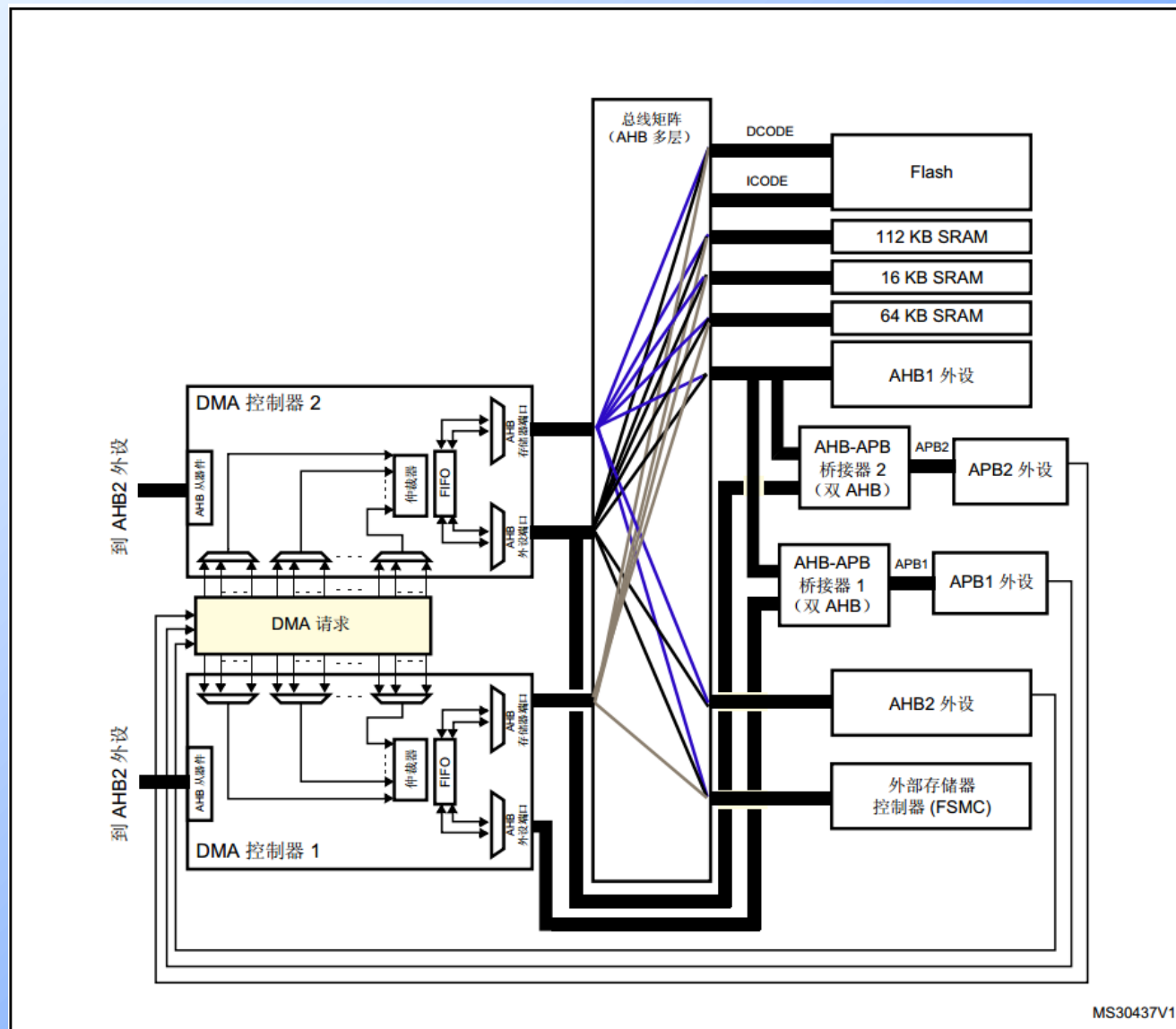
M/P接口，编程接口



1-M接口

2-P接口

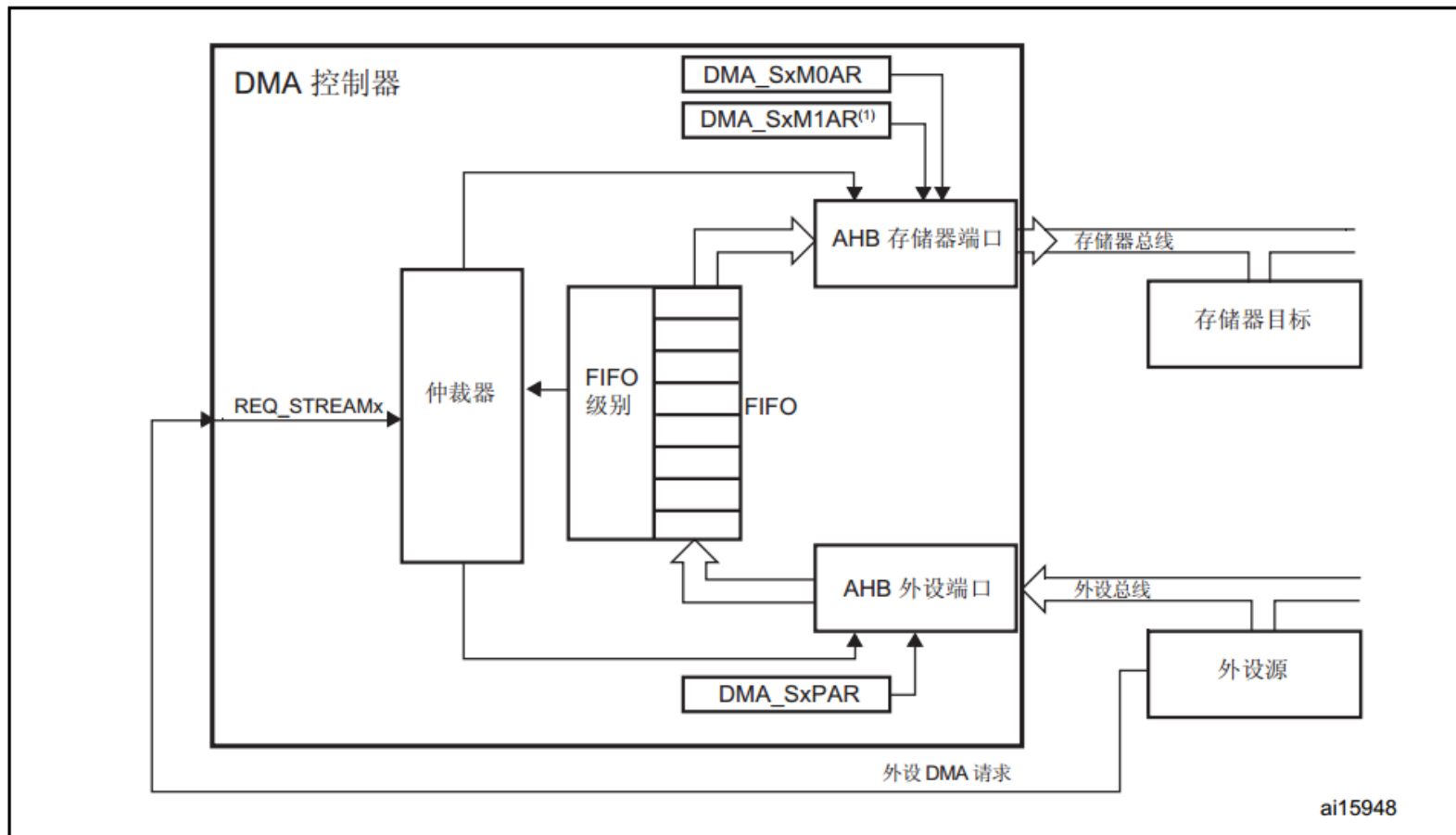
3-编程接口



外设到存储器



图 28. 外设到存储器模式

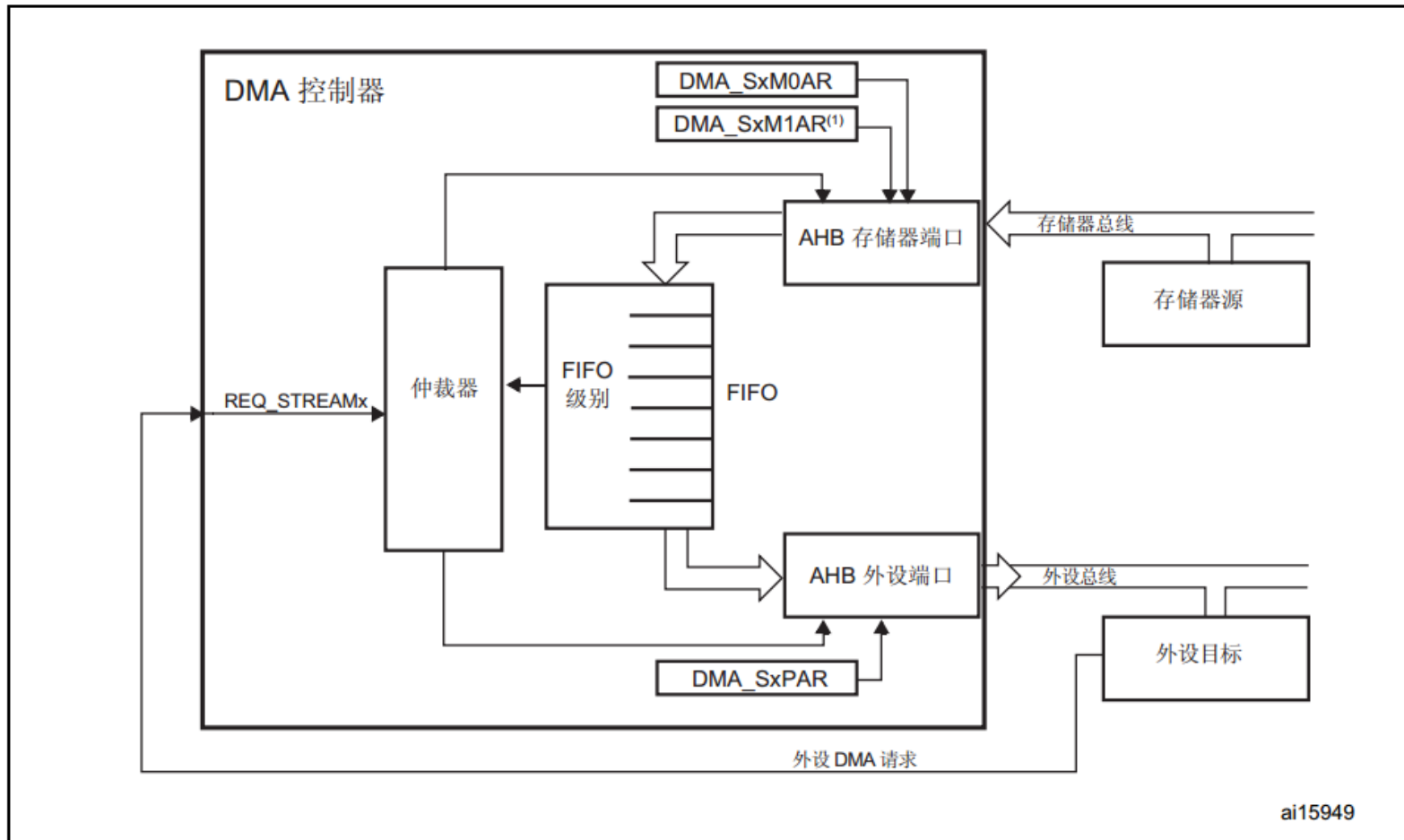


1. 用于双缓冲区模式。

存储器到外设



图 29. 存储器到外设模式

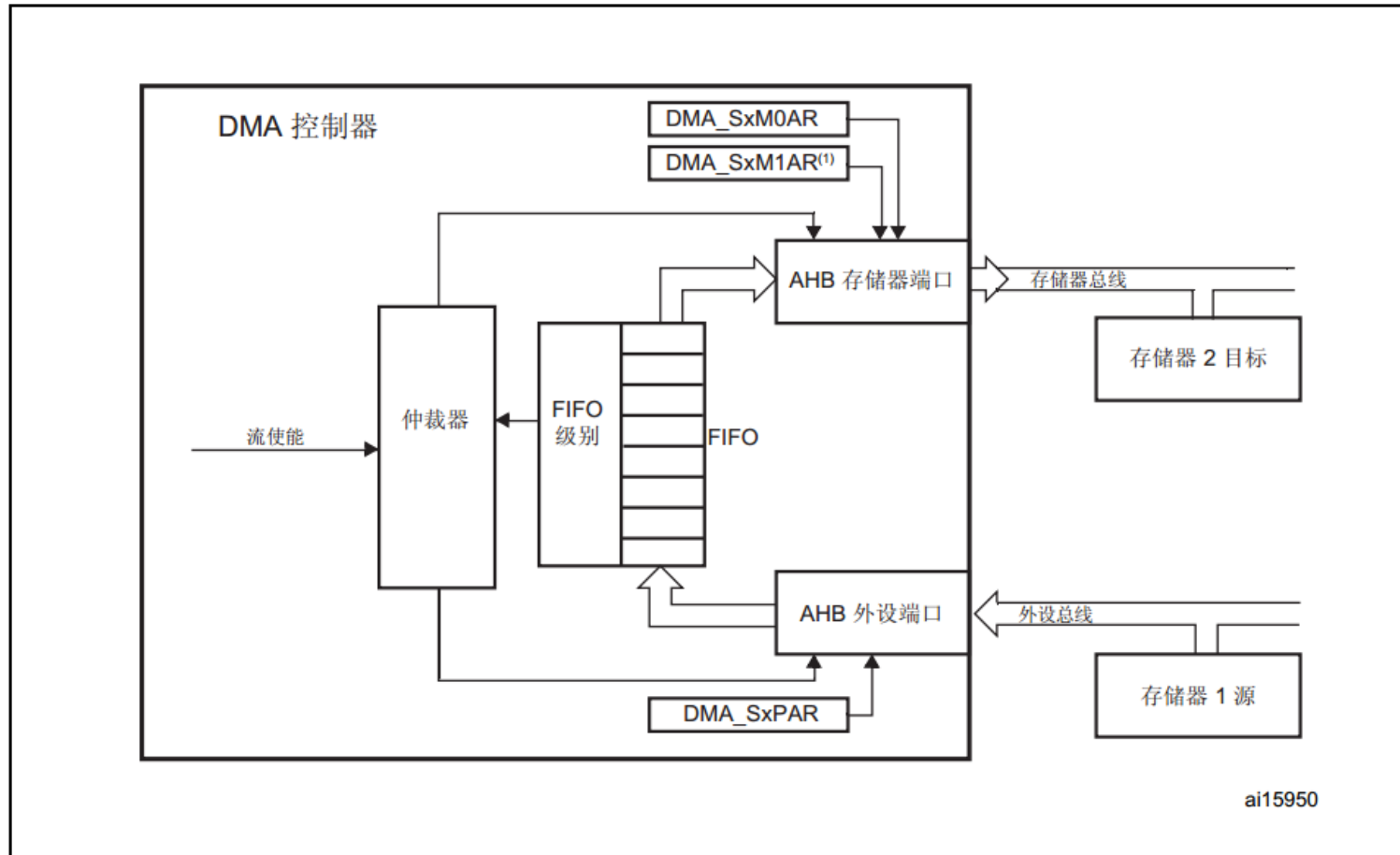


1. 用于双缓冲区模式。

存储器到存储器



图 30. 存储器到存储器模式



1. 用于双缓冲区模式。

零死角玩转STM32—M4系列



THANKS

野火论坛 : www.firebbs.cn

淘宝 : firestm32.taobao.com