

# 零死角玩转STM32—M4系列



## RCC—复位时钟控制

淘宝：[firestm32.taobao.com](http://firestm32.taobao.com)

论坛：[www.chuxue123.com](http://www.chuxue123.com)



扫描进入淘宝店铺

## 01

# 讲解时钟树

---

**参考资料: 《零死角玩转STM32—F429》  
“RCC—使用HSE/HIS配置时钟” 章节**

## HSE时钟

HSE : High Speed External Clock signal , 即高速的外部时钟。

来源 : 有源晶振 ( 1-50M ) 、 无源晶振 ( 4-26M )

控制 : RCC\_CR 时钟控制寄存器的位16 : HSEON控制

## HSI时钟

HSI : Low Speed Internal Clock signal , 即高速的内部时钟。

来源：芯片内部，大小为16M，当HSE故障时，系统时钟会自动切换到HSI，直到HSE启动成功。

控制：RCC\_CR 时钟控制寄存器的位0：HSION控制

# 时钟树主系统时钟讲解



## 锁相环时钟

锁相环时钟：PLLCLK

来源：HSI、HSE。由PLLSRC位配置。

HSE或者HSI先经过一个分频因子M进行分频，然后再经过一个倍频因子N，然后再经过一个分频因子P，最后成为锁相环时钟

$$\text{PLLCLK} = (\text{HSE}/M) * N / P = 25/25 * 360 / 2 = 180\text{M}$$

控制：RCC\_PLLCFGR :RCC PLL 配置寄存器

PLL48CK：USB\_FS、RANG、SDIO提供时钟

# 时钟树主系统时钟讲解



## 系统时钟

缩写：SYSCLK，最高为180M，F407最高为168M。

来源：HSI、HSE，PLLCLK。

控制：RCC\_CFGR 时钟配置寄存器的SW位

## HCLK时钟

HCLK：AHB高速总线时钟，最高为180M。为AHB总线的外设提供时钟、为Cortex系统定时器提供时钟（SysTick）、为内核提供时钟（FCLK）。

AHB为advanced high-performance bus。

来源：系统时钟分频得到。

控制：RCC\_CFGR 时钟配置寄存器的HPRE位

# 时钟树主系统时钟讲解



## PCLK1时钟

PCLK1：APB低速总线时钟，最高为45M。为APB1总线的外设提供时钟。2倍频之后则为APB1总线的定时器提供时钟，最大为90M。

来源：HCLK分频得到。

控制：RCC\_CFGR 时钟配置寄存器的PPRE1位



## PCLK2时钟

PCLK1：APB高速总线时钟，最高为90M。为APB2总线的外设提供时钟。2倍频之后则为APB1总线的定时器提供时钟，最大为180M。

来源：HCLK分频得到。

控制：RCC\_CFGR 时钟配置寄存器的PPRE2位

## RTC时钟

RTC：为芯片内部的RTC提供时钟。

来源：HSE\_RTC（HSE分频得到）、LSE（外部32.768KHZ的晶体提供）、LSI（32KHZ）。

控制：RCC备份域控制寄存器RCC\_BDCR：RTCSEL位控制

独立看门狗时钟：IWDGCLK，由LSI提供

# 时钟树其他时钟讲解



I2S时钟：由外部的引脚I2S\_CKIN或者PLLI2SCLK提供。

以太网PHY时钟：429没有集成PHY，只能外接PHY芯片，比如LAN8720，那PHY时钟就由外部的PHY芯片提供，大小为50M。

USB PHY时钟：429的USB没有集成PHY，要想实现USB高速传输，只能外接PHY芯片，比如USB33000。那USB PHY时钟就由外部的PHY芯片提供。

# 时钟树主系统时钟讲解



## MCO时钟输出

MCO：把控制器的时钟通过外部的引脚输出，可以外外部的设备提供时钟。MCO1为PA8，MCO2为PC9。

控制：RCC\_CFGR 时钟配置寄存器的MCOX的PREx位

时钟输出	IO	时钟来源
MCO1	PA8	HSI、LSE、HSE、PLLCLK
MCO2	PC9	HSE、PLLCLK、SYSCLK、PLLI2SCLK

## 系统时钟 配置流程

# 零死角玩转STM32—M4系列



**THANKS**

论坛：[www.chuxue123.com](http://www.chuxue123.com)

淘宝：[firestm32.taobao.com](http://firestm32.taobao.com)



扫描进入淘宝店铺