

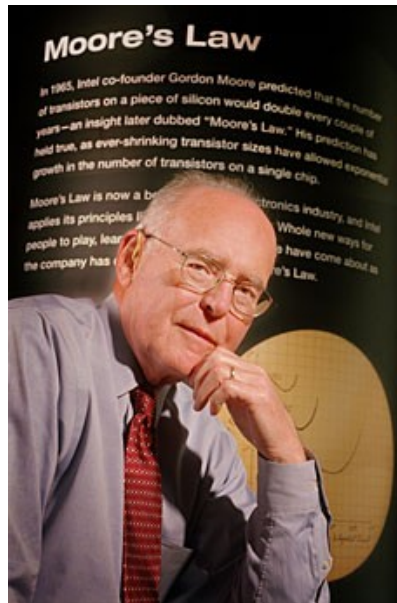


Universidade Federal da Fronteira Sul
Curso de Ciência da Computação
Campus Chapecó

Projeto Digital

Prof. Luciano L. Caimi
lcaimi@uffs.edu.br

► A Lei de Moore



“The number of transistors incorporated in a chip will approximately double every 24 months.”

Gordon Moore, Co-Founder Intel Co., 1965

Fonte: Intel Corporation

http://www.intel.com/museum/archives/history_docs/mooreslaw.htm

Em 1965, Gordon Moore (co-fundador da Intel) previu que o número de transistores integrados por chip dobraria a cada 24 meses.

Our World
in Data

Moore's law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years. This advancement is important for other aspects of technological progress in computing – such as processing speed or the price of computers.

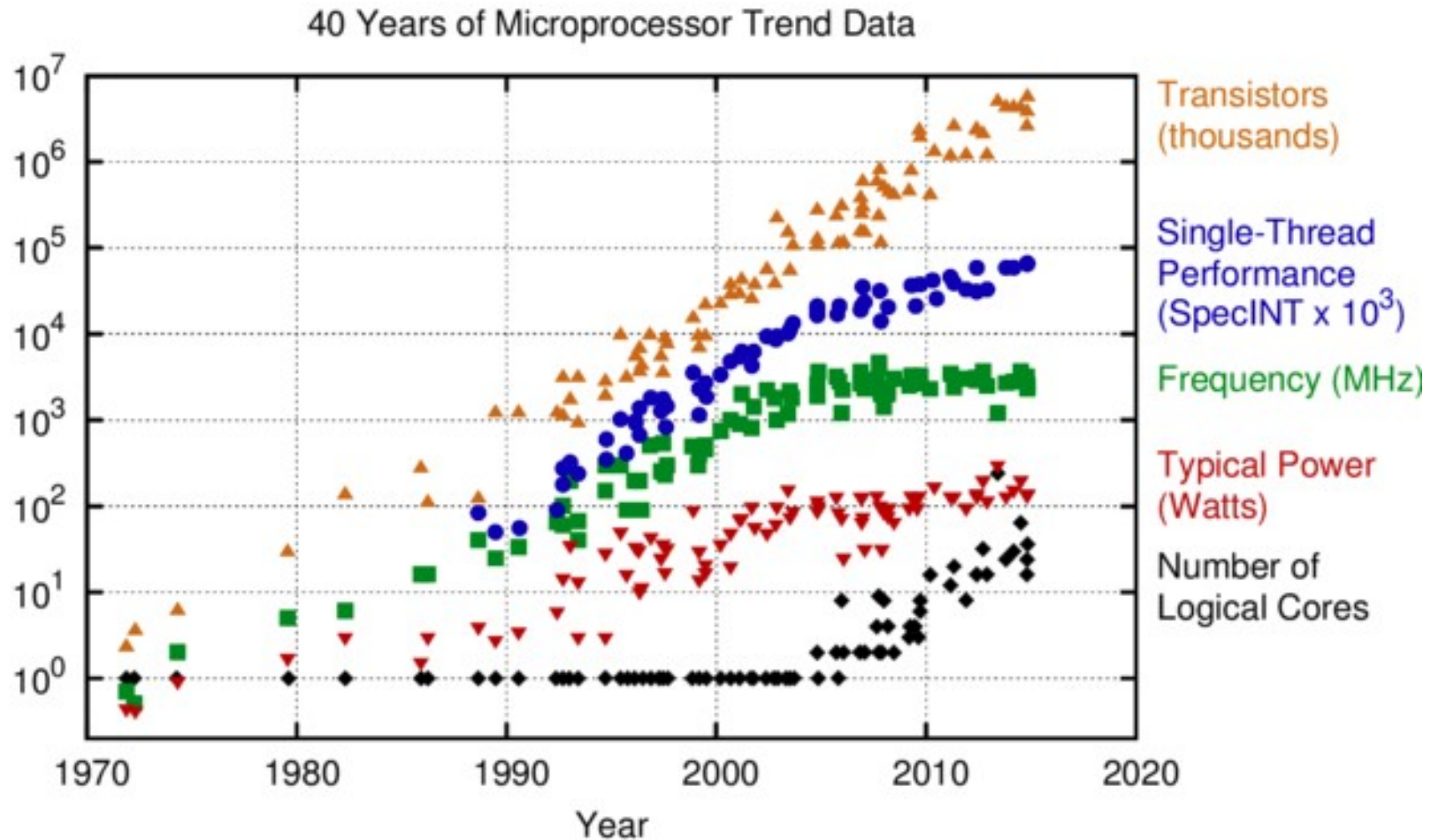
50,000,000,000



Year in which the microchip was first introduced

Licensed under CC-BY by the authors Hannah Ritchie and Max Roser.

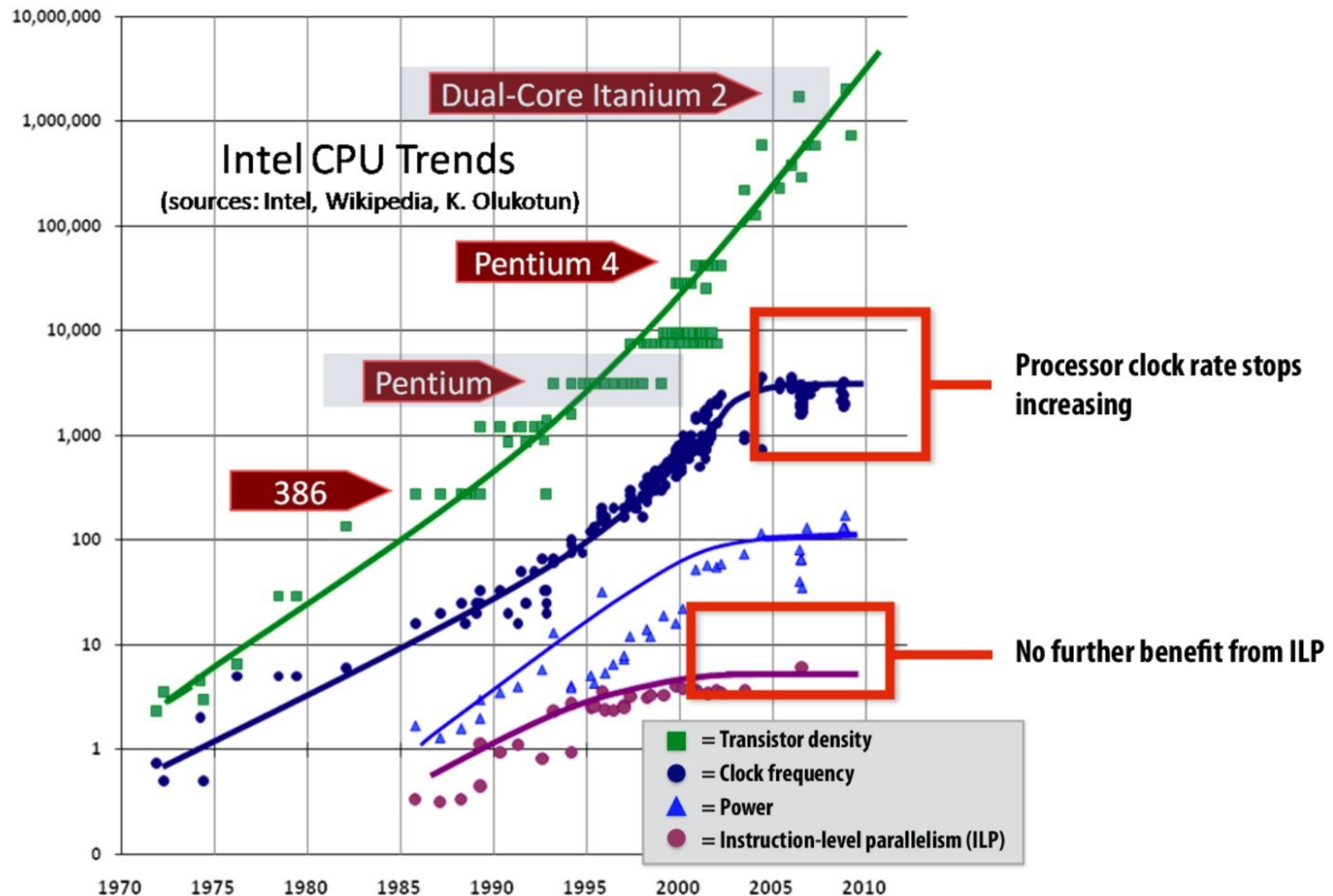
► A lei de Moore



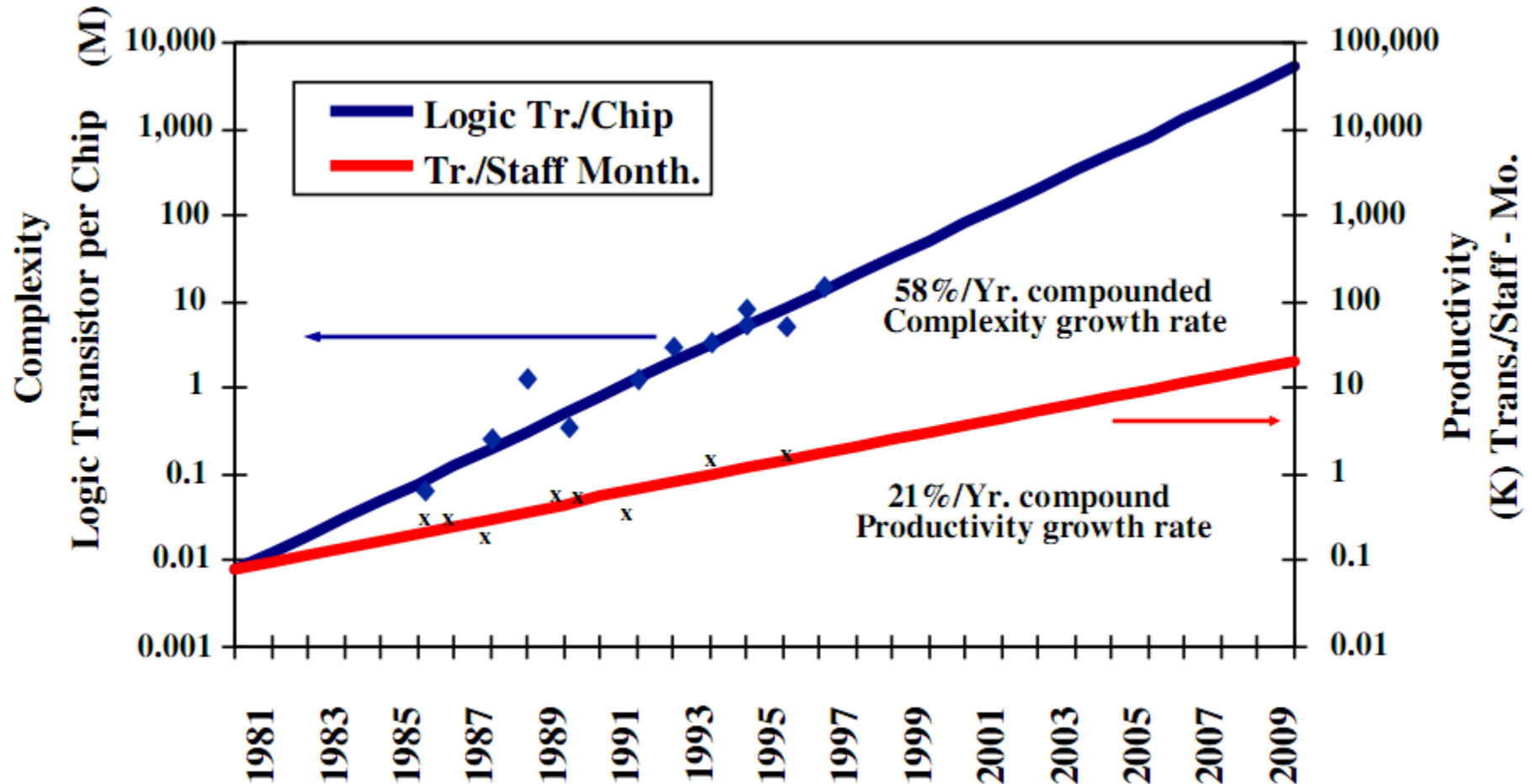
Original data up to the year 2010 collected and plotted by M. Horowitz, F. Labonte, O. Shacham, K. Olukotun, L. Hammond, and C. Batten
New plot and data collected for 2010-2015 by K. Rupp

► A lei de Moore

ILP tapped out + end of frequency scaling



► O “gap” de produtividade

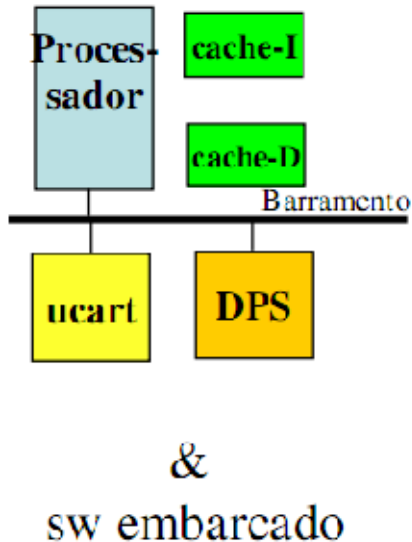


Fonte: Sematech

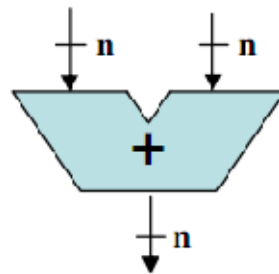
Courtesy: ITRS Roadmap

► Níveis de abstração

Nível de sistema



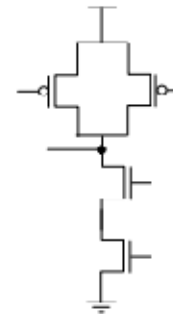
Nível RT



Nível lógico



Nível de circuito elétrico



Nível de transistor



► Níveis de Abstração

Nível de Transistor

- Partes dos transistores (gate, dreno, fonte, bulk) e materiais utilizados na fabricação do circuito integrado (silício, dióxido de silício, isolante k, alumínio, etc).

Nível de Circuito Elétrico

- Transistores,
- Resistores,
- Capacitores,
- Indutores e
- Fios.

Nível Lógico

- Portas lógicas,
- Latches e
- Flip-flops.

► Níveis de Abstração

Nível de Transferência entre Registradores (RT)

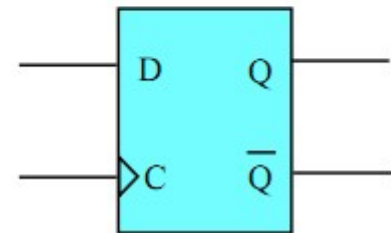
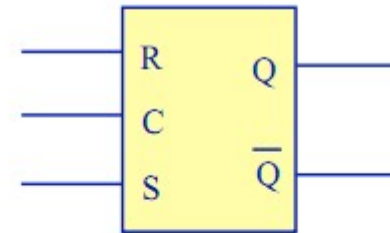
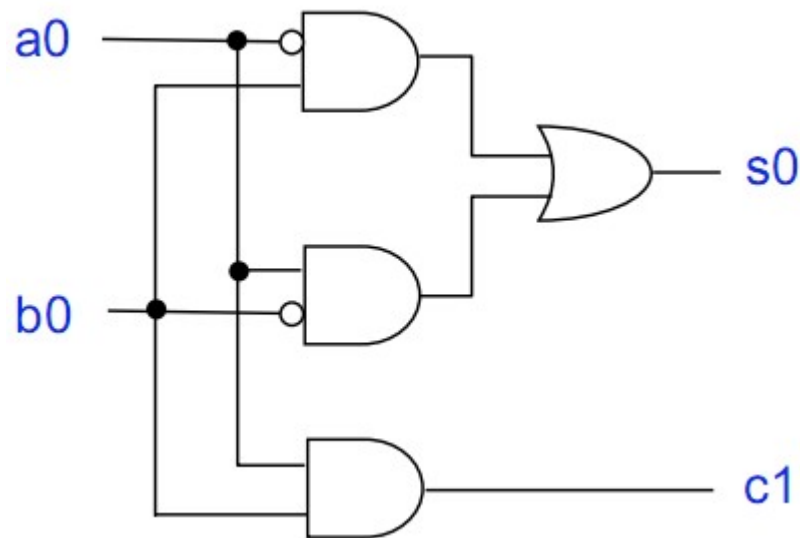
- Unidades funcionais (somadores, subtratores, somadores/subtratores, multiplicadores etc)
- Rede de interconexão (fios, multiplexadores, decodificadores, barramentos, buffers tri-state)
- Registradores e blocos de memória RAM, ROM etc

Nível de Sistema

- Processadores de uso genéricos (CPUs),
- Processadores para domínios específicos (ASIPs),
- Processadores específicos (ASICs),
- Barramentos,
- Memórias,
- Software embarcado.

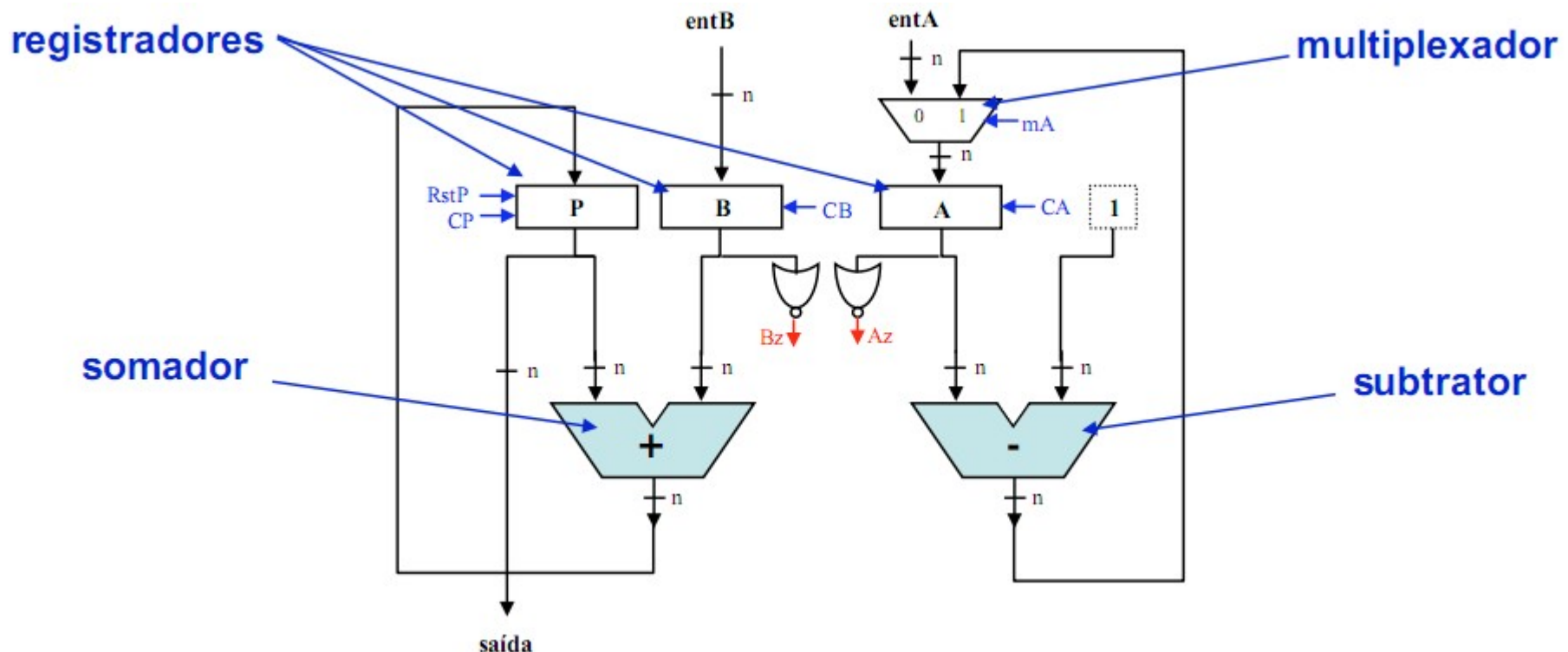
► Níveis de Abstração

Nível Lógico



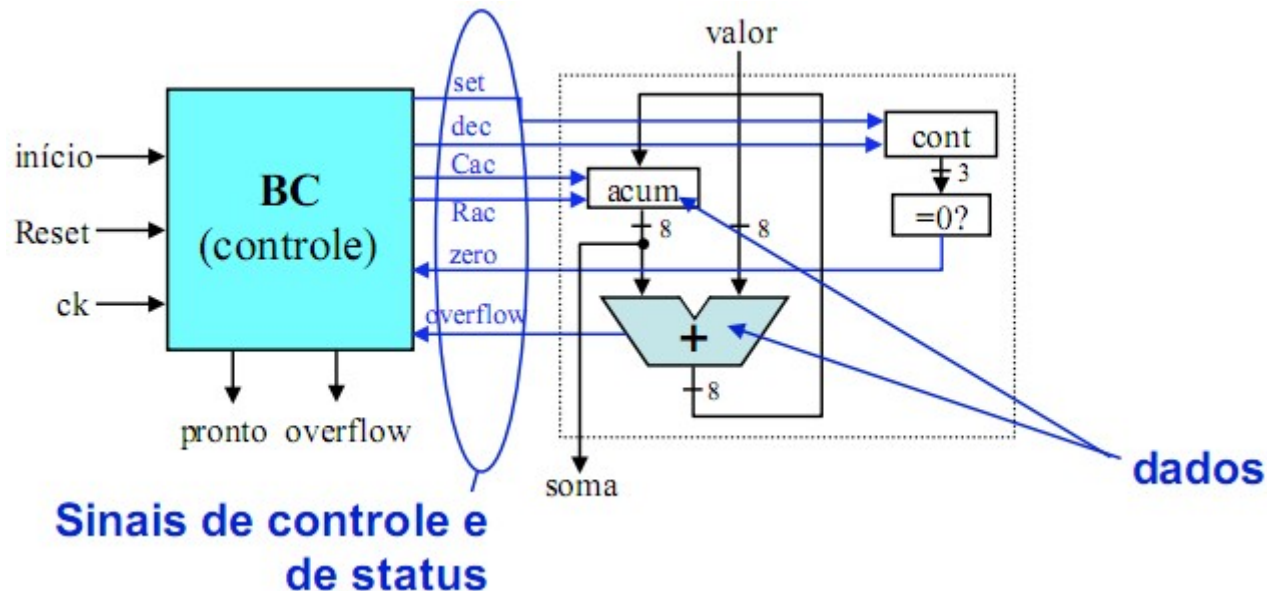
► Níveis de Abstração

Nível de Transferência entre Registradores (RT)



► Níveis de Abstração

Nível de Transferência entre Registradores (RT)



► Visões de Projeto

Descrição Estrutural

Utiliza-se um conjunto de blocos e conexões que representam uma possível implementação do sistema eletrônico. Pode-se usar linguagem de descrição de hardware (HDL) ou esquemáticos (em papel ou usando algum editor de esquemático).

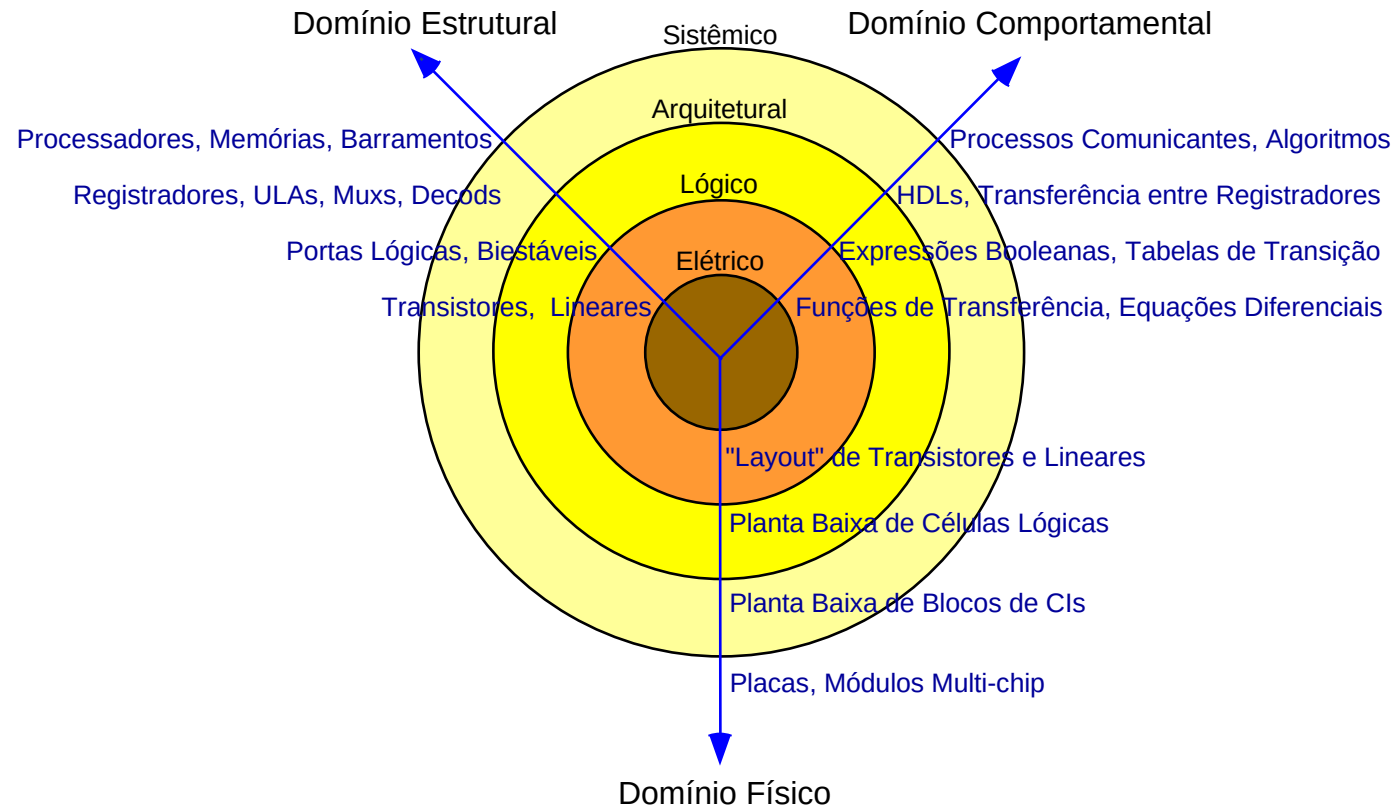
Descrição Comportamental

Faz uso de texto em linguagem natural, HDL ou equações para descrever como o sistema eletrônico se comporta (i.e., funciona).

Descrição Física

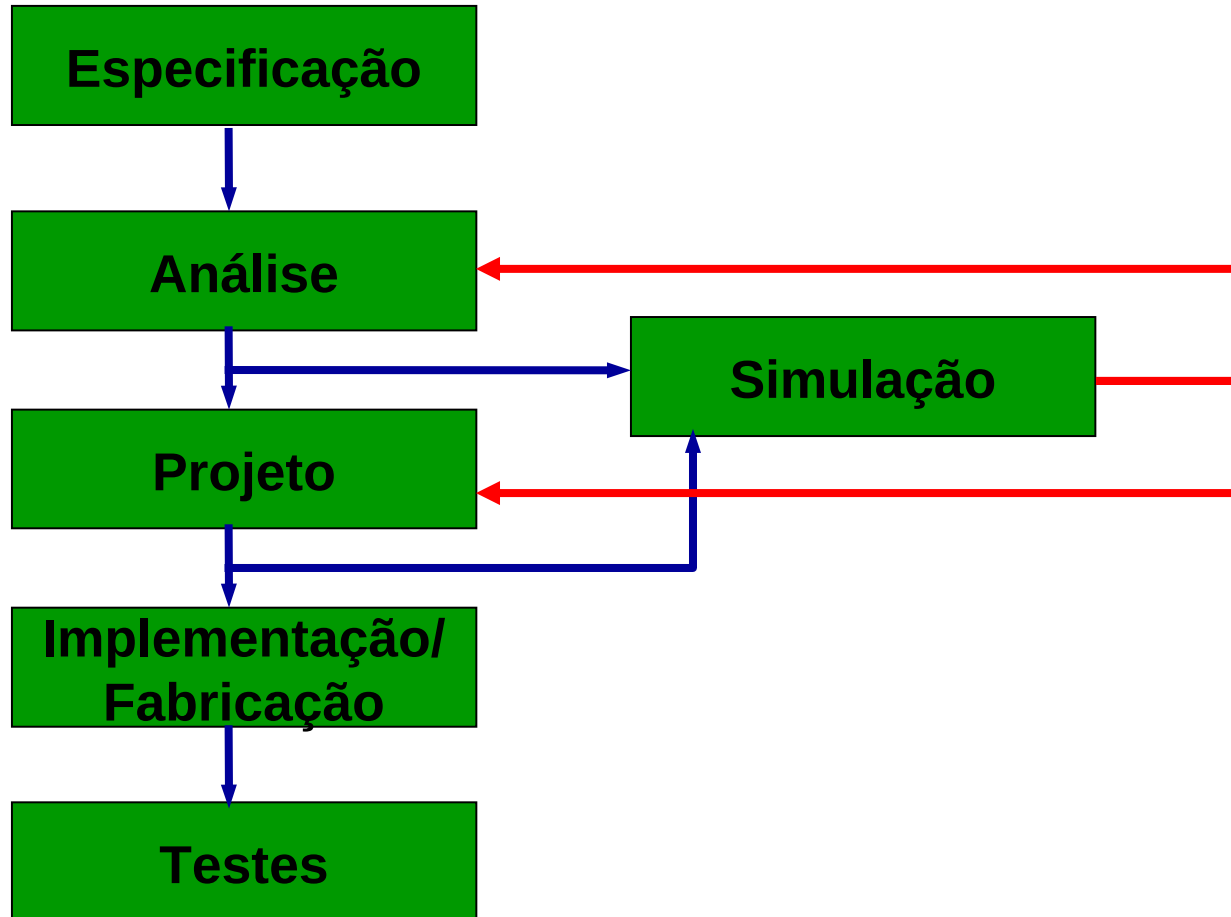
Usada para implementar o sistema eletrônico. No caso de fabricação do chip com tecnologia CMOS, descrição das geometrias das máscaras que serão usadas no processo de litografia fina.

► Modelo de Gajski-Kuhn



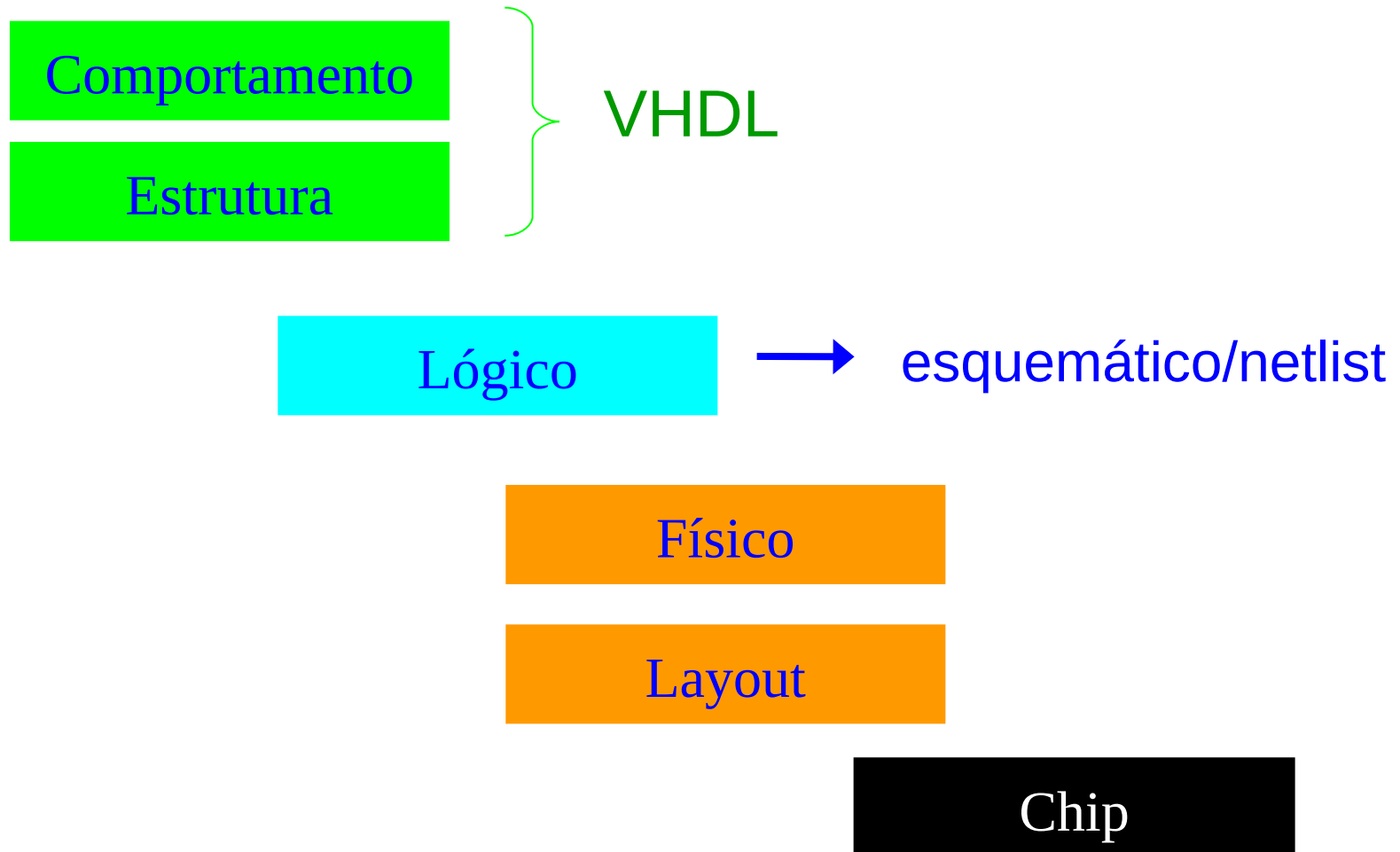
Círculo = nível de abstração, eixo = domínio de descrição
Intersecção círculo-eixo (vértices) = descrição
Transformação entre níveis (aresta no grafo) = ferramenta

► Fluxo de Projeto (simplificado)

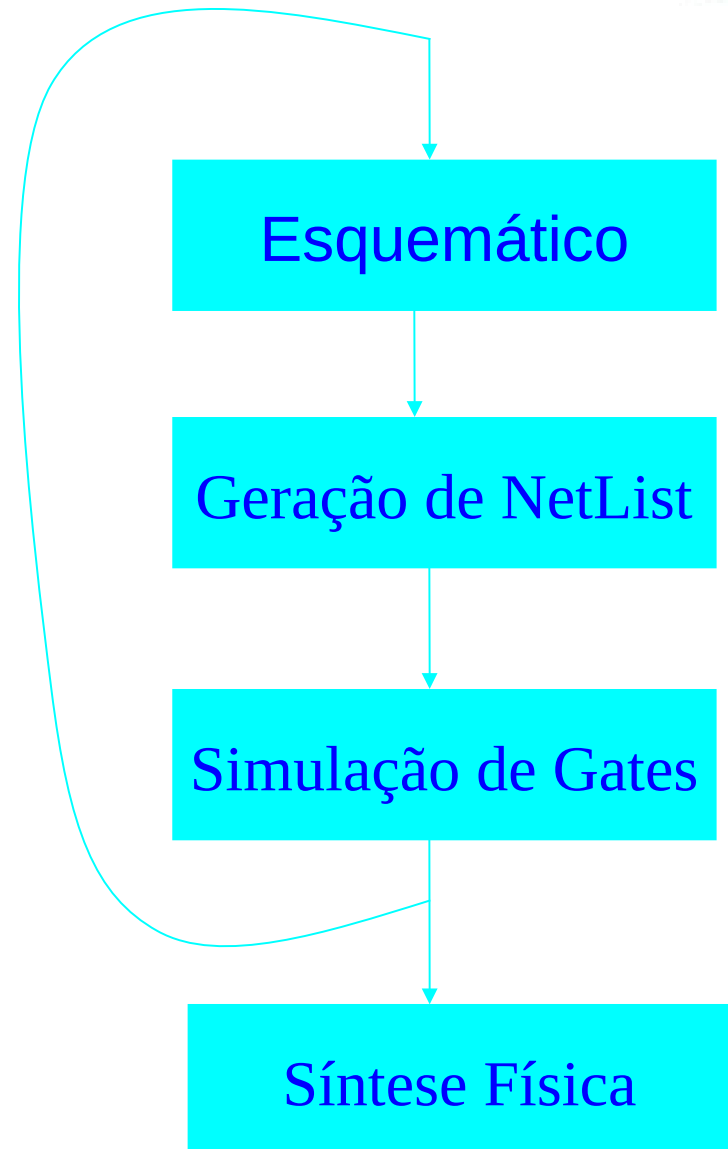
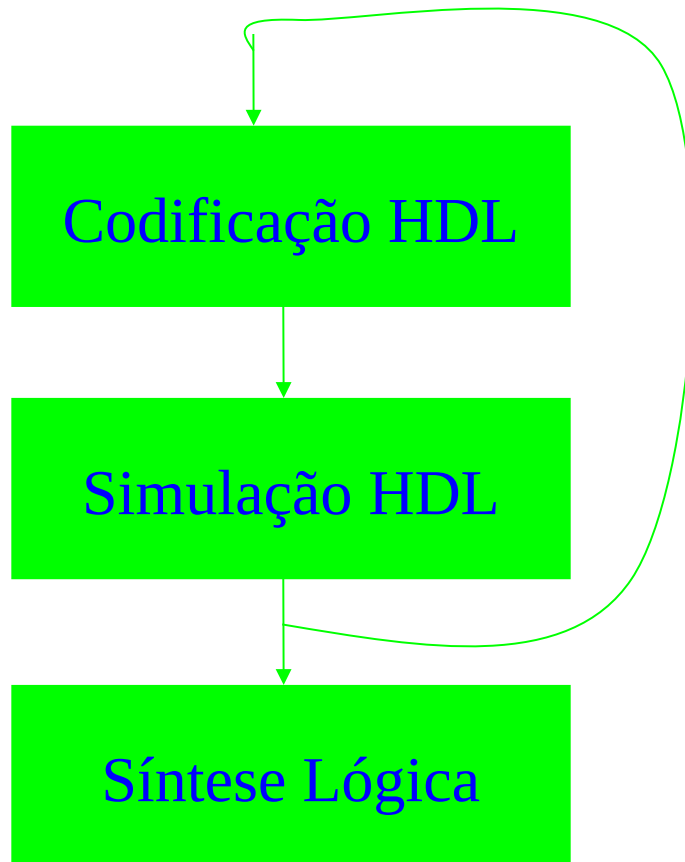


► Fluxo de Projeto (simplificado)

idéia/especificação



► FrontEnd



▶ Síntese x Síntese Automática

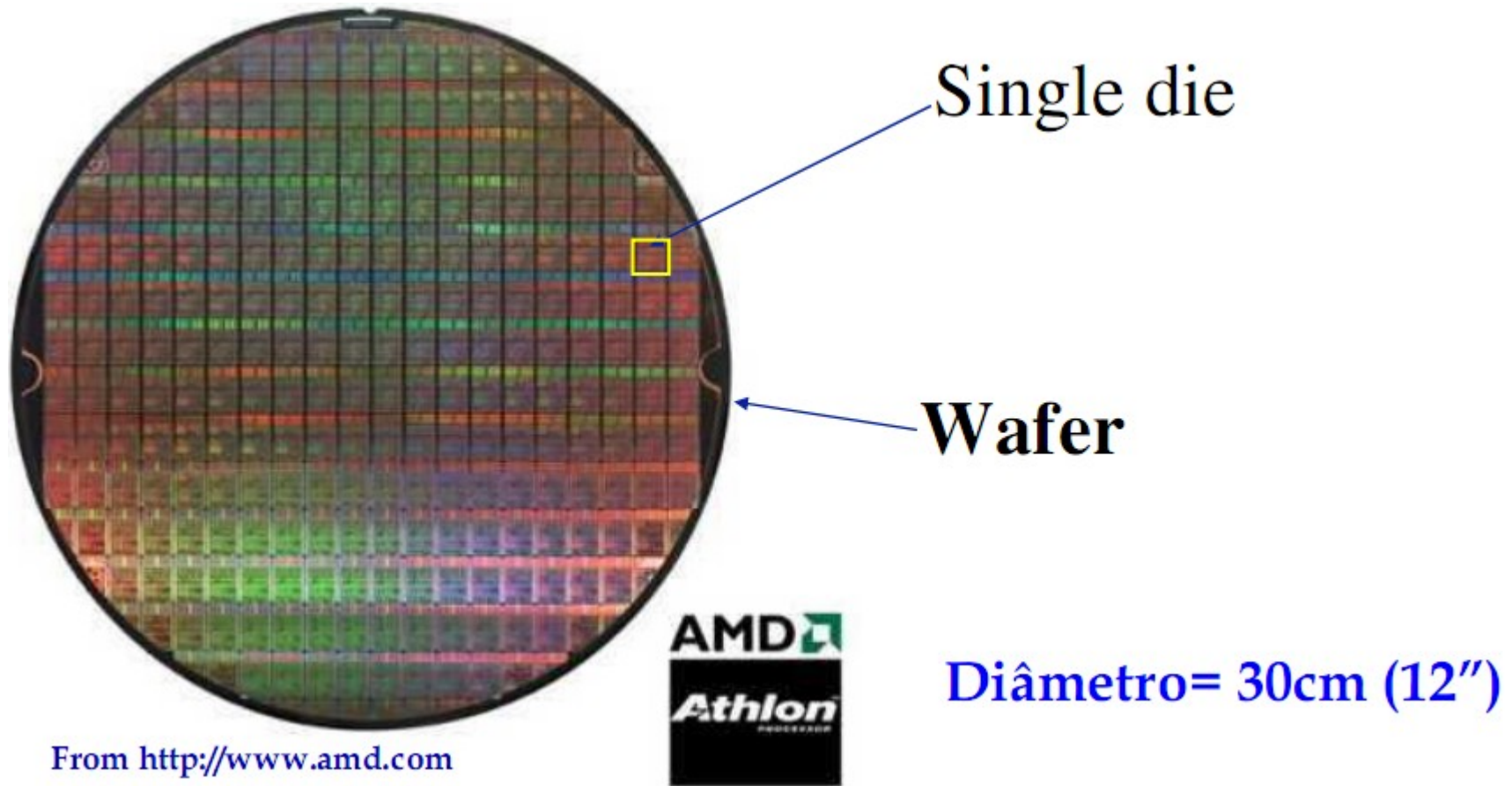
Síntese

Traduz uma dada descrição de um sistema eletrônico para uma nova descrição (sendo esta nova descrição em um nível inferior de abstração) por meio da adição de detalhes de implementação.

Síntese Automática

Síntese realizada com o auxílio de ferramentas computacionais (atualmente referenciadas por ferramentas de EDA- Electronic Design Automation).

► Custo do Die (chip)



► Custo dos Circuitos Integrados

1. Custos Fixos ou Não-Recorrentes (NRE)

Independente do volume (quantidade de peças a serem produzidas), mas depende da complexidade do projeto

- Tempo de Projeto (complexidade, rigor dos requisitos, produtividade da equipe)
- Produção das máscaras
- Investimento em pesquisas...

2. Custos Variáveis ou Recorrentes

Proporcional ao volume do produto e à área do chip

- Processamento do silício, encapsulamento (packaging), teste...

► Custo dos Circuitos Integrados

$$\text{Custo por CI} = \text{custo var.} + \frac{\text{custo fixo}}{\text{volume}}$$

$$\text{custo var.} = \frac{\text{custo do die} + \text{custo do teste do die} + \text{custo do } \textit{packaging}}{\text{Yield pós-teste do die}}$$

Obs: Yield é o rendimento da fabricação