



UNIVERSIDADE FEDERAL DA FRONTEIRA SUL  
CURSO DE CIÊNCIA DA COMPUTAÇÃO  
ORGANIZAÇÃO DE COMPUTADORES

- 1) Um computador possui uma memória principal com capacidade para armazenar dados de 8 bits em cada uma das suas  $N$  células. O barramento de endereços tem 12 bits de tamanho. Quantos bytes poderão ser armazenados na memória.
- 2) Apresente a hierarquia de memória posicionando os diferentes tipos de memória. Porque a apresentação na forma de pirâmide é uma boa analogia da hierarquia de memória?
- 3) Compare uma memória principal e uma memória cache em termos de tempo de acesso, capacidade e temporariedade de armazenamento de dados.
- 4) Explique os conceitos de localidade espacial e localidade temporal. Como estes conceitos foram utilizados na implementação das memórias cache?
- 5) Descreva detalhadamente cada uma das ações que ocorrem durante o acesso de leitura da memória considerando a existência de uma memória cache que utiliza mapeamento associativo?
- 6) Supondo um processador com barramento de endereços de 24 bits, qual a quantidade de células de memória endereçáveis por este processador?
- 7) Qual a política de substituição de dados implementada no mapeamento direto?
- 8) Quais as diferenças e as implicações nas políticas de escrita da memória cache: escrita em ambas e escrita no retorno?
- 9) Cite políticas de substituição que podem ser implementadas em um sistema que utiliza memória cache. Explique cada uma delas e apresente um exemplo numérico que diferencie-as.
- 10) Uma memória principal tipo DDR funciona em um barramento com largura de 64 bits rodando a 200MHz com ciclos de wait-states 4-1-1-1. Pergunta-se: Qual a largura de banda máxima teórica do sistema? b) Qual a largura de banda efetiva do mesmo?
- 11) Apresente e explique as 4 categorias de melhora da performance da cache existentes de acordo com Patterson & Hannessy.
- 12) O que é *memória virtual*? Para que é usada? Quem dá suporte? Quem gerencia? Quais as técnicas de implementação?
- 13) Quais são os recursos que devem ser implementados no processador para dar suporte a Memória Virtual?
- 14) Explique como se dá o processo de tradução do endereço lógico em físico com e sem TLB em um sistema que implementa memória virtual usando paginação. Apresente um exemplo em que cada página tem 4 KB, os endereços virtuais são de 40 bits e os endereços físicos são de 32 bits.