

使用指南

一、 硬件平台

FPGA 使用的是 Altera 的 EP4CE6E22C8 芯片，控制 ws2812b 全彩 led 灯珠，灯的个数为 60 个。

二、 注意事项

1. 整个工程不依赖任何官方 IP，故可以直接应用到不同的 FPGA 芯片。
2. 输入时钟为 50MHz，顶层模块需要三个 1bit 输入：时钟 clk，复位按键 reset 和灯效切换按键 K1；输出为 1bit 的 ws2812b 的控制信号。
3. 只要保证输入时钟为 50MHz 且灯珠个数为 60，整个工程就可以直接编译下载，如果时钟不是 50MHz，请通过 PLL 产生并自行输入或者修改驱动（对不同时钟频率，本代码移植性较差，不建议修改代码以适应时钟）。
4. 顶层模块为：ledband2.v，使用 quartus 或者 vivado 时，直接添加所有.v 文件，设置 ledband2 为顶层，然后综合即可。