

Ψηφιακά Ολοκληρωμένα Κυκλώματα

VLSI-ASIC Μεγάλης Κλίμακας

Κωτούλας Εμμανουήλ 9697

2022-2023

Άσκηση 1

Genus

Για το κομμάτι της σύνθεσης χρησιμοποιήθηκε η εντολή *genus -f script.tcl* ώστε να αυτοματοποιηθεί ως έναν βαθμό η διαδικασία.

Το top-level module προσδιορίζεται στην εντολή *elaborate picorv32*.

Κατά το elaboration δεν υπάρχει κάποιο unresolved reference.

Το αρχείο constraints.sdc περιέχει τις απαραίτητες εντολές για την δημιουργία των constraints όπως αναφέρονται στην εκφώνηση.

Constraints όπως αναγράφονται και στο αρχείο .sdc:

- 1 clock creation 50% duty cycle 10ns period name clk:

```
create_clock [get_ports clk] -name clk -period 10 -waveform {0 5}
```

- 2 latency of clock to 400ps:

```
set_clock_latency 0.4 clk
```

- 3 clock uncertainty 50ps:

```
set_clock_uncertainty 0.05 clk
```

- 4 transition time to 1% of period of clock:

```
set_clock_transition 0.1 clk
```

- 5 output delay for all outputs for setup analysis at 1ns combined with the clock delay:

```
set_output_delay -clock clk -network_latency_included -max 1 [all_outputs]
```

- 6 output delay for all outputs for hold analysis at 0.4ns combined with the clock delay :

set_output_delay -clock clk -network_latency_included -min 0.4 [all_outputs]

- 7 output load for setup time analysis at 0.5pf:

set_load 0.5 -max [all_outputs]

- 8 output load for hold time analysis at 0.01pf:

set_load 0.01 -min [all_outputs]

- 9 input delay for all inputs for setup analysis at 1ns combined with the clock delay :

set_input_delay -clock clk -network_latency_included -max 1 [all_inputs]

- 10 input delay for all inputs for hold analysis at 0.4ns combined with the clock delay:

set_input_delay -clock clk -network_latency_included -min 0.4 [all_inputs]

- 11 cell to drive the inputs for setup analysis:

set_driving_cell -lib_cell BUFX2 -max [all_inputs]

- 11 cell to drive the inputs for hold analysis:

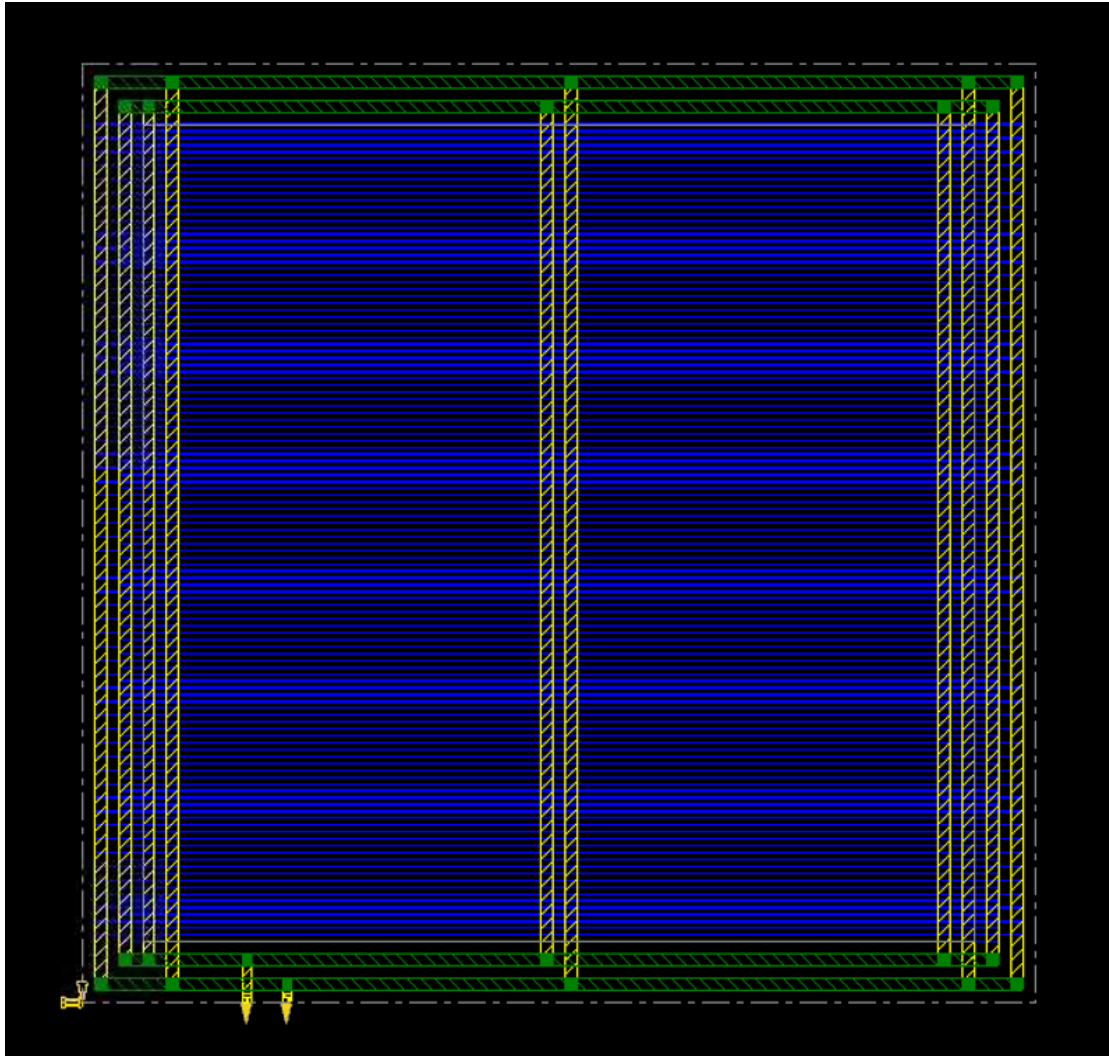
set_driving_cell -lib_cell BUFX16 -min [all_inputs]

Αποτελέσματα Σύνθεσης

Αριθμός κελιών	8637
Επιφάνεια:	
• Cell Area	31161.330
• Net Area	12546.216
• Total Area	43707.546
Slack:	
• Setup Critical Path Slack	6036.1 ps
Ισχύς:	
• Leakage	1.96440e-06 W
• Internal	1.26046e-03 W
• Switching	2.91840e-03 W
• Total	4.18082e-03 W

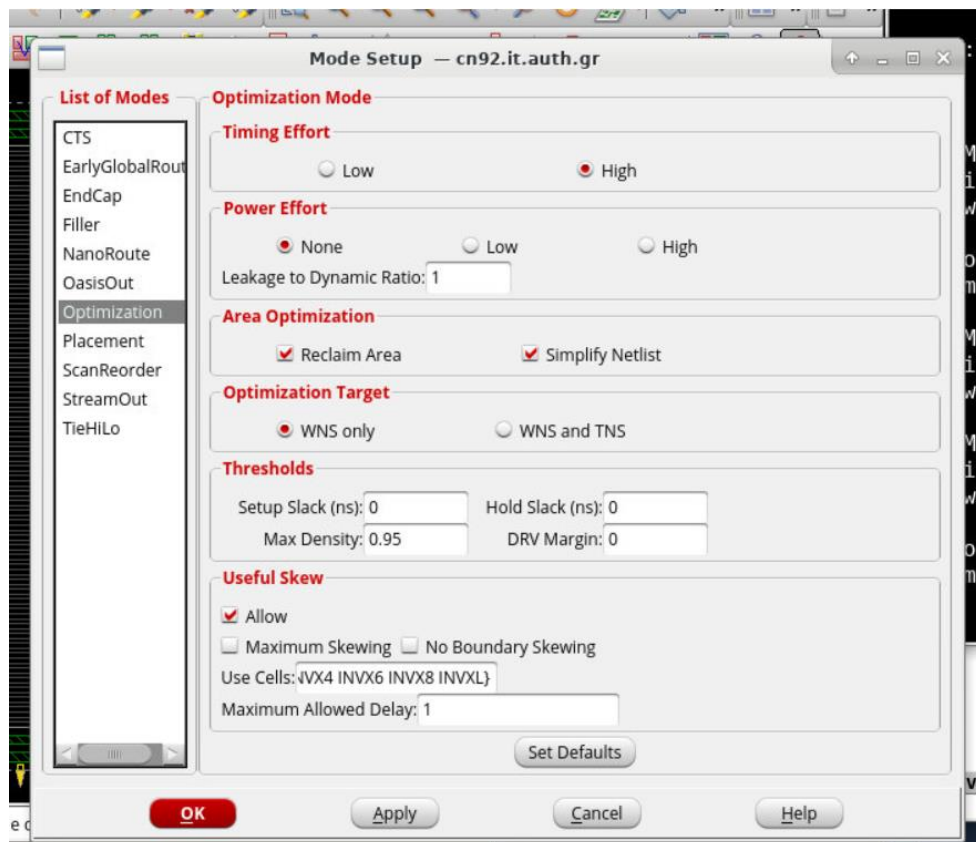
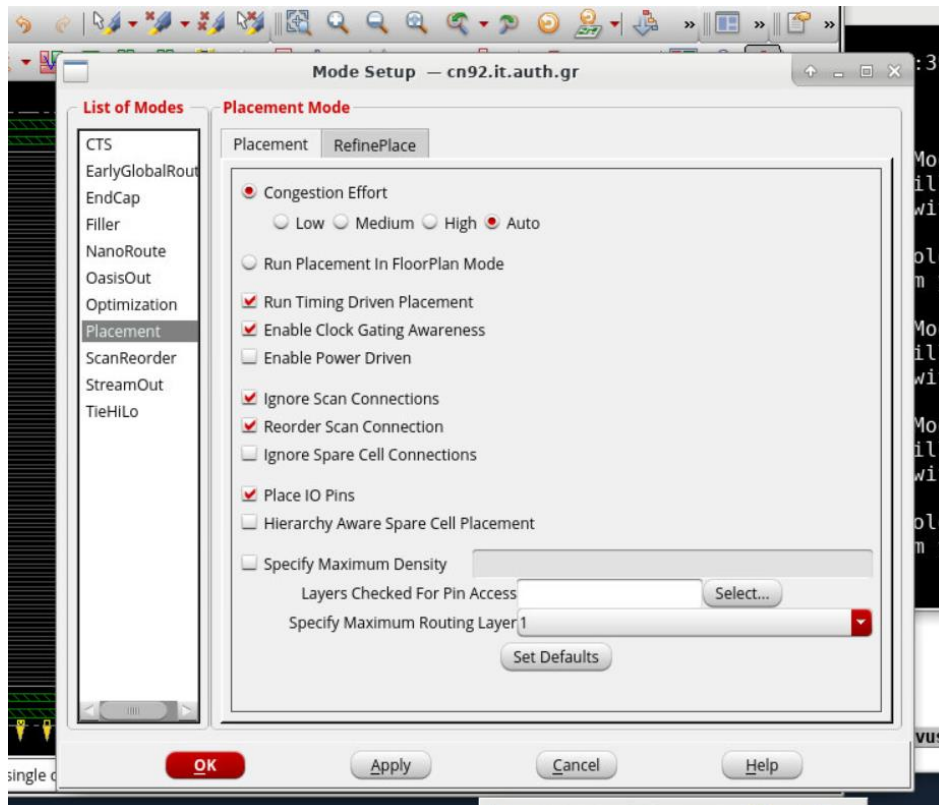
Innovus

Σύμφωνα με τις οδηγίες εισάχθηκε το design στο innovus , έγινε specified το floorplan με ποσοστό χρήσης 75% και δημιουργήθηκε το κενό 15μm μέχρι το I/O. Έπειτα δημιουργήθηκε το δίκτυο διανομής ισχύος με τα top μέταλλα, τα κάθετα strippes και τα follow pins καθώς και τα I/O pins για το Vdd και το Vss τα οποία συνδέθηκαν με τα rings με SRoute.

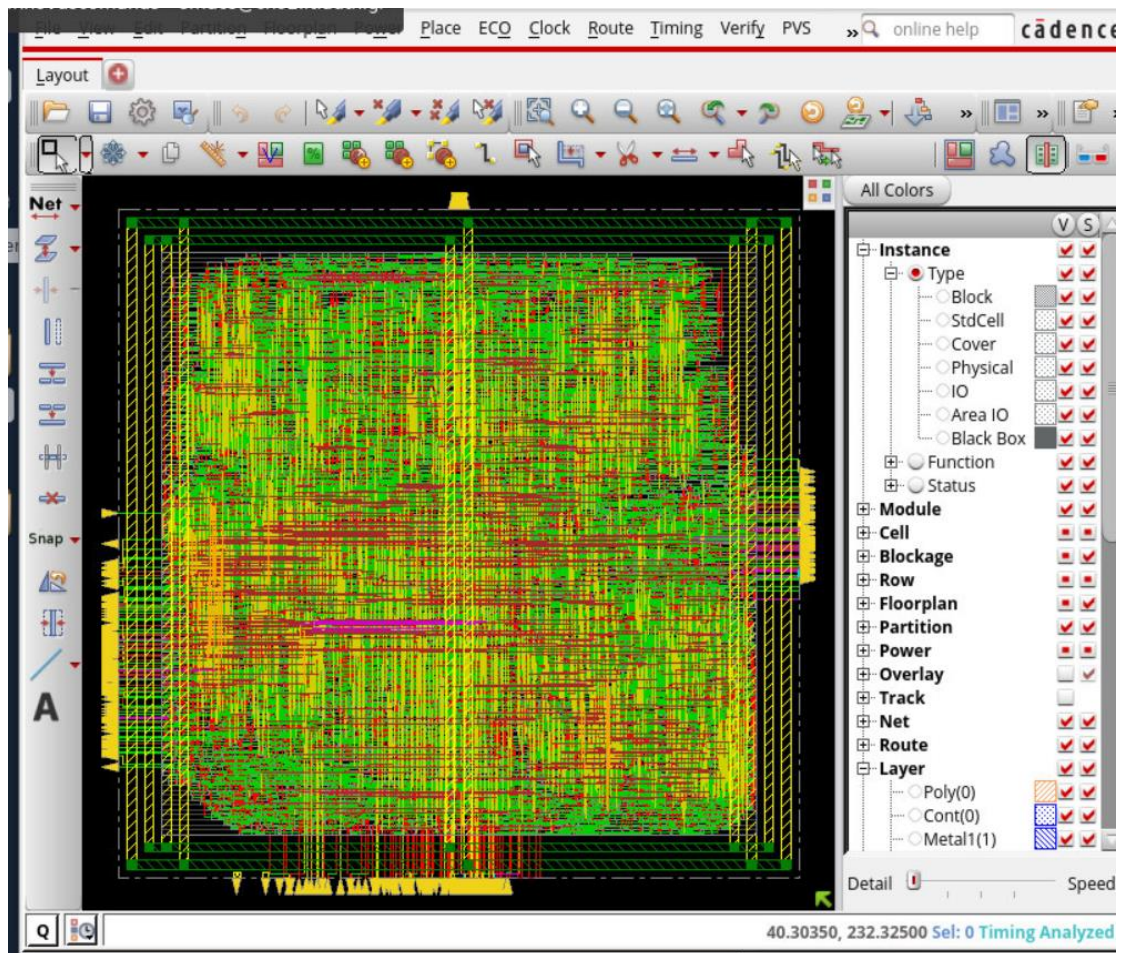


Placement

Η τοποθέτηση έγινε με τις ρυθμίσεις όπως φαίνονται παρακάτω.



Το αποτέλεσμα της τοποθέτησης:



Επιφάνεια: 31037.868

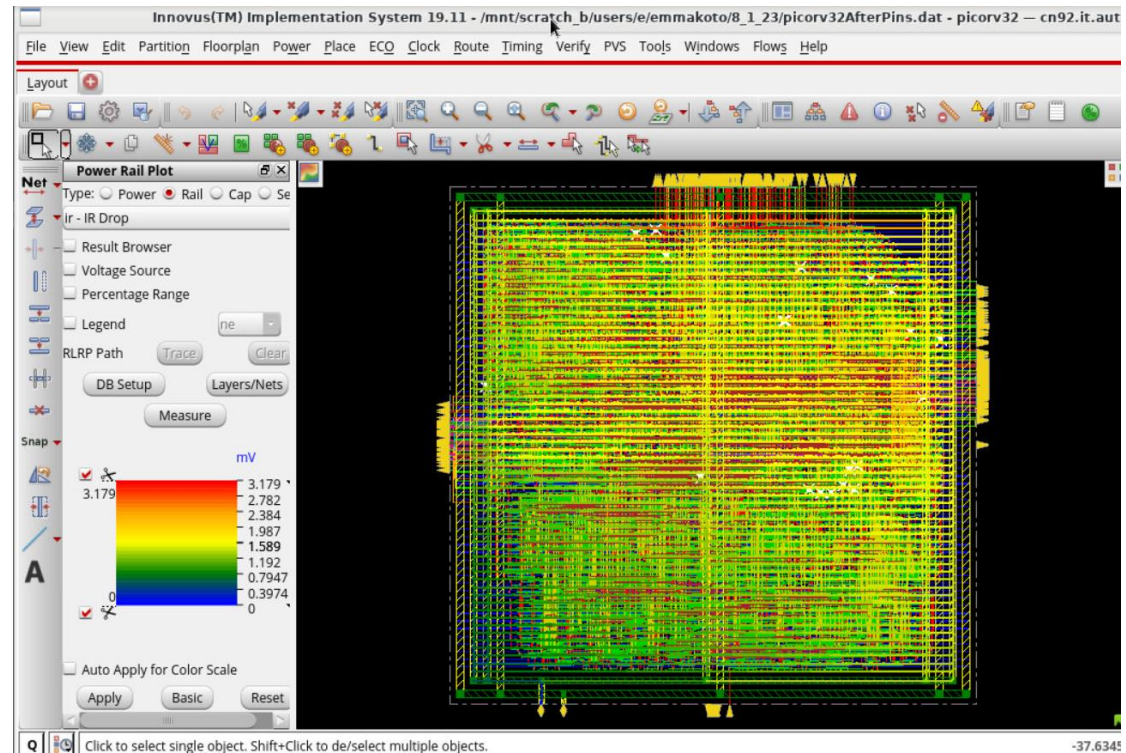
Slack:

- Setup mode: all WNS 6.387 ns
- Setup mode: all TNS 0
- Setup mode: r2r WNS 6.555 ns
- Setup mode: r2r TNS 0
- Setup mode: default WNS 6.387 ns
- Setup mode: default TNS 0
- Hold mode: all WNS 0.015 ns
- Hold mode: all TNS 0
- Hold mode: r2r WNS 0.015 ns
- Hold mode: r2r TNS 0
- Hold mode: default WNS 0.355 ns
- Hold mode: default TNS 0

Ισχύς:

- Leakage 0.00193348 mW
- Internal 1.15675782 mW
- Switching 2.12903292 mW
- Total 3.28772421 mW

Early Power Rail Analysis



Τα βήματα του early power rail analysis εκτελέστηκαν με επιτυχία. Στην εικόνα παρουσιάζεται το IR drop, το οποίο είναι της τάξης του mV που είναι αποδεκτό.

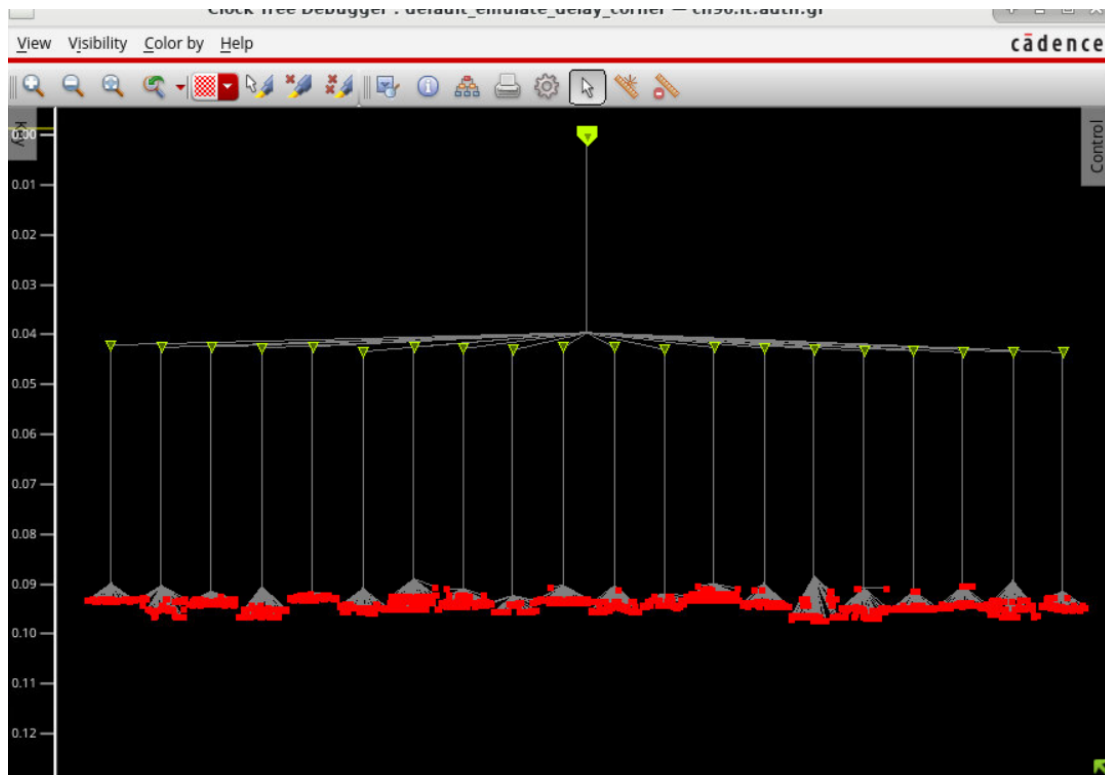
Early Global Routing

Δεν φάνηκε σε κάποια από τις δύο περιπτώσεις να υπάρχει πρόβλημα με το congestion. Έγινε μεγαλύτερη χρήση των μετάλλων 2-10 όταν επιλέχθηκαν μόνο αυτά σε αντίθεση με την περίπτωση που χρησιμοποιήθηκαν τα 1-11.

Clock Tree Synthesis

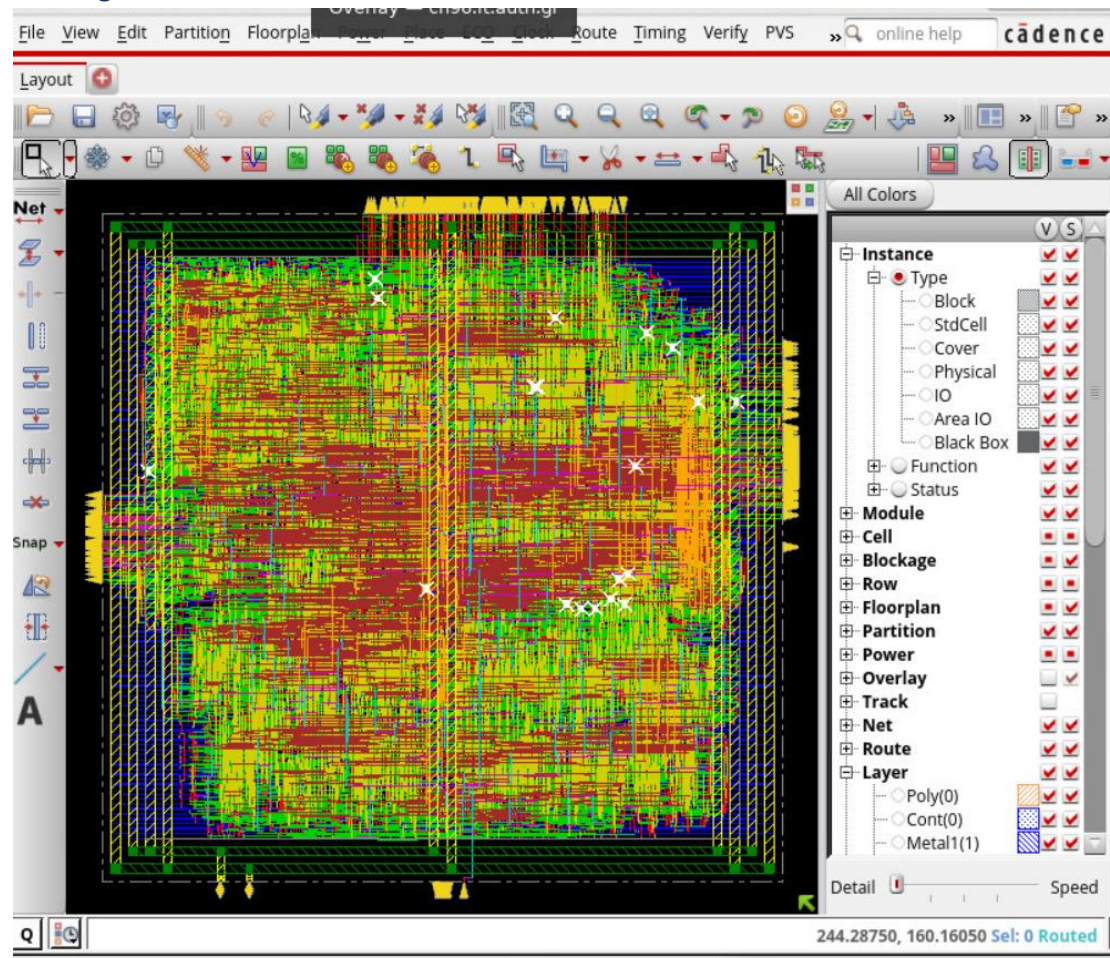
Επιφάνεια:	31218.786
Slack:	
• Setup mode: all WNS	6.370 ns
• Setup mode: all TNS	0
• Setup mode: r2r WNS	6.575 ns
• Setup mode: r2r TNS	0
• Setup mode: default WNS	6.370 ns
• Setup mode: default TNS	0
• Hold mode: all WNS	0.014 ns
• Hold mode: all TNS	0
• Hold mode: r2r WNS	0.014 ns
• Hold mode: r2r TNS	0
• Hold mode: default WNS	0.369 ns
• Hold mode: default TNS	0
Ισχύς:	
• Leakage	0.00195526 mW
• Internal	1.18934985 mW

• Switching	2.28342746 mW
• Total	3.47473256 mW
Clock Buffers	21
Skew Groups	1
Skew and Transition	Within target
Max Depth	2
Min Depth	2
Trunk Wire Length	475.420
Leaf Wire Length	7545.200



Clock Path Browser — cn96.it.auth.gr								
Analysis View	Skew Group	Skew	Min Delay	Max Delay	Min Pin	MinPath Level	Max Pin	MaxPath Level
...elay_corner:hold.early	...ate_constraint_mode	0.007	0.086	0.093	...g[19][31]/CK	4	...dr_reg[5]/CK	4
...elay_corner:hold.late	...ate_constraint_mode	0.007	0.090	0.097	...g[19][31]/CK	4	...dr_reg[4]/CK	4
...elay_corner:setup.early	...ate_constraint_mode	0.007	0.086	0.093	...g[19][31]/CK	4	...dr_reg[5]/CK	4
...elay_corner:setup.late	...ate_constraint_mode	0.007	0.090	0.097	...g[19][31]/CK	4	...dr_reg[4]/CK	4

Routing



Επιφάνεια: 31218.786

Slack:

- Setup mode: all WNS 6.378 ns
- Setup mode: all TNS 0
- Setup mode: r2r WNS 6.678 ns
- Setup mode: r2r TNS 0
- Setup mode: default WNS 6.378 ns
- Setup mode: default TNS 0
- Hold mode: all WNS 0.111 ns
- Hold mode: all TNS 0
- Hold mode: r2r WNS 0.111 ns
- Hold mode: r2r TNS 0
- Hold mode: default WNS 0.366 ns
- Hold mode: default TNS 0

Ισχύς:

- Leakage 0.00195526 mW
- Internal 1.18925228 mW
- Switching 2.28494943 mW
- Total 3.47615697 mW

DRC and Connectivity

```
VERIFY DRC ..... Sub-Area: {157.440 0.000 236.000 77.760} 3 of 9
VERIFY DRC ..... Sub-Area : 3 complete 0 Viols.
VERIFY DRC ..... Sub-Area: {0.000 77.760 78.720 155.520} 4 of 9
VERIFY DRC ..... Sub-Area : 4 complete 0 Viols.
VERIFY DRC ..... Sub-Area: {78.720 77.760 157.440 155.520} 5 of 9
VERIFY DRC ..... Sub-Area : 5 complete 0 Viols.
VERIFY DRC ..... Sub-Area: {157.440 77.760 236.000 155.520} 6 of 9
VERIFY DRC ..... Sub-Area : 6 complete 0 Viols.
VERIFY DRC ..... Sub-Area: {0.000 155.520 78.720 231.800} 7 of 9
VERIFY DRC ..... Sub-Area : 7 complete 0 Viols.
VERIFY DRC ..... Sub-Area: {78.720 155.520 157.440 231.800} 8 of 9
VERIFY DRC ..... Sub-Area : 8 complete 0 Viols.
VERIFY DRC ..... Sub-Area: {157.440 155.520 236.000 231.800} 9 of 9
VERIFY DRC ..... Sub-Area : 9 complete 0 Viols.

Verification Complete : 0 Viols.
```

```
Check all nets
**** 20:10:43 **** Processed 5000 nets.
**** 20:10:43 **** Processed 10000 nets.

Begin Summary
  Found no problems or warnings.
End Summary

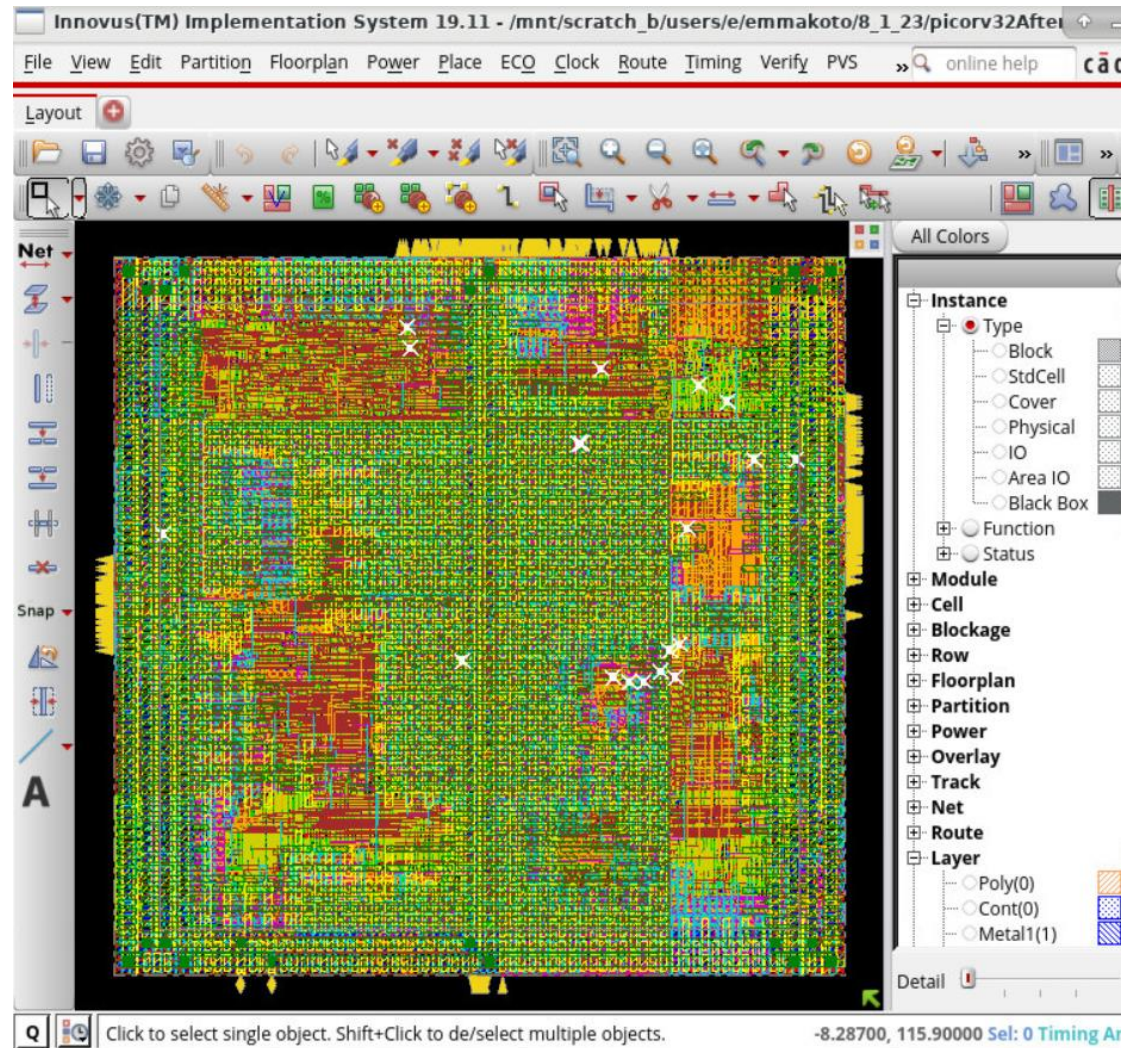
End Time: Sun Jan  8 20:10:43 2023
Time Elapsed: 0:00:00.0

***** End: VERIFY CONNECTIVITY *****
  Verification Complete : 0 Viols.  0 Wrngs.
  (CPU Time: 0:00:00.6  MEM: 0.000M)

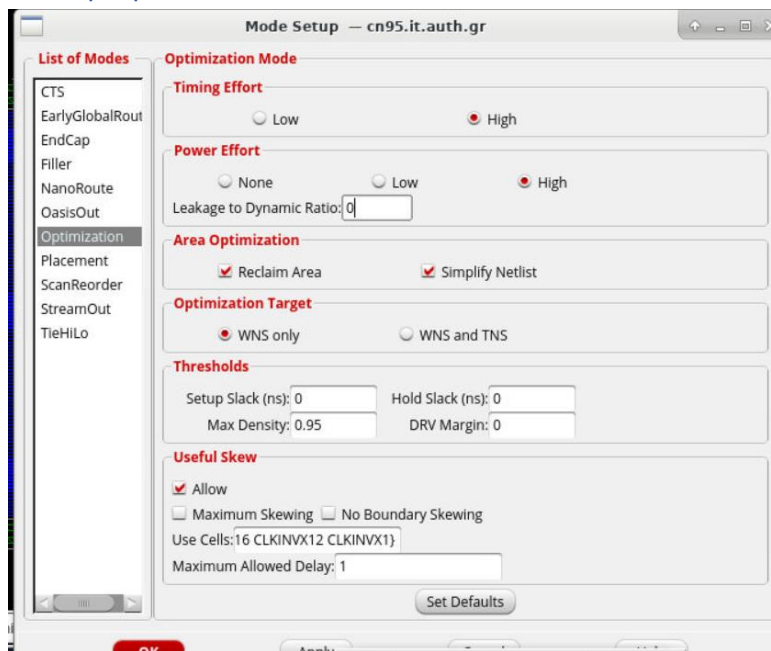
innovus 21> █
```

Τα verifications δεν ανίχνευσαν κάποιο σφάλμα.

Metal Fill



Άσκηση 2



After Placement

	Άσκηση 1	Άσκηση 2
Επιφάνεια:	31037.868	31033.764
Slack:		
• Setup mode: all WNS	6.387 ns	6.387 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.555 ns	6.571 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.387 ns	6.387 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.015 ns	0.020 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.015 ns	0.020 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.355 ns	0.357 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00193348 mW	0.00185696 mW
• Internal	1.15675782 mW	1.10441237 mW
• Switching	2.12903292 mW	2.11758261 mW
• Total	3.28772421 mW	3.22385192 mW

After CTS

	Άσκηση 1	Άσκηση 2
Επιφάνεια:	31218.786	31147.992
Slack:		
• Setup mode: all WNS	6.370 ns	6.373 ns
• Setup mode: all TNS	0	0

• Setup mode: r2r WNS	6.575 ns	6.591 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.370 ns	6.373 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.014 ns	0.018 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.014 ns	0.018 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.369 ns	0.367 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00185025 mW
• Internal	1.18934985 mW	1.13173402 mW
• Switching	2.28342746 mW	2.27061024 mW
• Total	3.47473256 mW	3.40419450 mW

After Routing

	Άσκηση 1	Άσκηση 2
Επιφάνεια:	31218.786	31033.764
Slack:		
• Setup mode: all WNS	6.378 ns	6.389 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.678 ns	6.703 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.378 ns	6.389 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.111 ns	0.118 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.111 ns	0.118 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.366 ns	0.368 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00185696 mW
• Internal	1.18925228 mW	1.10441237 mW
• Switching	2.28494943 mW	2.11758261 mW
• Total	3.47615697 mW	3.22385192 mW

Η ισχύς είναι μειωμένη, τα slack ελαφρώς αυξημένα και η επιφάνεια είναι επίσης μειωμένη. Η μειωμένη ισχύς φαίνεται να είναι συνδεδεμένη και με την μειωμένη επιφάνεια. Μειώνοντας την επιφάνεια μειώνεται η χωρητικότητα και επομένως και η δυναμική ισχύς. Καθώς το leakage to dynamic ratio είναι 0 παρατηρείται ότι το leakage power δεν επηρεάστηκε σχεδόν καθόλου ωστόσο είναι μειωμένο.

Άσκηση 3

After Placement

	Άσκηση 1	Άσκηση 3
Επιφάνεια:	31037.868	31006.746
Slack:		
• Setup mode: all WNS	6.387 ns	6.406 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.555 ns	6.552 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.387 ns	6.306 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.015 ns	0.016 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.015 ns	0.016 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.355 ns	0.355 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00193348 mW	0.00192949 mW
• Internal	1.15675782 mW	1.15605278 mW
• Switching	2.12903292 mW	2.12998152 mW
• Total	3.28772421 mW	3.28796378 mW
Μήκος διασυνδέσεων	391860930 um	385076540 um
	163127	159724.788
Αριθμός Via	99559	100738

After CTS

	Άσκηση 1	Άσκηση 3
Επιφάνεια:	31218.786	31201.344
Slack:		
• Setup mode: all WNS	6.370 ns	6.354 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.575 ns	6.568 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.370 ns	6.354 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.014 ns	0.015 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.014 ns	0.015 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.369 ns	0.370 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00195295
• Internal	1.18934985 mW	1.18801795
• Switching	2.28342746 mW	2.28508750

• Total	3.47473256 mW	3.47505839
Μήκος διασυνδέσεων	397025800 μm	393724350 μm
	162779	160718
Αριθμός Via	75738	77193

After Routing

	Άσκηση 1	Άσκηση 3
Επιφάνεια:	31218.786	31201.344
Slack:		
• Setup mode: all WNS	6.378 ns	6.362 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.678 ns	6.680 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.378 ns	6.362 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.111 ns	0.111 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.111 ns	0.111 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.366 ns	0.365 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00195295 mW
• Internal	1.18925228 mW	1.18792934 mW
• Switching	2.28494943 mW	2.28333087 mW
• Total	3.47615697 mW	3.47321315 mW
Μήκος διασυνδέσεων	407628040 μm	406741340 μm
	164388	162278
Αριθμός Via	82386	86696

Παρατηρείται σε όλα τα στάδια μειωμένη επιφάνεια, μικρότερο μήκος διασυνδέσεων και μεγαλύτερος αριθμός via στην άσκηση 3 συγκριτικά με την άσκηση 1. Η μεγαλύτερη διαφορά συγκριτικά με την 1 φαίνεται μετά το routing αφού έχουν γίνει πλέον όλες οι διασυνδέσεις.

Αυτό είναι το αναμενόμενο αποτέλεσμα στην προσπάθεια να αυξηθεί το density, αλλάζοντας πιο συχνά επίπεδα μετάλλου ώστε να γίνουν πιο πυκνές οι απαραίτητες διασυνδέσεις.

Άσκηση 4

Αλλάζοντας το .sdc file ορίζουμε την περίοδο του ρολογιού στα 8ns

Τα αποτελέσματα μετά την σύνθεση:

	Άσκηση 1	Άσκηση 4
Αριθμός κελιών	8637	8639
Επιφάνεια:		
• Cell Area	31161.330	31153.464
• Net Area	12546.216	12549.504
• Total Area	43707.546	43702.968
Slack:		
• Setup Critical Path Slack	6036.1 ps	4030.1 ps
Ισχύς:		
• Leakage	1.96440e-06 W	1.96349e-06 W
• Internal	1.26046e-03 W	1.57604e-03 W
• Switching	2.91840e-03 W	3.64924e-03 W
• Total	4.18082e-03 W	5.22724e-03 W

After Placement

	Άσκηση 1	Άσκηση 4
Επιφάνεια:	31037.868	31061.466
Slack:		
• Setup mode: all WNS	6.387 ns	4.356 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.555 ns	4.580 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.387 ns	4.536 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.015 ns	0.015 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.015 ns	0.015 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.355 ns	0.354 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00193348 mW	0.00193592 mW
• Internal	1.15675782 mW	1.44654638 mW
• Switching	2.12903292 mW	2.65752946 mW
• Total	3.28772421 mW	4.10601174 mW

After CTS

	Άσκηση 1	Άσκηση 4
Επιφάνεια:	31218.786	31211.262
Slack:		

• Setup mode: all WNS	6.370 ns	4.348 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.575 ns	4.601 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.370 ns	4.348 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.014 ns	0.014 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.014 ns	0.014 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.369 ns	0.368 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00195405 mW
• Internal	1.18934985 mW	1.48585207 mW
• Switching	2.28342746 mW	2.85158985 mW
• Total	3.47473256 mW	4.33939595 mW

After Routing

	Άσκηση 1	Άσκηση 4
Επιφάνεια:	31218.786	31211.262
Slack:		
• Setup mode: all WNS	6.378 ns	4.359 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.678 ns	4.703 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.378 ns	4.359 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.111 ns	0.113 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.111 ns	0.113 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.366 ns	0.365 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00195405 mW
• Internal	1.18925228 mW	1.48584740 mW
• Switching	2.28494943 mW	2.85320287 mW
• Total	3.47615697 mW	4.34100430 mW

Η δυναμική ισχύς είναι σημαντικά αυξημένη εξαιτίας της αυξημένης συχνότητας. Το setup slack είναι επίσης μειωμένο, κάτι αναμενόμενο μετά την μείωση της περιόδου. Η επιφάνεια και το hold slack παρέμειναν ίδια.

Άσκηση 5

Χρησιμοποιώντας την slow βιβλιοθήκη για σύνθεση τα αποτελέσματα παρουσιάζονται παρακάτω:

	Άσκηση 1	Άσκηση 5
Αριθμός κελιών	8637	9320
Επιφάνεια:		
• Cell Area	31161.330	33129.882
• Net Area	12546.216	12991.353
• Total Area	43707.546	46121.235
Slack:		
• Setup Critical Path Slack	6036.1 ps	4.8 ps
Ισχύς:		
• Leakage	1.96440e-06 W	7.95018e-07 W
• Internal	1.26046e-03 W	7.53676e-04 W
• Switching	2.91840e-03 W	1.83146e-03 W
• Total	4.18082e-03 W	2.58593e-03 W

After Placement

	Άσκηση 1	Άσκηση 5
Επιφάνεια:	31037.868	33646.302
Slack:		
• Setup mode: all WNS	6.387 ns	2.213 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.555 ns	2.213 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.387 ns	3.140 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.015 ns	0.211 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.015 ns	0.211 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.355 ns	0.365 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00193348 mW	0.00080152 mW
• Internal	1.15675782 mW	0.72615153 mW
• Switching	2.12903292 mW	1.38028151 mW
• Total	3.28772421 mW	2.10723455 mW

After CTS

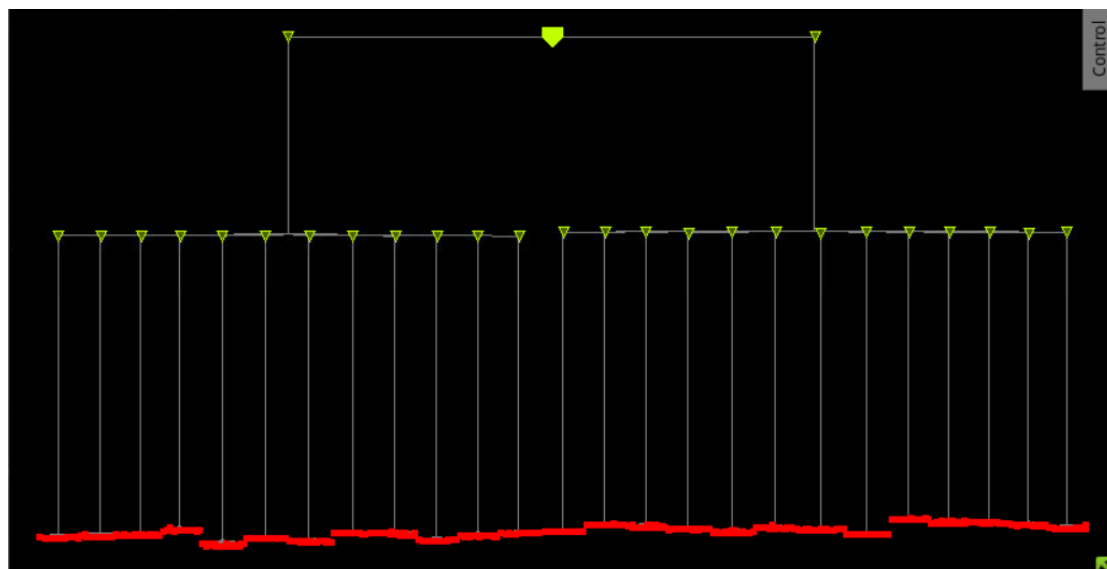
	Άσκηση 1	Άσκηση 5
Επιφάνεια:	31218.786	33726.672
Slack:		
• Setup mode: all WNS	6.370 ns	2.212 ns

• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.575 ns	2.212 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.370 ns	3.139 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.014 ns	0.213 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.014 ns	0.213 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.369 ns	0.326 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00080617 mW
• Internal	1.18934985 mW	0.72975135 mW
• Switching	2.28342746 mW	1.47125362 mW
• Total	3.47473256 mW	2.20181113 mW

```

*** Summary of all messages that are not suppressed in this session:
Severity ID Count Summary
WARNING IMPEXT-3530 5 The process node is not set. Use the com...
WARNING IMPSP-9025 1 No scan chain specified/traced.
WARNING IMPCCOPT-1361 6 Routing configuration for %s nets in clo...
WARNING IMPCCOPT-1007 24 Did not meet the max transition constrai...
WARNING IMPTCM-77 1 Option "%s" for command %s is obsolete a...
*** Message Summary: 37 warning(s), 0 error(s)
#% End ccopt design (date=01/11 13:53:03, total cpu=0:01:55, real=0:02:32, pe

```



Ο περιορισμός που τέθηκε για το max_transistion δεν επιτεύχθηκε. Επίσης παρουσιάζεται το σχήμα του δέντρου ρολογιού το οποίο διαφέρει σημαντικά σε σχέση με τις υπόλοιπες ασκήσεις.

After Routing

	Άσκηση 1	Άσκηση 5
Επιφάνεια:	31218.786	33726.672
Slack:		
• Setup mode: all WNS	6.378 ns	2.638 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.678 ns	2.638 ns
• Setup mode: r2r TNS	0	0
• Setup mode: default WNS	6.378 ns	3.223 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.111 ns	0.319 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.111 ns	0.652 ns
• Hold mode: r2r TNS	0	0
• Hold mode: default WNS	0.366 ns	0.319 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00080617 mW
• Internal	1.18925228 mW	0.72964632 mW
• Switching	2.28494943 mW	1.47631016 mW
• Total	3.47615697 mW	2.20676265 mW

Η ισχύς καθώς και το setup slack είναι σημαντικά μειωμένα καθώς χρησιμοποιούμε την slow βιβλιοθήκη χρονισμού γεγονός που καθιστά τις εναλλαγές πιο αργές. Το hold slack είναι αυξημένο καθώς οι εναλλαγές είναι πιο αργές. Η επιφάνεια είναι αυξημένη. Υποθέτω πως αυτό συμβαίνει ως αποτέλεσμα της προσπάθειας του εργαλείου να βελτιώσει την επίδοση του κυκλώματος καθώς έχει χρησιμοποιήσει περισσότερες πύλες.

Άσκηση 6

Για την χρήση clock gating εισάγεται η εντολή:

```
set_db lp_insert_clock_gating true
```

χωρίς να απαιτείται κάποια άλλη αλλαγή στο script της άσκησης 1

Ενεργοποιώντας το clock gating παίρνουμε τα παρακάτω αποτελέσματα:

	Άσκηση 1	Άσκηση 6
Αριθμός κελιών	8637	8521
Επιφάνεια:		
• Cell Area	31161.330	27238.248
• Net Area	12546.216	11620.307
• Total Area	43707.546	38858.555
Slack:		
• Setup Critical Path Slack	6036.1 ps	6071 ps
Ισχύς:		
• Leakage	1.96440e-06 W	1.87673e-06 W
• Internal	1.26046e-03 W	5.52613e-04 W
• Switching	2.91840e-03 W	2.18399e-03 W
• Total	4.18082e-03 W	2.73848e-03 W

Στατιστικά για την φραγή ρολογιού:

Category	Number	%	Average Toggle Saving %
RC Clock Gating Instances	58	100	76.69
Non-RC Clock Gating Instances	0	0	0.00
RC Gated Flip-flops	1704	87	83.21
Non-RC Gated Flip-flops	0	0	0.00
Total Ungated Flip-flops	256	13	-
Enable not found	37	93	-
Register bank width too small	19	7	-
Total Flip-flops	1960	100	-

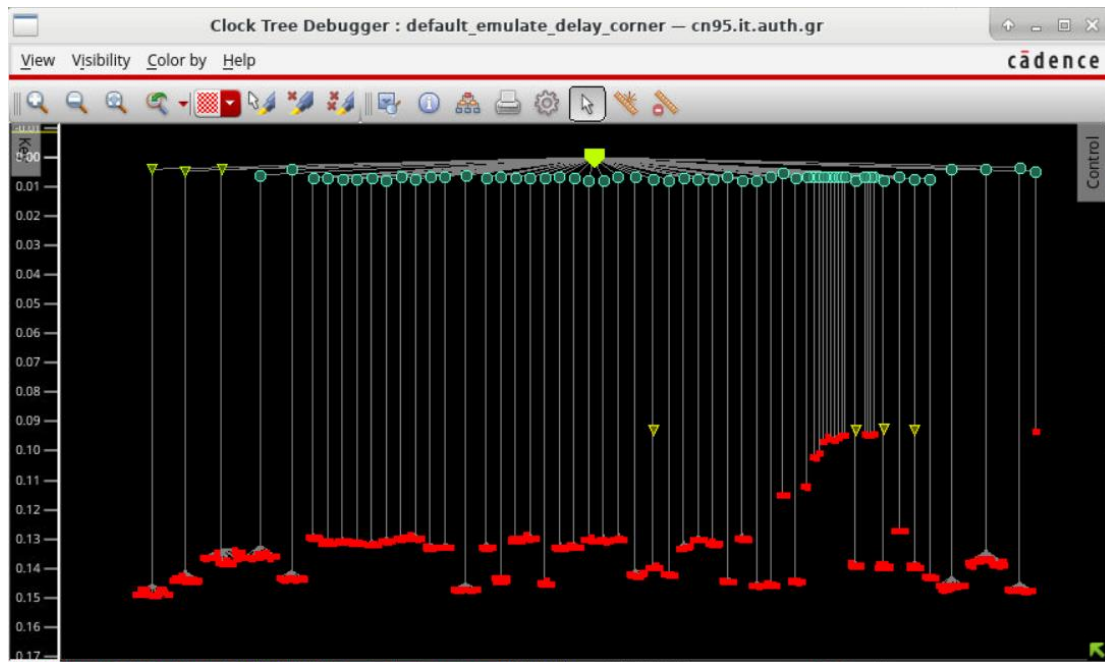
After Placement

	Άσκηση 1	Άσκηση 6
Επιφάνεια:	31037.868	27168.480
Slack:		
• Setup mode: all WNS	6.387 ns	6.314 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.555 ns	6.534 ns

• Setup mode: r2r TNS	0	0
• Setup mode: r2cgate WNS	-	8.551 ns
• Setup mode: r2cgateTNS	-	0
• Setup mode: default WNS	6.387 ns	6.314 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.015 ns	0.007 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.015 ns	0.007 ns
• Hold mode: r2r TNS	0	0
• Hold mode: r2cgate WNS	-	0.040 ns
• Hold mode: r2cgateTNS	-	0
• Hold mode: default WNS	0.355 ns	0.341 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00193348 mW	0.00184274 mW
• Internal	1.15675782 mW	0.75124867 mW
• Switching	2.12903292 mW	2.10467560 mW
• Total	3.28772421 mW	2.85776700 mW

After CTS

	Άσκηση 1	Άσκηση 5
Επιφάνεια:	31218.786	27381.204
Slack:		
• Setup mode: all WNS	6.370 ns	6.324 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.575 ns	6.6535 ns
• Setup mode: r2r TNS	0	0
• Setup mode: r2cgate WNS	-	8.456 ns
• Setup mode: r2cgateTNS	-	0
• Setup mode: default WNS	6.370 ns	6.324 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.014 ns	0.007 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.014 ns	0.007 ns
• Hold mode: r2r TNS	0	0
• Hold mode: r2cgate WNS	-	0.041 ns
• Hold mode: r2cgateTNS	-	0
• Hold mode: default WNS	0.369 ns	0.176 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00186916 mW
• Internal	1.18934985 mW	0.76687887 mW
• Switching	2.28342746 mW	2.10077106 mW
• Total	3.47473256 mW	2.86951910 mW



After Routing

	Άσκηση 1	Άσκηση 5
Επιφάνεια:	31218.786	27381.204
Slack:		
• Setup mode: all WNS	6.378 ns	6.319 ns
• Setup mode: all TNS	0	0
• Setup mode: r2r WNS	6.678 ns	6.661 ns
• Setup mode: r2r TNS	0	0
• Setup mode: r2cgate WNS	-	8.597 ns
• Setup mode: r2cgateTNS	-	0
• Setup mode: default WNS	6.378 ns	6.319 ns
• Setup mode: default TNS	0	0
• Hold mode: all WNS	0.111 ns	0.098 ns
• Hold mode: all TNS	0	0
• Hold mode: r2r WNS	0.111 ns	0.098 ns
• Hold mode: r2r TNS	0	0
• Hold mode: r2cgate WNS	-	0.255 ns
• Hold mode: r2cgateTNS	-	0
• Hold mode: default WNS	0.366 ns	0.359 ns
• Hold mode: default TNS	0	0
Ισχύς:		
• Leakage	0.00195526 mW	0.00186916 mW
• Internal	1.18925228 mW	0.76737424 mW
• Switching	2.28494943 mW	2.13742879 mW
• Total	3.47615697 mW	2.90667218 mW

Όπως ήταν αναμενόμενο η χρήση clock gating μείωσε σημαντικά την ισχύ μειώνοντας κατά κύριο λόγο την internal ισχύ, η ισχύς δηλαδή που οφείλεται στην αλλαγή του σήματος εισόδου ενός cell που δεν οδηγεί σε αλλαγή της εξόδου. Εφόσον το clock gating λειτουργεί κλείνοντας τα κυκλώματα τα οποία δεν επηρεάζουν την λειτουργία του κυκλώματος μια δεδομένη στιγμή.

Σημαντική διαφορά παρουσιάζεται επίσης στην επιφάνεια. Ελέγχοντας τα αποτελέσματα του report_gate στο genus μετά την σύνθεση παρατηρείται ότι :

	Άσκηση 1	Άσκηση 3
DFFHQX1	528 (2889.216)	1795 (9822.240)
EDFFHQX1	1155 (9875.250)	9 (76.950)

Η διαφορά βρίσκεται κυρίως στην διαφορά στην χρήση αυτών των δύο cell. Υποθέτω ότι τα EDFFHQX1 έχουν κάποια επιπλέον λογική για την ελάττωση της ισχύος η οποία δεν απαιτείται με την ενεργοποίηση του clock gating και έτσι δεν χρησιμοποιούνται αυτά τα στοιχεία αλλά σχεδόν εξ ολοκλήρου τα DFFHQX1 τα οποία καταλαμβάνουν μικρότερη επιφάνεια.

Άσκηση 7

Χρησιμοποιώντας την βιβλιοθήκη fast_vdd1v0 η σύγκριση του στιγμιότυπου του syn_generic με το syn_map δεν εκτελείται σωστά και διακόπτεται η λειτουργία του εργαλείου. Χρησιμοποιήθηκε η slow_vdd1v0 με την οποία λειτούργησε σωστά.

Τα αποτελέσματα των δύο συγκρίσεων που ζητούνται παρουσιάζονται παρακάτω

RTL to Elaborate comparison:

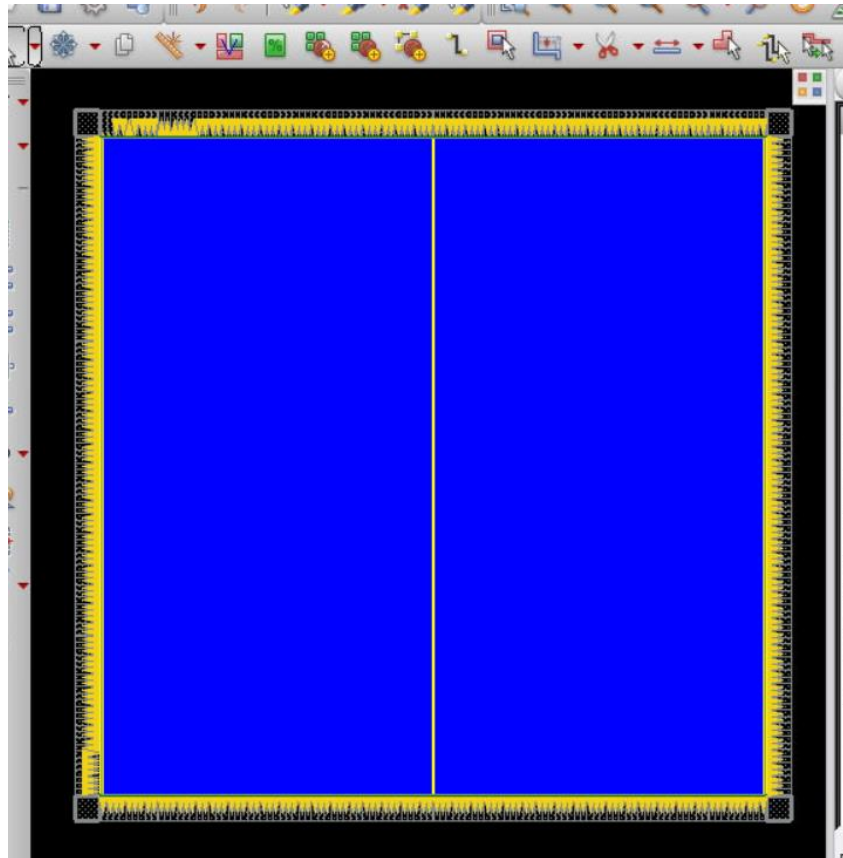
```
Revised design has abnormal ratio of unreachable gates: no
Ratio of revised unreachable gates: 0%
All primary input bus ordering is consistent: yes
All primary output bus ordering is consistent: yes
-----
6. Compare Results: PASS
| | Total Equivalent modules = 3
=====
pass
// Command: write_verification_information
```

Syn_generic to Syn_map comparison:

```
Ratio of revised unreachable gates: 0%
All primary input bus ordering is consistent: yes
All primary output bus ordering is consistent: yes
-----
6. Compare Results: PASS
Number of EQ compare points: 2267
Number of NON-EQ compare points: 0
Number of Aborted compare points: 0
Number of Uncompared compare points : 0
=====
pass
// Command: report_statistics
Mapping and compare statistics
```

Όπως φαίνεται στα screenshots οι δύο συγκρίσεις περνάνε το LEC (logic equivalence check), άρα το κύκλωμα μετά το elaborate είναι logically equivalent, δηλαδή παρέμεινε λειτουργικά ίδιο σε σχέση με τον RTL του riscv32. Το ίδιο ισχύει και για το κύκλωμα μετά το syn_generic και το syn_map, το οποίο παρέχει την ίδια λογική λειτουργικότητα.

Άσκηση 8



Δημιουργώντας το απαραίτητο module στο `genus.v` `picorv32_pads` εισάγονται τα pads για όλες τις εισόδους/εξόδους. Πέρα από τα pads που τυπώνονται από το python script δημιουργήθηκαν pads για το VSS και το VDD με την προσθήκη των :

- `PADVSS pad_vss(.VSS(VSS), .VDD(VDD), .VDDIOR(VDD), .VSSIOR(VSS));`
- `PADVDD pad_vdd(.VSS(VSS), .VDD(VDD), .VDDIOR(VDD), .VSSIOR(VSS));`

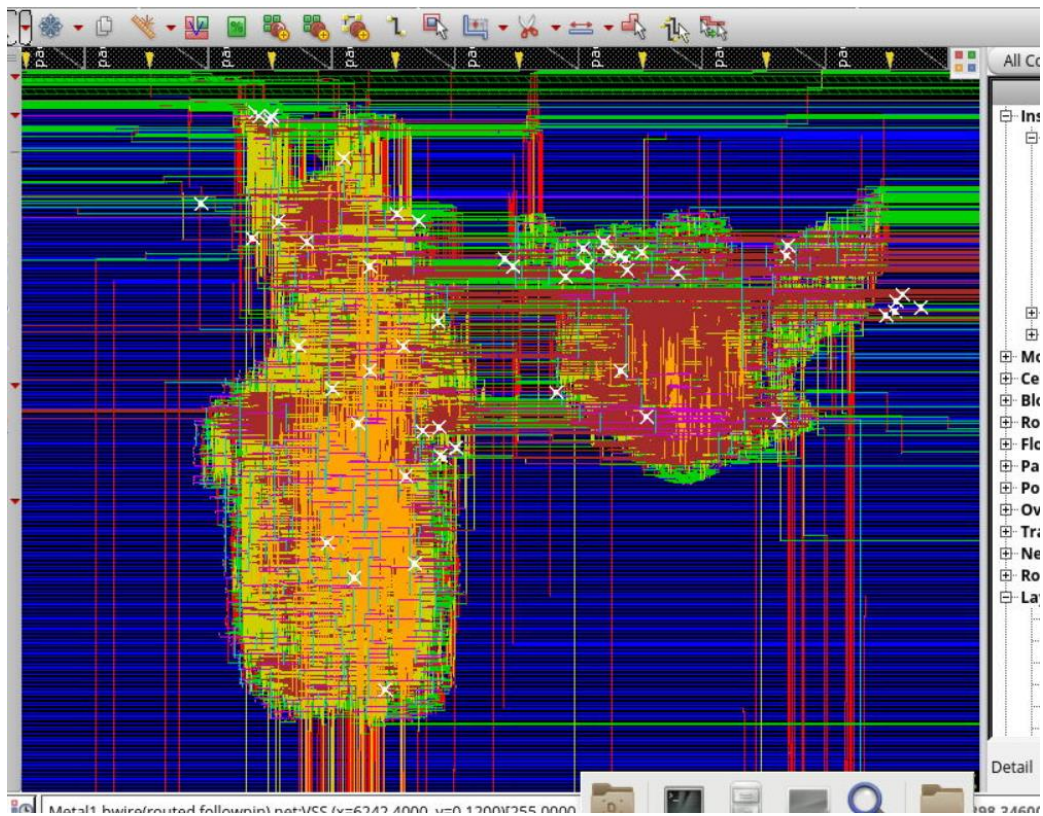
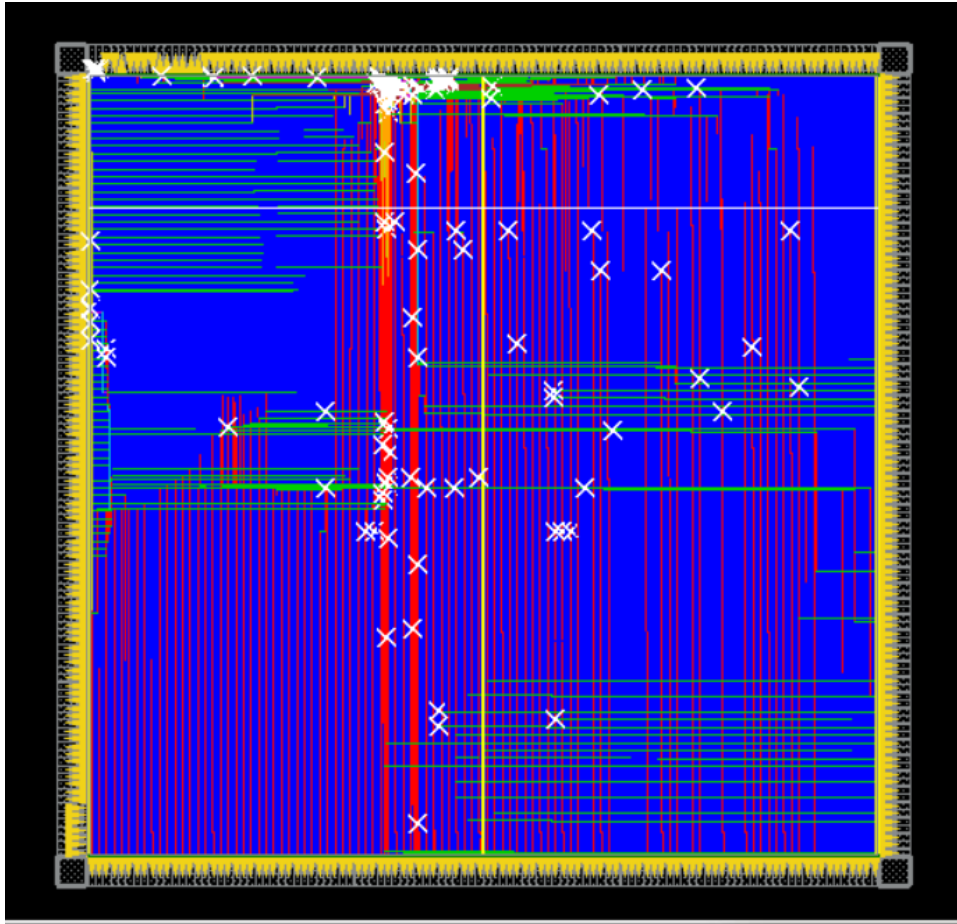
Όπως φαίνεται και στο screenshot παρακάτω η επιφάνεια που απαιτεί η λογική είναι πολύ μικρή συγκριτικά με την επιφάνεια του ολοκληρωμένου με την ύπαρξη των pads. Διαιρώντας τις επιφάνειες όπως φαίνονται παρακάτω η επιφάνεια της λογικής είναι μονάχα 0.005 της συνολικής επιφάνειας

Η πρώτη εικόνα είναι μετά την δημιουργία των follow pins ενώ οι δύο εικόνες παρακάτω είναι μετά το βήμα του route

```
innovus 1> report_area
```

Hinst Name	Module Name	Inst Count	Total Area
picorv32_pads		10459	6182319.420
example	picorv32	10044	33519.420

```
innovus 2>
```



Άσκηση 9

Αρχικά εισάγονταν πρώτα οι περιορισμοί από το .sdc αρχείο και έπειτα καλούνταν οι απαραίτητες εντολές για την εισαγωγή DFT. Έτσι καλώντας την εντολή **check_timing_intent** εμφανίζονταν διάφορα προβλήματα.

Εκτελώντας πρώτα τις εντολές για την εισαγωγή dft και έπειτα διαβάζοντας το αρχείο περιορισμών sdc επίλυσε αυτά τα σφάλματα.

Check_dft_rules μετά την κλήση όλων των εντολών για εισαγωγή DFT:

```
... Processed 2090 registers
Checking DFT rules for shift registers.
Detected 0 DFT rule violation(s)
Summary of check_dft_rules
*****
Number of usable scan cells: 48

Total number of DFT violations: 0

Total number of Test Clock Domains: 1
Number of user specified non-Scan registers: 0
Number of registers that fail DFT rules: 0
Number of registers that pass DFT rules: 2090
Percentage of total registers that are scannable: 100%
```

Report_scan_registers:

```
Summary:
Total registers that pass DFT rules: 2090
Total registers that fail DFT rules: 0
Total registers that are marked preserved or dont-scan: 0
Total registers that are marked Abstract Segment dont-scan: 0
Total registers that are part of shift register segments: 0
Total registers that are lockup elements: 0
Total registers that are level-sensitive: 0
Total registers that are misc. non-scan: 0
```

Μετά την σύνθεση καλώντας την check_dft_rules -advanced το μόνο warning που παρουσιάζεται είναι :

```
54 |           |           |           | X-source violation: 0
55 |
56 | Warning: There are a total of 1 undriven pins which may act as x-source generators.
57 |
58 |           |           |           | Total number of DFT violations: 0
```

Ωστόσο δεν πιστεύω ότι χρήζει αντιμετώπισης.

Αποτελέσματα:

Μετά το syn_map

Αριθμός κελιών	10216
Επιφάνεια:	
• Cell Area	34414.460
• Net Area	14833.611
• Total Area	49249.071
Slack:	
• Setup Critical Path Slack	6095 ps
Ισχύς:	
• Leakage	2.15806e-06 W
• Internal	1.13809e-03 W
• Switching	3.24683e-03 W
• Total	4.38708e-03 W

Μετά το syn_opt

Αριθμός κελιών	10030
Επιφάνεια:	
• Cell Area	34308.756
• Net Area	14681.298
• Total Area	48990.054
Slack:	
• Setup Critical Path Slack	6015 ps
Ισχύς:	
• Leakage	2.15897e-06 W
• Internal	1.13745e-03 W
• Switching	3.22807e-03 W
• Total	4.36767e-03 W

Μετά από την σύνδεση των chains με connect_scan_chains -auto_create_chains

Αριθμός κελιών	10030
Επιφάνεια:	
• Cell Area	34308.756
• Net Area	15390.198
• Total Area	49698.954
Slack:	
• Setup Critical Path Slack	2310 ps
Ισχύς:	
• Leakage	2.15897e-06 W
• Internal	1.13745e-03 W
• Switching	3.22807e-03 W
• Total	4.36767e-03 W


```
DFT actual scan chains
=====
Actual Chain:
  object name: top_chain
  scan-in: scan_in
  scan-in hookup_pin: scan_in
  scan-out: scan_out
  scan-out hookup_pin: scan_out
  shared out: false
  shift_enable: se
  length: 1960
  segment objects: none
  analyzed: false
  test_clock domain: scanclk
  test_clock edge: rise
```

Συγκριτικά με την άσκηση 1 παρατηρείται σημαντική αύξηση επιφάνειας και ισχύος ως αποτέλεσμα της λογικής που εισάγεται για dft.

Παρατηρώ μείωση της ισχύος, της επιφάνειας και του αριθμού στοιχείων μετά το syn_opt συγκριτικά με τα αποτελέσματα μετά το syn_map. Ωστόσο τα αποτελέσματα φαίνεται να αλλάζουν αρκετά μετά την σύνδεση των scan chains όπου η ισχύς παραμένει η ίδια όμως αυξάνεται η επιφάνεια και μειώνεται σημαντικά το critical path slack για το setup. Μια τέτοια αλλαγή μου φαίνεται αναμενόμενη καθώς πριν την σύνδεση των αλυσίδων οι υπολογισμοί γίνονταν βάσει των κανονικών συνδέσεων και δεν λαμβάνονταν υπόψη η επιπρόσθετη καθυστέρηση που προσθέτουν τα mux.

Επίλογος

Η εργασία ήταν εξαιρετικά ενδιαφέρουσα, ωστόσο η ύπαρξη ορισμένων ασαφειών στο εγχειρίδιο δημιούργησε προβλήματα των οποίων η επίλυση αποτελούσε το μεγαλύτερο μέρος της εργασίας χρονικά.