



**MANUAL DE
USUARIO**

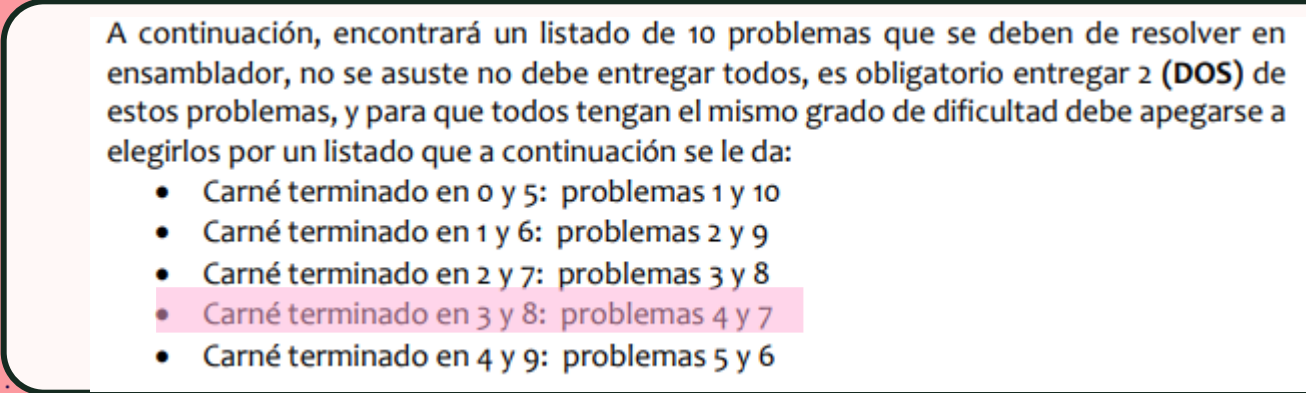
2DO PARCIAL E5
PROBLEMA #2



EMMA ALEJANDRA PEREZ DIAZ –
202000443

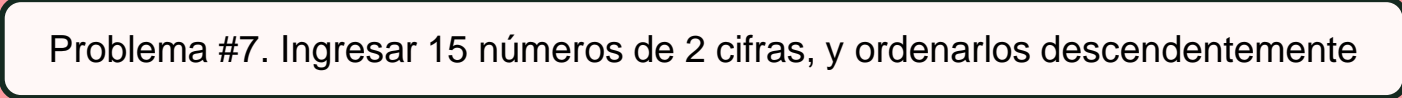


PROBLEMA #2



A continuación, encontrará un listado de 10 problemas que se deben de resolver en ensamblador, no se asuste no debe entregar todos, es obligatorio entregar 2 (**DOS**) de estos problemas, y para que todos tengan el mismo grado de dificultad debe apegarse a elegirlos por un listado que a continuación se le da:

- Carné terminado en 0 y 5: problemas 1 y 10
- Carné terminado en 1 y 6: problemas 2 y 9
- Carné terminado en 2 y 7: problemas 3 y 8
- Carné terminado en 3 y 8: problemas 4 y 7
- Carné terminado en 4 y 9: problemas 5 y 6



Problema #7. Ingresar 15 números de 2 cifras, y ordenarlos descendientemente

CODIGO

```
6 ; Inicializacion del codigo
7 AREA Codigo, CODE, READONLY, ALIGN =2
8 THUMB
9 EXPORT Start
10
11 Start
12 ; Lista de registros para que el usuario coloque
13 VLDR.F32 S0, =99.0
14 VLDR.F32 S1, =30.0
15 VLDR.F32 S2, =87.0
16 VLDR.F32 S3, =19.0
17 VLDR.F32 S4, =39.0
18 VLDR.F32 S5, =63.0
19 VLDR.F32 S6, =11.0
20 VLDR.F32 S7, =13.0
21 VLDR.F32 S8, =59.0
22 VLDR.F32 S9, =70.0
23 VLDR.F32 S10, =44.0
24 VLDR.F32 S11, =15.0
25 VLDR.F32 S12, =21.0
26 VLDR.F32 S13, =41.0
27 VLDR.F32 S14, =50.0
```

```
        ; Inicio del bucle externo
Loop
        ; Inicio del bucle interno
        VMOV.F32 S20, S0 ; Carga S0 en S6 para
        VMOV.F32 S21, S1 ; Carga S1 en S7 para

        ; Compara S0 y S1 (S15 y S16)
        VCMPE.F32 S20, S21
        VMRS APSR_nzcv, FPSCR


        ; Si S0 < S1 intercambia S0 y S1
        IT LT
        VMOVL.T.F32 S20, S0
        VMOVL.T.F32 S0, S1
        VMOVL.T.F32 S1, S20
```



```
45 ; Repite el proceso par
46
47 ;S1-S2
48 VMOV.F32 S20, S1
49 VMOV.F32 S21, S2
50 VCMPE.F32 S20, S21
51 VMRS APSR_nzcv, FPSCR
52 IT LT
53 VMOVL.T.F32 S20, S1
54 VMOVL.T.F32 S1, S2
55 VMOVL.T.F32 S2, S20
56
57 ;S2-S3
58 VMOV.F32 S20, S2
59 VMOV.F32 S21, S3
60 VCMPE.F32 S20, S21
61 VMRS APSR_nzcv, FPSCR
62 IT LT
63 VMOVL.T.F32 S20, S2
64 VMOVL.T.F32 S2, S3
65 VMOVL.T.F32 S3, S20
```

```
67 ;S3-S4
68 VMOV.F32 S20, S3
69 VMOV.F32 S21, S4
70 VCMPE.F32 S20, S21
71 VMRS APSR_nzcv, FPSCR
72 IT LT
73 VMOVL.T.F32 S20, S3
74 VMOVL.T.F32 S3, S4
75 VMOVL.T.F32 S4, S20
76
77 ;S4-S5
78 VMOV.F32 S20, S4
79 VMOV.F32 S21, S5
80 VCMPE.F32 S20, S21
81 VMRS APSR_nzcv, FPSCR
82 IT LT
83 VMOVL.T.F32 S20, S4
84 VMOVL.T.F32 S4, S5
85 VMOVL.T.F32 S5, S20
86
87 ;S5-S6
88 VMOV.F32 S20, S5
89 VMOV.F32 S21, S6
90 VCMPE.F32 S20, S21
91 VMRS APSR_nzcv, FPSCR
92 IT LT
93 VMOVL.T.F32 S20, S5
94 VMOVL.T.F32 S5, S6
```

```
95 VMOVL.T.F32 S6, S20
96
97 ;S6-S7
98 VMOV.F32 S20, S6
99 VMOV.F32 S21, S7
100 VCMPE.F32 S20, S21
101 VMRS APSR_nzcv, FPSCR
102 IT LT
103 VMOVL.T.F32 S20, S6
104 VMOVL.T.F32 S6, S7
105 VMOVL.T.F32 S7, S20
106
107 ;S7-S8
108 VMOV.F32 S20, S7
109 VMOV.F32 S21, S8
110 VCMPE.F32 S20, S21
111 VMRS APSR_nzcv, FPSCR
112 IT LT
113 VMOVL.T.F32 S20, S7
114 VMOVL.T.F32 S7, S8
115 VMOVL.T.F32 S8, S20
116
117 ;S8-S9
118 VMOV.F32 S20, S8
119 VMOV.F32 S21, S9
120 VCMPE.F32 S20, S21
121 VMRS APSR_nzcv, FPSCR
```



```

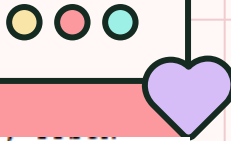
122 IT LT
123 VMOVL.T.F32 S20, S8
124 VMOVL.T.F32 S8, S9
125 VMOVL.T.F32 S9, S20
126
127 ;S9-S10
128 VMOV.F32 S20, S9
129 VMOV.F32 S21, S10
130 VCMPE.F32 S20, S21
131 VMRS APSR_nzcv, FPSCR
132 IT LT
133 VMOVL.T.F32 S20, S9
134 VMOVL.T.F32 S9, S10
135 VMOVL.T.F32 S10, S20
136
137 ;S10-S11
138 VMOV.F32 S20, S10
139 VMOV.F32 S21, S11
140 VCMPE.F32 S20, S21
141 VMRS APSR_nzcv, FPSCR
142 IT LT
143 VMOVL.T.F32 S20, S10
144 VMOVL.T.F32 S10, S11
145 VMOVL.T.F32 S11, S20
146

```

```

147 ;S11-S12
148 VMOV.F32 S20, S11
149 VMOV.F32 S21, S12
150 VCMPE.F32 S20, S21
151 VMRS APSR_nzcv, FPSCR
152 IT LT
153 VMOVL.T.F32 S20, S11
154 VMOVL.T.F32 S11, S12
155 VMOVL.T.F32 S12, S20
156
157 ;S12-S13
158 VMOV.F32 S20, S12
159 VMOV.F32 S21, S13
160 VCMPE.F32 S20, S21
161 VMRS APSR_nzcv, FPSCR
162 IT LT
163 VMOVL.T.F32 S20, S12
164 VMOVL.T.F32 S12, S13
165 VMOVL.T.F32 S13, S20
166
167 ;S13-S14
168 VMOV.F32 S20, S13
169 VMOV.F32 S21, S14
170 VCMPE.F32 S20, S21
171 VMRS APSR_nzcv, FPSCR
172 IT LT

```



```

IT LT
VMOVL.T.F32 S20, S13
VMOVL.T.F32 S13, S14
VMOVL.T.F32 S14, S20

; Fin del bucle interno

; Decrementa el contador
SUBS R0, R0, #1

; Si el contador del bucle
BNE Loop

ALIGN
END

```



DICHO CODIGO FUNCIONA DE ESTA MANERA

El codigo ordena una lista de numeros de 2 digitos de forma descendente, en este manual te enseñaremos a utilizar el codigo realizado con una serie de pasos dados a continuacion.

PASO 1

```
11 Start
12 ; Lista de registros para que
13 VLDR.F32 S0, =99.0
14 VLDR.F32 S1, =30.0
15 VLDR.F32 S2, =87.0
16 VLDR.F32 S3, =19.0
17 VLDR.F32 S4, =39.0
18 VLDR.F32 S5, =63.0
19 VLDR.F32 S6, =11.0
20 VLDR.F32 S7, =13.0
21 VLDR.F32 S8, =59.0
22 VLDR.F32 S9, =70.0
23 VLDR.F32 S10, =44.0
24 VLDR.F32 S11, =15.0
25 VLDR.F32 S12, =21.0
26 VLDR.F32 S13, =41.0
27 VLDR.F32 S14, =50.0
28
```

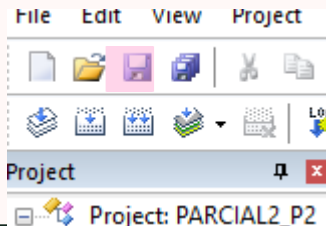
De la línea 13 a la 27 puedes colocar los números que desees ordenar, recordar que solo debes editar los números marcados en rojo.

**HAZ CLIC EN LOS SÍMBOLOS
SUBRAYADOS**

**PARA QUE EL CÓDIGO TE
FUNCIONE CORRECTAMENTE**



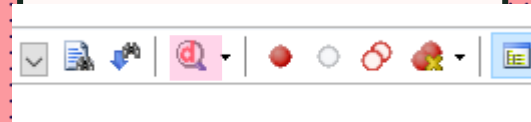
PASO 2



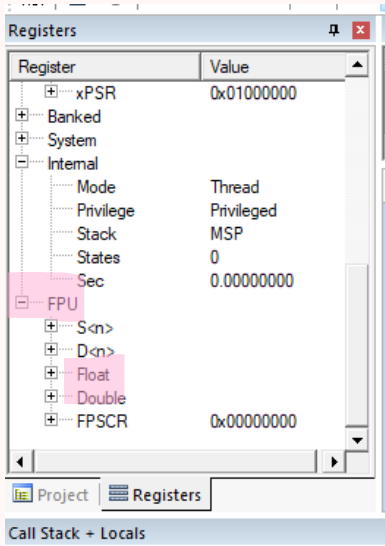
PASO 3



PASO 4



HAZ CLIC EN LOS SÍMBOLOS SUBRAYADOS



PASO 5

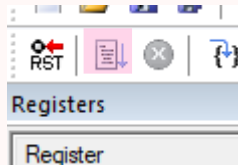
En la parte de registros dirígete a la parte de FPU y despliega la pestaña llamada FLOAT, esto es porque en el código los registros están de forma flotante.

ULTIMOS PASOS



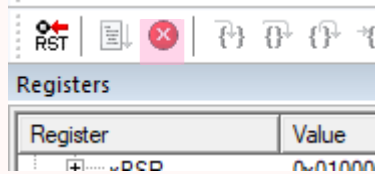
PASO 6

Corre el programa



PASO 7

Para el programa y ya con esto debe de salirte la lista de numeros ordenados descendentemente como se muestra en el ultimo paso



PASO 8

Registers	
Register	Value
<input checked="" type="checkbox"/> Float	
.....S0	99
.....S1	87
.....S2	70
.....S3	63
.....S4	59
.....S5	50
.....S6	44
.....S7	41
.....S8	39
.....S9	30
.....S10	21
.....S11	19
.....S12	15
.....S13	13
.....S14	11