Examen de Conception de Circuits

E. Mesnard 30 mai 2011

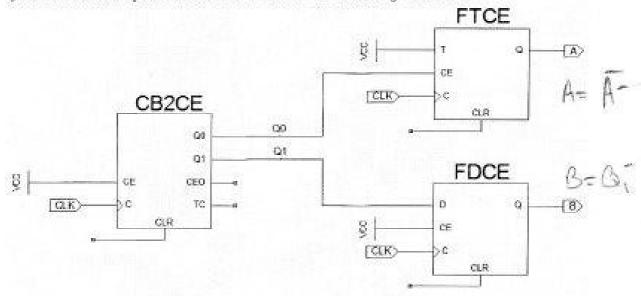
Documents autorisés : feuille A4 manuscrite Recto/Verso

Durée : 2 heures

Exercice 1 (4 points)

Analyse d'un circuit

Tracer le chronogramme des sorties A et B lorsque l'unique entrée d'horloge CLK évolue sur 8 cycles. Il faut noter que toutes les sorties valent 0 au démarrage du circuit.



Exercice 2 (6 points)

Système combinatoire de sécurité bancaire

Une banque cherche a sécuriser l'accès à ses deux coffres-forts. Le premier coffre contient l'argent, les devises et les documents que la banque utilise quotidiennement. Ce coffre est ouvert à l'aide d'un code (secret !) SI.

Le second coffre, ouvert cette fois à l'aide d'un autre code (S2), contient les coffrets de sureté loués aux clients.

Ces deux codes sont changés plusieurs fois par jour, pour réduire les risques.

Quand un membre du personnel de la banque doit accéder à l'un des coffres, il entre sa carte numérique personnelle (qui contient un code numérique, C, de catégorie d'employé) dans le système de sécurité. Ce système, qu'il faut concevoir, lit le code numérique de catégorie et affiche le code secret (SI ou S2) correspondant sur un écran. Les catégories d'employés sont :

- a) Directeur de la banque : C=5, avec autorisation d'accès sur les deux coffres
- b) Personnels des comptoirs: C=1 et C=3, avec seulement l'accès sur le coffre 1 des devises et documents
- c) Personnels de service à la clientèle : C=4 et C=7, avec seulement l'accès sur le coffre 2 des coffrets clients
- d) Personnels de sécurité (C=2) et personnels d'entretien (C=6) : aucun accès possible aux coffres. Si un des ces employés introduit sa carte dans le système de sécurité, non sculement aucun code ne sera produit, mais en plus, une alarme (A) retentit pour signaler une anomalie.
- Donner la vue externe du circuit combinatoire « Système de sécurité », en prenant soin d'indiquer clairement les noms et dimensions des variables binaires d'entrée et de sortie.
- A l'aide de tableaux de Karnaugh, déterminer les équations logiques simplifiées des fonctions du système, produisant les variables binaires de sortie.
- Donner la représentation schématique (logigramme de vue interne) de ce circuit combinatoire « Système de sécurité »,

Problème (10 points)

Calcul du PGCD

L'objectif de ce problème est de réaliser un circuit capable de calculer (et d'afficher!) le PGCD (« Plus Grand Commun Diviseur ») entre deux nombres entiers non signés sur 8 bits X et Y.

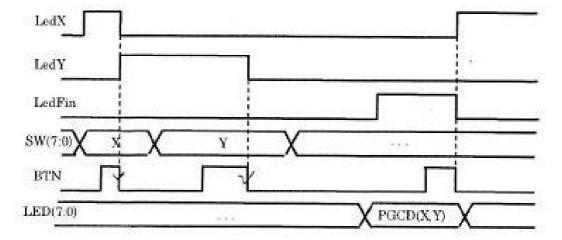
L'échange avec l'utilisateur est basé sur un protocole très simple : des LEDs s'allument pour indiquer à l'utilisateur où l'on en est, et ce dernier appuie sur l'unique bouton BTN pour valider et acquitter.

La signification des LEDs est :

LedX ou LedY: l'utilisateur doit fournir la valour de X ou de Y en positionnant les « switches » SW(7:0), puis, il doit valider, en appuyant sur le bouton BTN.

LedFin : la valeur du PGCD est lisible sur LED(7:0) tant que l'utilisateur n'a pas acquitté.

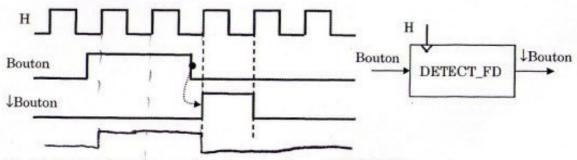
Un tel échange est présenté sur le chronogramme suivant :



1) Réalisation d'un détecteur de front descendant : DETECT_FD

Dans cet exercice, seul le relâchement du bouton de validation présente un intérêt. Ainsi, pour éviter d'avoir un automate du système de contrôle qui attend successivement l'appui suivi du relâchement du bouton, il semble judicieux de concevoir un circuit qui se charge de détecter le front descendant sur le bouton.

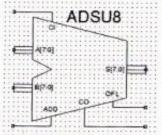
Concevoir un tel circuit, qui présente ce résultat synchronisé, sur un cycle d'horloge H, tel qu'indiqué sur le chronogramme de principe suivant :



2) Réalisation d'un comparateur/soustracteur : COMPSUB8

Concevoir un composant COMPSUB8 qui soustrait et compare deux opérandes X(7:0) et Y(7:0), en produisant sur sa sortie principale Resultat(7:0) la valeur X(7:0)-Y(7:0), et sur les sorties d'indicateurs : N (« Negative ») si le résultat est négatif, et Z (« Zero »), si le résultat est nul.

Il est rappelé que le composant ADSU8 décrit ci-dessous est disponible en bibliothèque : En mode soustracteur (entrée ADD=0), la sortie S(7:0) de l'ADSU8 vaut le résultat du



calcul, donc, A(7:0)-B(7:0), et la sortie CarryOut (CO) indique si le résultat est négatif (CO vaut 1 si **positif**).

La retenue entrante CI (Carry In) est utilisée lors des mises en cascade pour obtenir un opérateur sur plus de 8 bits.

La sortie OFL d'OverFLow n'est employée que lors des manipulations sur des entiers signés.

3) Réalisation du circuit principal de calcul : CALCUL_PGCD

Concevoir le circuit principal qui calcule le PGCD de deux nombres non signés sur 8 bits. Ce circuit doit gérer l'entrée des données X et Y sur les switches SW(7:0), le bouton BTN (pour valider et acquitter), ainsi que toutes les leds : LED(7:0) d'affichage de la valeur du résultat de calcul du PGCD, et les témoins lumineux LedX, LedY, et LedFin.

Pour information, le calcul du PGCD peut s'écrire sous la forme d'un algorithme simple : le principe consiste à retrancher itérativement le plus petit des deux nombres de l'autre, jusqu'à obtenir deux nombres égaux, qui valent alors le PGCD.

Exemple: 14 et 6

 $14 - 6 = 8 \implies 8 \text{ et } 6$

 $8-6=2 \Rightarrow 6 \text{ et } 2$

 $6-2=4 \Rightarrow 4 \text{ et } 2$

4-2=2 \Rightarrow 2 et 2, donc : PGCD(14,6)=2

