Diseño de Data Memory

**Entradas** 

Address. 10 bits de dirección más 2 de desplazamiento, para determinar la dirección de

lectura o escritura en la memoria.

Dataln. Dato de 32 bits a almacenar en la memoria, se divide en 4 bytes los cuales se

almacenan en las cuatro memorias RAM dependiendo del tipo de acceso.

MemRead. Señal de 1 bit que determina si se realiza alguna lectura en la memoria.

MemWrite. Señal de 1 bit que determina si se realiza alguna escritura en la memoria.

Access Type. Entrada de 2 bits que determina cual tipo de acceso, sea para lectura o

escritura se va a realizar. En este caso se plantean los siguientes valores: 00 para Byte, 01 para

Half y 10 para Word.

Clock. Señal de 1 bit que habilita la lectura/escritura de datos en el flanco positivo.

**Salidas** 

DataOut. Dato de 32 bits leído de la memoria.

**Suposiciones** 

La data memory debe de implementarse utilizando cuatro memorias RAM, en las cuales se

almacenaran datos dependiendo del tipo de acceso y la dirección, para facilitar la habilitación de

la escritura en las RAMS a partir de estos datos se implementa un subcircuito cuyas entradas

son el offset y el acces type y a partir de aquí se determina cuales RAMS quedan habilitadas,

mediante una salida de 4 bits, donde los bits en 1 habilitan la señal de sel de las RAMS activando

la escritura en las mismas, por otro lado, para las salidas se realiza un subcircuito similar donde

se considera el tipo de acceso, el desplazamiento y para determinar el dato de lectura.