

Установка TerosHDL в VSCode

1. Установить msys2 (<https://www.msys2.org/>).
2. Открыть MSYS2 MINGW64.
3. В появившейся консоли ввести команду обновления mingw системы и пакетов:

```
pacman -Sya
```

4. Если появилось сообщение, что для установки необходимо закрыть консоль, подтвердить и перезапустить MSYS2 MINGW64.
5. Ввести команду:

```
pacman -Su
```

Согласиться с обновлением всех пакетов (y).

6. Ввести команду установки yosys:

```
pacman -S mingw-w64-x86_64-yosys
```

7. Добавить путь установки yosys C:\msys64\mingw64\bin в путь PATH окружающей среды Windows (<https://remontka.pro/add-to-path-variable-windows/>).
8. Установить расширение TerosHDL в VSCode (<https://marketplace.visualstudio.com/items?itemName=teros-technology.teroshdl>)
9. Нажать на значок TerosHDL в левой панели

The screenshot shows the Visual Studio Code interface with the TerosHDL extension installed. The left sidebar displays a project structure for 'raptor_counter_vhdl' with files like 'components.vhd', 'pin_mapping.pin', and 'UP_COUNTER.vhd'. The terminal window at the bottom shows the output of a synthesis command, including logs from Yosys and the TerosHDL build process.

```

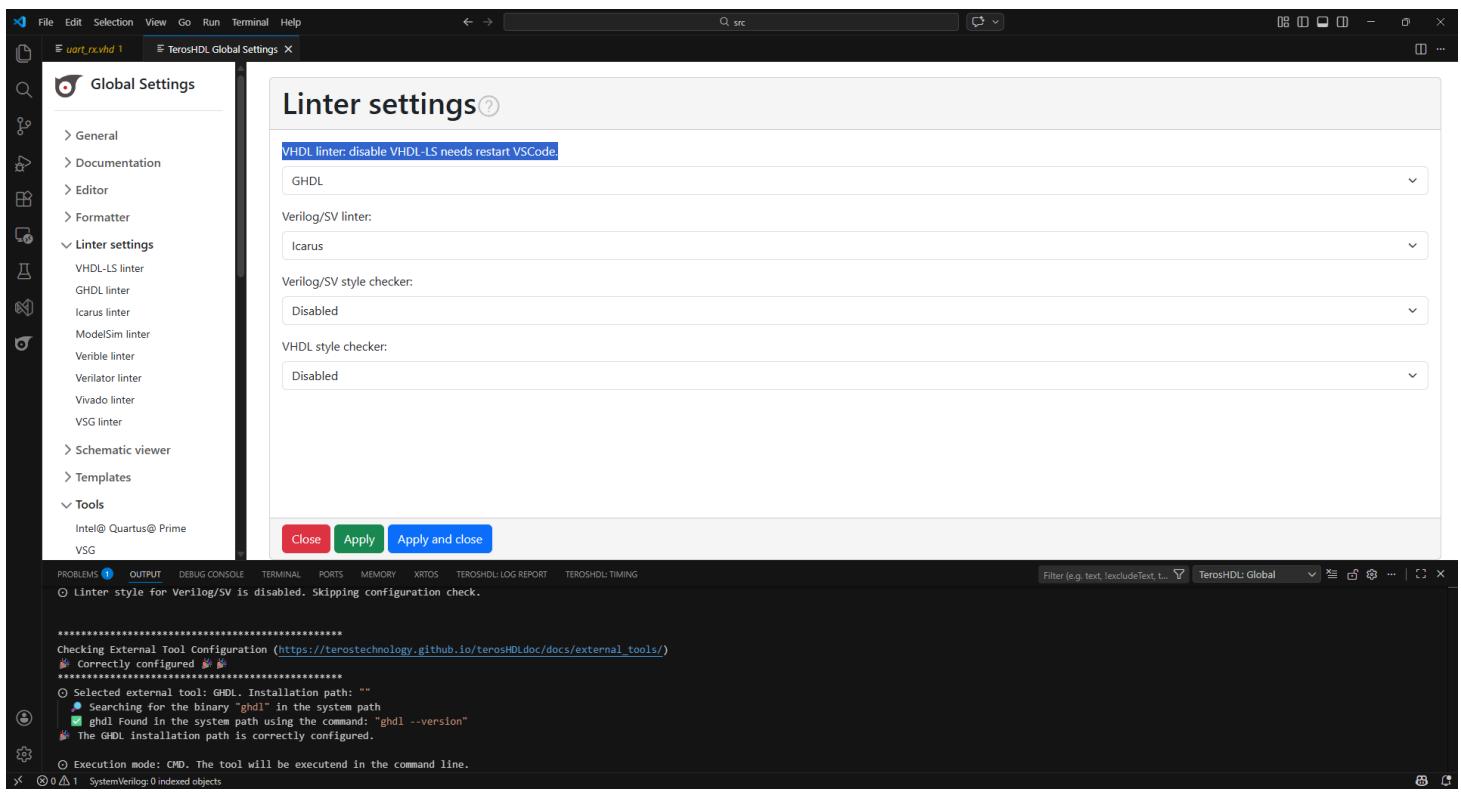
File Edit Selection View Go Run Terminal Help
PROBLEMS OUTPUT DEBUG CONSOLE TERMINAL PORTS MEMORY XRTOS TEROSHDL: LOG REPORT TEROSHDL: TIMING
C:\> Users > Emptea > YandexDisk-emptea > Преподавание > ТиССУТ > зима-весна > Distrib > Установка TerosHDL в VSCode.md > # Установка TerosHDL в VSCode
1 # Установка TerosHDL в VSCode
4 3. В появившейся консоли ввести команду обновления mingw системы и пакетов:
5 ...
6 pacman -Syu
7 ...
8 4. Если появилось сообщение, что для установки необходимо закрыть консоль, подтвердить и перезапустить MSYS2 MINGW64.
9 5. Ввести команду:
10 ...
11 pacman -S
12 ...
13 Согласиться с обновлением всех пакетов (y).
14 6. Ввести команду установки yosys:
15 ...
16 pacman -S mingw-w64-x86_64-yosys
17 ...
18 7. Добавить путь установки yosys "C:\msys64\mingw64\bin" в путь PATH окружающей среды Windows (https://remontka.pro/add-to-path-variable-windows/).
19 8. Установить расширение TerosHDL в VSCode (https://marketplace.visualstudio.com/items?itemName=teros-technology.teroshdl)
20 9. Нажать на значок TerosHDL в левой панели
21 22 ! [TerosHDL в боковой панели] ./pics/teros_in_panel.png
23

```

10. Прокрутить TerosHDL в боковой панели до конца, найти подвкладку "Configuration" и нажать "Open Global Settings Menu" - это откроет глобальные настройки TerosHDL.

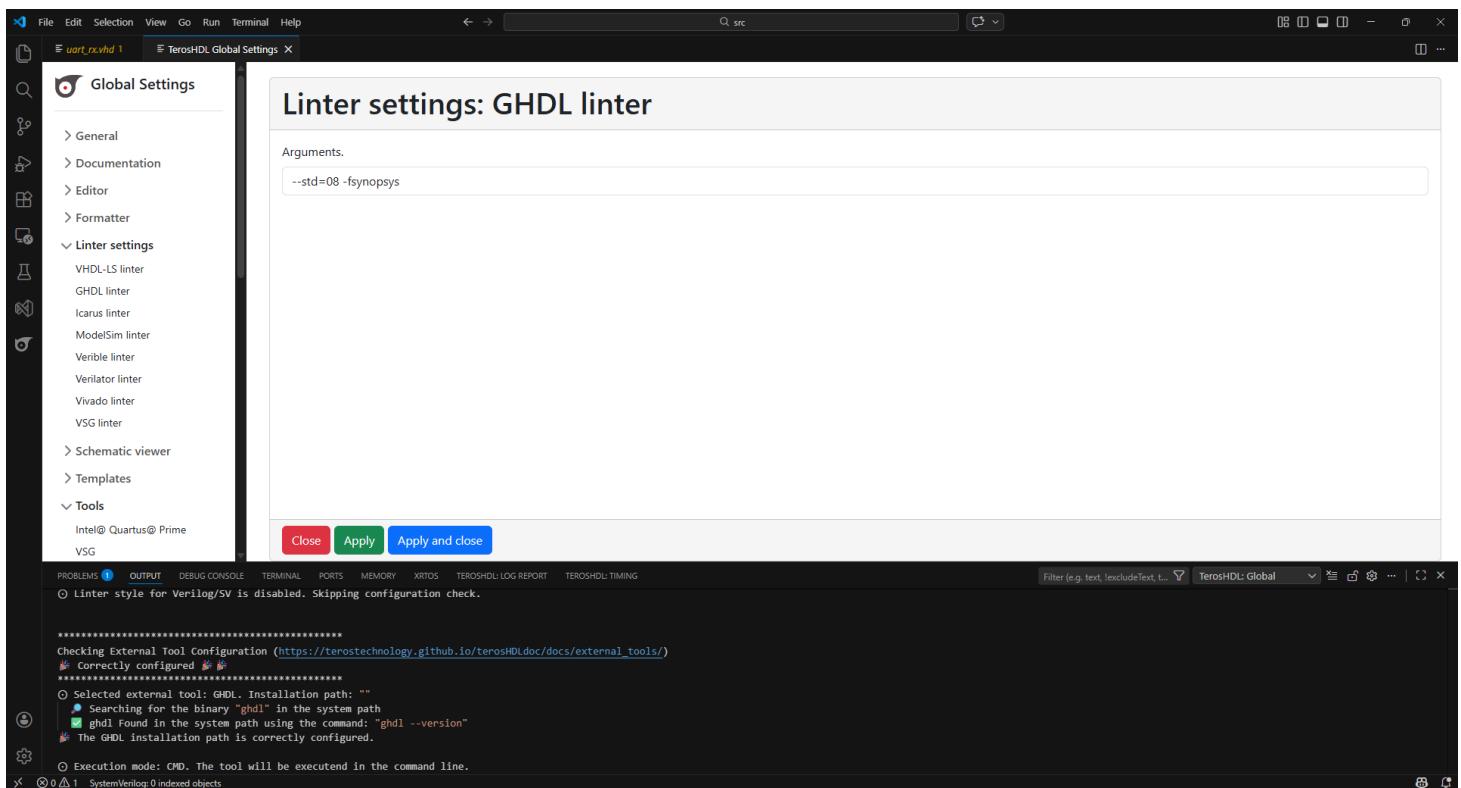
The screenshot shows the configuration menu for the TerosHDL extension. The 'Configuration' section is selected, and the 'Open Global Settings Menu' option is highlighted with a red circle. Other options like 'Verify Setup' and 'Export Settings' are also visible.

11. В открывшемся окне настроек открыть вкладку "Linter", в выпадающем списке в поле "VHDL linter: disable VHDL-LS needs restart VSCode." выбрать GHDL:

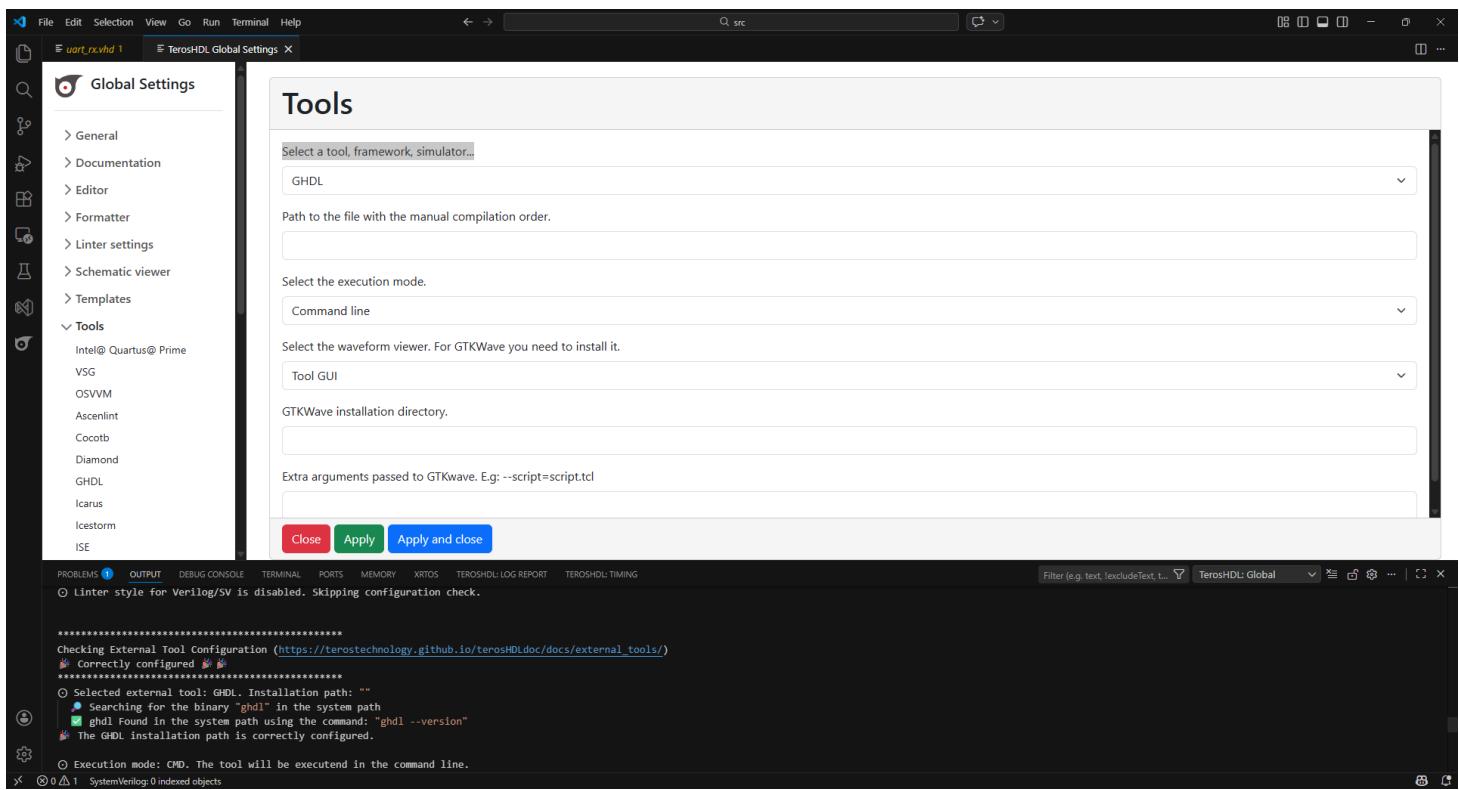


12. В левом меню настроек выбрать "GHDL Linter" и ввести в поле "Arguments"

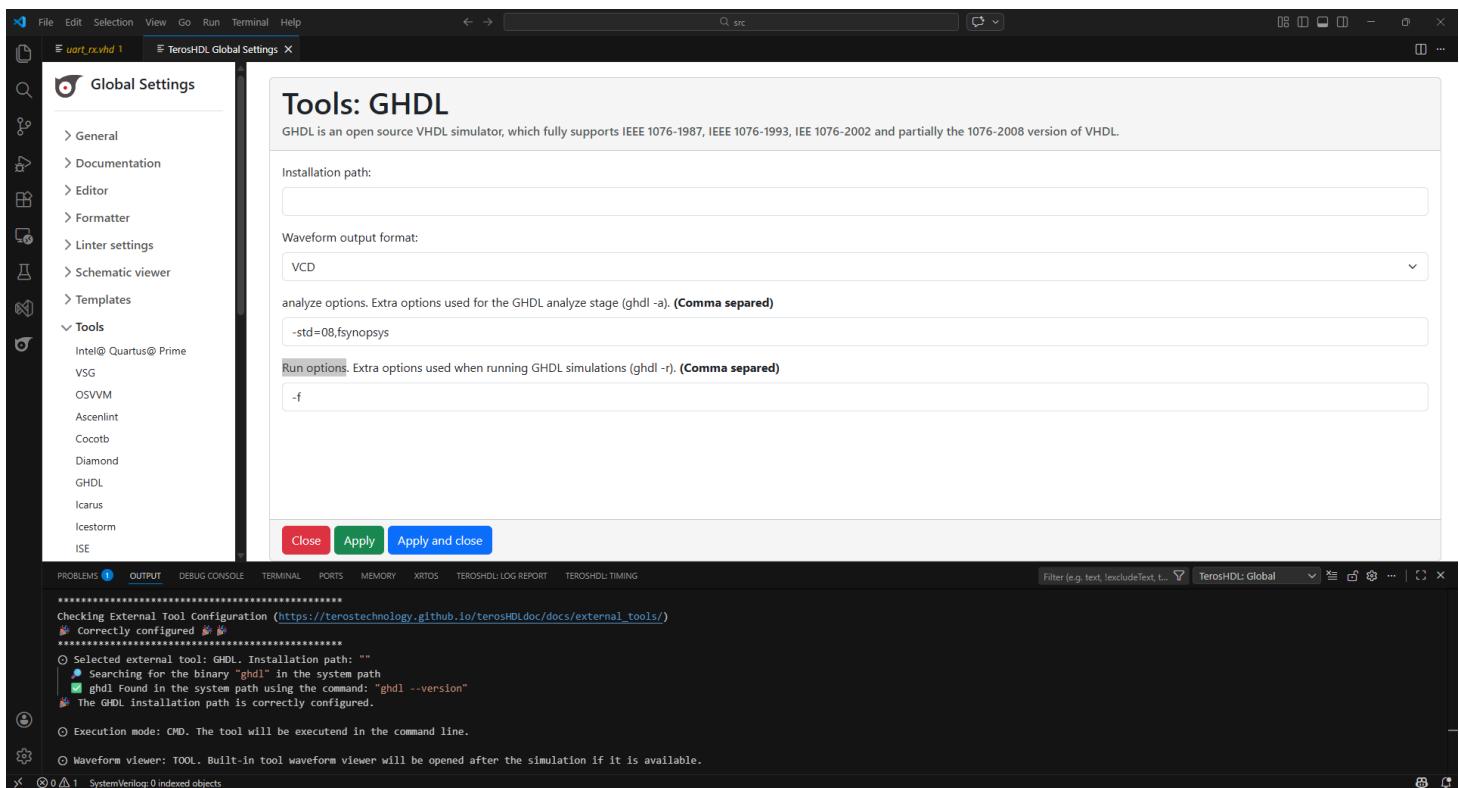
`--std=08 -fsynopsys` :



13. В левом меню выбрать "Tools", в выпадающем списке в поле "Select a tool, framework, simulator..." выбрать GHDL:



14. В левом меню настроек под выпадающим меню "Tools" выбрать "GHDL" и ввести в поле "analyze options" -std=08,fsynopsis , в поле Run options - -f .



15. Перезапустить VSCode.

16. Для проверки открыть любую папку с файлами, не содержащую пробелов и русских букв в пути, с VHDL-кодом и последовательно проверить функции TerosHDL - кнопки "Format",

"Module documentation preview", "Schematic Viewer" и "State machine viewer" в правом верхнем углу редактора:

The screenshot shows the Visual Studio Code interface with the TerosHDL extension. The top right corner features three small icons: a checkmark, a document, and a gear, which are the UI elements for "Module documentation preview", "Schematic Viewer", and "State machine viewer" respectively.

The main area displays a VHDL file named `components.vhd`. The code defines an entity `components` with an architecture `struct` containing a component instantiation and a port map. The port map connects internal ports to external signals. The code is annotated with Russian comments explaining the connections.

```
components.vhd
...
entity components is
    port (
        port_компонент_1 >> "сигнал/порт_текущего_уровня",
        port_компонент_2 >> "сигнал/порт_текущего_уровня",
        ...
        port_компонент_n >> "сигнал/порт_текущего_уровня"
    );
end architecture struct;

architecture struct of components is
begin
    "экземпляр_компонента" : entity work.интерфейс_компонента("архитектура_компонента")
        generic map (
            "параметр_компонента_1" -> "значение",
            "параметр_компонента_2" -> "значение",
            ...
            "параметр_компонента_n" -> "значение"
        )
        port map(
            "порт_компонента_1" -> "сигнал/порт_текущего_уровня",
            "порт_компонента_2" -> "сигнал/порт_текущего_уровня",
            ...
            "порт_компонента_n" -> "сигнал/порт_текущего_уровня"
        );
end architecture struct;
/M
end entity components;
```

Below the code editor is a terminal window showing the command-line interface for Yosys. It includes error messages and version information.

```
PROBLEMS OUTPUT DEBUG CONSOLE TERMINAL PORTS MEMORY XRTOS TEROSHDLL LOG REPORT TEROSHDLL TIMING
":c:\Users\Emptea\YandexDisk\emptea\Преподавание\ТИССУТ\зима-весна\Семинары\Семинар 3\components.vhd" --work=work -e and_or_4; hierarchy -top and_or_4; proc; write_json C:\Users\Emptea\teroshdl_rsysV; stat"
2026-02-25 07:28:02.284 [info] ERROR: Can't guess frontend for input file `components.vhd` --work=work -e and_or_4; hierarchy -top and_or_4; proc; write_json C:\Users\Emptea\teroshdl_rsysV; stat' (missing -f option)

2026-02-25 07:28:02.286 [info]
/-\
| yosys -- Yosys OpenSvNthesis Suite
| Copyright (C) 2012 - 2025 Claire Xenia Wolf <claire@yosyshq.com>
| Distributed under an ISC-like license, type "license" to see terms
\--/
Yosys 0.56 (git sha1 9c447ad9d4b1ea589369364eea38b4d70da2c599, x86_64-w64-mingw32-g++ 15.2.0 -march=nocona -msahf -mtune=generic -O2 -fstack-protector-strong -O3)
```

The bottom status bar shows the current file is `SystemVerilog: 0 indexed objects`, and the terminal indicates the command was run at line 38, column 37.